|  |  |
| --- | --- |
| Sprawozdanie z układów logicznych |  |
| Ćwiczenie nr: 2 |
| Temat ćwiczenia: Układy kombinacyjne |
| 1. Imię i nazwisko – student 1: Wojciech Krzos |
| 2. Imię i nazwisko – student 2: Natalia Marszałek |
| Grupa laboratoryjna nr (u prowadzącego): 5 | Dzień tygodnia: Czwartek |
| Płyta montażowa nr (z tyłu zadajnika): NA | Godziny zajęć (od-do):  13:15 – 15:00 |

# Body

## Metoda zmiany układu AND-OR na NAND

Możliwie najprostszą i najszybszą metodą jest traktowanie pojedynczych bramek jako bloków bramek NAND według poniższego schematu:

Obraz zawierający stół

Opis wygenerowany automatycznie

## Funkcja 1

### Wzór i przekształcenie funkcji

### Tablica prawdy

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **a** | **b** | **c** | **d** | **f(a, b, c, d)** |
| 0 | 0 | 0 | 0 | T |
| 0 | 0 | 0 | 1 | F |
| 0 | 0 | 1 | 0 | T |
| 0 | 0 | 1 | 1 | F |
| 0 | 1 | 0 | 0 | T |
| 0 | 1 | 0 | 1 | F |
| 0 | 1 | 1 | 0 | F |
| 0 | 1 | 1 | 1 | F |
| 1 | 0 | 0 | 0 | T |
| 1 | 0 | 0 | 1 | F |
| 1 | 0 | 1 | 0 | F |
| 1 | 0 | 1 | 1 | F |
| 1 | 1 | 0 | 0 | T |
| 1 | 1 | 0 | 1 | F |
| 1 | 1 | 1 | 0 | F |
| 1 | 1 | 1 | 1 | F |

### Mapa Karnaugh’a

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| cd  ab | 00 | 01 | 11 | 10 |
| 00 | 1 | 0 | 0 | 1 |
| 01 | 1 | 0 | 0 | 0 |
| 11 | 1 | 0 | 0 | 0 |
| 10 | 1 | 0 | 0 | 0 |

### Analiza względem multiplexera



|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **BCD**  **A** | **000** | **001** | **010** | **011** | **100** | **101** | **110** | **111** |
| A | B | C | D | E | F | G | H |
| **0** | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 0 |
| **1** | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
|  | 1 | 0 | A’ | 0 | 1 | 0 | 0 | 0 |

### Schematy powyższych układów

Schematy powyższych układów znajdują się na końcu pracy (patrz 3.1 Schematy funkcji 1)

## Funkcja 2

### Wzór i przekształcenie funkcji

### Tablica prawdy

|  |  |  |  |
| --- | --- | --- | --- |
| **a** | **b** | **c** |  |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

### 1.3.3 Mapa Karnaugh’a



|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| C/AB | 00 | 01 | 10 | 11 |
| 0 | 0 | 0 | 0 | 1 |
| 1 | 1 | 0 | 0 | 0 |

**1.3.4**  **Minimalizacja funkcji 2**

**Funkcji nie da się bardziej zminimalizować.**

# Konkluzje

Multipleksery są jednymi z najbardziej użytecznych narzędzi w dziedzinie elektroniki cyfrowej, umożliwiając implementację funkcji za pomocą łatwych i wydajnych układów bramek logicznych. Są to układy scalone, które mają kilka wejść danych i jedno wyjście, a ich działanie polega na wybieraniu jednego z wejść, które zostaje przekazane na wyjście.

Multipleksery są szczególnie przydatne w systemach cyfrowych, w których wymagana jest zmiana kierunku przepływu danych w zależności od sygnałów sterujących. Mogą być również wykorzystane do selekcji sygnałów wejściowych lub do przekazywania danych do różnych komponentów w zależności od ich adresu.

Mapy Karnough są również bardzo przydatnym narzędziem w dziedzinie elektroniki cyfrowej. Pozwalają na minimalizację funkcji logicznych za pomocą graficznej reprezentacji ich tablic prawdy. Dzięki temu możliwe jest uzyskanie bardziej zoptymalizowanych układów, które wymagają mniejszej liczby bramek logicznych.

Kolejnym interesującym narzędziem w dziedzinie elektroniki cyfrowej jest wykorzystanie bramek NAND do implementacji dowolnych funkcji logicznych, składających się z bramek OR lub AND. Brama NAND jest połączeniem dwóch bramek NOT i jednej bramki AND. Pozwala to na zaimplementowanie dowolnej funkcji logicznej za pomocą tylko bramek NAND.

# Appendix

## Schematy funkcji 1

Obraz zawierający diagram

Opis wygenerowany automatycznieObraz zawierający diagram, wykres

Opis wygenerowany automatycznieObraz zawierający diagram, wykres

Opis wygenerowany automatycznieObraz zawierający diagram, wykres

Opis wygenerowany automatycznieObraz zawierający wykres

Opis wygenerowany automatycznie

## Schematy funkcji 2



