

電子工学科 実験報告書

実験題目： VHDL によるデジタル回路の設計 (自由課題)
担当教員： 木場 隼介 先生
実験開始日： 令和 5 年 10 月 19 日
実験終了日： 令和 5 年 11 月 2 日
提出日： 令和 5 年 11 月 7 日
再提出日：

学年： 5 年
出席番号：
実験班： B 班
氏名： 河合 将暉

共同実験者名：

コメント欄

1 目的

自由課題を通して VHDL の構文規則や処理方法について詳しく知るとともに、プレゼンテーションを行い、課題に対する説明および発表能力を養うことを目的とする。

2 自由課題

2.1 仕様

本実験の自由課題のコンセプトとして、2 人で対戦できるルーレットを FPGA で構成することを目標とした。仕様としては、FPGA デバッグボードに搭載されている 10 個の LED のうち、左右から 3 個ずつの LED を用いてルーレットを 2 組構成した。ルーレットのストップ・リセットには FPGA ボードに標準搭載されているタクトスイッチ 4 個を使用して 1 人あたりストップ・リセット用に 2 個スイッチを割り当てた。

対戦のルールとして、ルーレットが揃う (LED3 個が同色になる) と 1 点加点され、先に 2 点獲得したプレイヤーの勝利というようなルールを提案する。設計はこのルールをベースに設計を行ったが、ルール変更による拡張性にも視野に含めて設計した。

2.2 参考にしたプログラム

自由課題の対戦型ルーレットシステムを構成する際に [1] の Sample08.vhd を参考に作成した。Sample08 ではデバッグボード上の LED を 3 個、FPGA ボード上のタクトスイッチを 2 個用いてルーレットを構成されていた。また、Sample08 ではルーレット機能のみを記述した roulette.vhd をポートとして呼び出し、マッピングを行ってルーレット機能を動作させていた。

2.3 使用器具

以下に、本課題で使用した器具を表 1 に示す。

表 1: 使用器具

No	機器名	型番	シリアル No	備考
1	FPGA ボード	Cyclone V E FPGA Development Kit	2	シリアル No は外箱の番号を記載
2	PC	ASUS TAF-Gaming		

3 プログラム解説

3.1 ピン割当

本課題でのデバッグボード上 LED のピン割当を表 2 に示す。

表 2: デバッグボード LED のピン割当

ピン名称	入出力	ピン番号
led_out0[0]	出力	PIN_AF21
led_out0[1]	出力	PIN_AJ20
led_out0[2]	出力	PIN_AG22
led_out0[3]	出力	PIN_AK20
led_out1[0]	出力	PIN_AF20
led_out1[1]	出力	PIN_AJ19
led_out1[2]	出力	PIN_AG21
led_out1[3]	出力	PIN_AK18
led_out2[0]	出力	PIN_AF18
led_out2[1]	出力	PIN_AJ17
led_out2[2]	出力	PIN_AF19
led_out2[3]	出力	PIN_AJ18
led_out3[0]	出力	PIN_AG18
led_out3[1]	出力	PIN_AG24
led_out3[2]	出力	PIN_AG19
led_out3[3]	出力	PIN_AH25
led_out4[0]	出力	PIN_AK16
led_out4[1]	出力	PIN_AH19
led_out4[2]	出力	PIN_AK17
led_out4[3]	出力	PIN_AH20
led_out5[0]	出力	PIN_AF16
led_out5[1]	出力	PIN_AG17
led_out5[2]	出力	PIN_AG16
led_out5[3]	出力	PIN_AH17
led_out6[0]	出力	PIN_AE16
led_out6[1]	出力	PIN_AJ15
led_out6[2]	出力	PIN_AF15
led_out6[3]	出力	PIN_AK15
led_out7[0]	出力	PIN_AD17
led_out7[1]	出力	PIN_AH14
led_out7[2]	出力	PIN_AE17
led_out7[3]	出力	PIN_AH15
led_out8[0]	出力	PIN_AD18
led_out8[1]	出力	PIN_AE15
led_out8[2]	出力	PIN_AE18
led_out8[3]	出力	PIN_AF14
led_out9[0]	出力	PIN_Y15
led_out9[1]	出力	PIN_AG23
led_out9[2]	出力	PIN_AA15
led_out9[3]	出力	PIN_AH22

本課題での FPGA ボード上スイッチのピン割当を表 3 に示す。

表 3: FPGA ボードのピン割当

部品名	ピン名称	入出力	ピン番号
スイッチ	sw_in1	入力	PIN_AB12
	sw_in2	入力	PIN_AG12
	resetsn1	入力	PIN_AB13
	resetsn2	入力	PIN_AF13
クロック発振器	clk	入力	PIN_P22

3.2 実装した機能

3.2.1 ルーレットの独立化

3.3 実装できなかった機能

3.3.1 得点表示機能

3.3.2 改善方法の検討

4 質疑回答

- 3 人対戦は可能か
現在構成しているシステムでは FPGA ボードに搭載されているスイッチの数が足りないため、不可能である。
- LED を 3 個しか使用していない理由
FPGA ボード上で 2 人のプレイヤーがスイッチを押そうとすると相手の手で遮られて 3 個以上は見えずらいためルーレットとしてある程度難しい 3 個で妥協している。
- プレイヤー表示を下の LED の色分けで実装できないか
FPGA ボード上の LED は単色 LED で緑色しか表示できないため、その方式では実装できない。デバックボード上では LED が 4 個余っているため、その LED を用いれば可能である。
- リセットボタンを用意するのではなくストップボタンの 4 回目でもリセットにすればよいのではないか
対戦人数を増やすという観点ではいい提案だと感じた。今回の課題の設計思想では、2 人対戦をメインとしており、ユーザビリティの観点でルーレットが揃わなかった際にボタンを数回連打するのと 1 回別のボタンを押すのでは別のボタンを押したほうがすぐにルーレットをやり直すことができユーザビリティが高いと感じたため、ストップとリセットのスイッチを分けて実装した。

5 所感

参考文献

- [1] 「実験実習指導書『各種計算ハードウェアの活用～VHDL によるデジタル回路の設計～』」
神戸高専電子工学科 pp.28-36