向量浮点指令集 快速参考卡

表关键字			
{C}	请参阅表 条件字段	<fpconst></fpconst>	+/- m * 2 ⁻ⁿ , 其中 m 和 n 为整数, 16 <= m <= 31, 0 <= n <=7
<p></p>	F32 (单精度) 或 F64 (双精度)。	Fd, Fn, Fm	Sd、Sn、Sm(单精度),或Dd、Dn、Dm(双精度)。
S, D, H	单精度、双精度或半精度 (F16)。	{E}	E 出现任何 NaN 时都引发异常。无 E 仅当发送 NaN 信号时才引发异常。
F	单精度或双精度浮点。	{R}	使用 FPSCR 舍入模式。否则,向零舍入。
SI, UI	有符号或无符号整数。	<vfpregs></vfpregs>	以逗号分隔的 <i>连续</i> VFP 寄存器列表, 括在大括号 { 和 } 内。
<vfpsysreg></vfpsysreg>	FPSCR 或 FPSID。	<fbits></fbits>	固定点数的小数位数,0-16或1-32。
§	2 VFPv2 及更高版本。3 VFPv3 及更高版本。3H VFPv3 及更高版本,带半精度扩展。	<type></type>	S16、S32、U16 或 U32,有符号或无符号,16 位或 32 位。

运算		§	汇编器	异常	操作	说明
向量运算	乘法		VMUL{C}. <p> Fd, Fn, Fm</p>	IO, OF, UF, IX	Fd := Fn * Fm	
	乘法并求反		VNMUL{C}. <p> Fd, Fn, Fm</p>	IO, OF, UF, IX	Fd := -(Fn * Fm)	
	并累加		VMLA{C}. <p> Fd, Fn, Fm</p>	IO, OF, UF, IX	Fd := Fd + (Fn * Fm)	
	求反并累加		VMLS{C}. <p> Fd, Fn, Fm</p>	IO, OF, UF, IX	Fd := Fd - (Fn * Fm)	
	乘减		VNMLS{C}. <p> Fd, Fn, Fm</p>	IO, OF, UF, IX	Fd := -Fd + (Fn * Fm)	
	求反并相减		VNMLA{C}. <p> Fd, Fn, Fm</p>	IO, OF, UF, IX	Fd := -Fd - (Fn * Fm)	
	加法		VADD{C}. <p> Fd, Fn, Fm</p>	IO, OF, IX	Fd := Fn + Fm	
	减法		VSUB{C}. <p> Fd, Fn, Fm</p>	IO, OF, IX	Fd := Fn - Fm	
	除法		VDIV{C}. <p> Fd, Fn, Fm</p>	IO, DZ, OF, UF, IX	Fd := Fn / Fm	
	绝对值		VABS{C}. <p> Fd, Fm</p>		Fd := abs(Fm)	
	求反		VNEG{C}. <p> Fd, Fm</p>		Fd := -Fm	
	求平方根		VSQRT{C}. <p> Fd, Fm</p>	IO, IX	Fd := sqrt(Fm)	
标量比较	两个值		VCMP{E}{C}. <p> Fd, Fm</p>	IO	设置 Fd - Fm 的 FPSCR 标记	利用 VMRS APSR_nzcv, FPSCR 传送标
	值与零比较		$VCMP{E}{C}. Fd, #0.0$	IO	设置 Fd - 0 的 FPSCR 标记	记。
标量转换	单精度到双精度		VCVT{C}.F64.F32 Dd, Sm	IO	Dd := convertStoD(Sm)	
	双精度到单精度		VCVT{C}.F32.F64 Sd, Dm	IO, OF, UF, IX	Sd := convertDtoS(Dm)	
	无符号整数到浮点数		VCVT{C}. <p>.U32 Fd, Sm</p>	IX	Fd := convertUItoF(Sm)	
	有符号整数到浮点数		VCVT{C}. <p>.S32 Fd, Sm</p>	IX	Fd := convertSItoF(Sm)	
	浮点数到无符号整数		VCVT{R}{C}.U32. <p> Sd, Fm</p>	IO, IX	Sd := convertFtoUI(Fm)	
	浮点数到有符号整数		VCVT{R}{C}.S32. <p> Sd, Fm</p>	IO, IX	Sd := convertFtoSI(Fm)	
	定点到浮点	3	<pre>VCVT{C}.<p>.<type> Fd, Fd, #<fbits></fbits></type></p></pre>	IO, IX	Fd := convert < type > toF(Fd)	源代码在 Fd 的低 16 位或 32 位中。
	浮点到定点	3	<pre>VCVT{C}.<type>.<p> Fd, Fd, #<fbits></fbits></p></type></pre>	IO, IX	Fd := convertFto < type > (Fd)	对象代码在 Fd 的低 16 位或 32 位中。
	单精度到半精度	L I	VCVTT{C}.F16.F32 Sd,Sm	ID, IO, OF, UF, IX	Sd:=convertStoH(Sm)	对象代码在 Sd 的高 16 位中
	单精度到半精度	3H	VCVTB{C}.F16.F32 Sd,Sm	ID, IO, OF, UF, IX	Sd:=convertStoH(Sm)	对象代码在 Sd 的低 16 位中
	半精度到单精度		VCVTT{C}.F32.F16 Sd,Sm	ID, IO, OF, UF, IX	Sd:=convertHtoS(Sm)	源代码在 Sm 的高 16 位中
	半精度到单精度		VCVTB{C}.F32.F16 Sd,Sm	ID, IO, OF, UF, IX	Sd:=convertHtoS(Sm)	源代码在 Sm 的低 16 位中
插入常数	将常数插入寄存器中	3	VMOV{C}. <p> Fd, #<fpconst></fpconst></p>		Fd := <fpconst></fpconst>	
传送寄存器	复制 VFP 寄存器		VMOV{C}. <p> Fd, Fm</p>		Fd := Fm	
	ARM®到单精度		VMOV{C} Sn, Rd		Sn := Rd	
	单精度到 ARM		VMOV{C} Rd, Sn		Rd := Sn	
	两个 ARM 到两个单精度		VMOV{C} Sn, Sm, Rd, Rn		Sn := Rd, Sm := Rn	Sm 必须为 S(n+1)
	两个单精度到两个 ARM		VMOV{C} Rd, Rn, Sn, Sm		Rd := Sn, Rn := Sm	Sm 必须为 S(n+1)
	两个 ARM 到双精度		VMOV{C} Dm, Rd, Rn		Dm[31:0] := Rd, Dm[63:32] := Rn	
	双精度到两个 ARM	2	VMOV{C} Rd, Rn, Dm		Rd := Dm[31:0], Rn := Dm[63:32]	
	ARM 到双精度的低半字		VMOV{C} Dn[0], Rd		Dn[31:0] := Rd	
	双精度的低半字到 ARM		VMOV{C} Rd, Dn[0]		Rd := Dn[31:0]	

向量浮点指令集 快速参考卡

运算		§	汇编器	异常	操作	说明
传送寄存器	ARM 到双精度的高半字		VMOV{C} Dn[1], Rd		Dn[63:32] := Rd	
(续)	双精度的高半字到 ARM		VMOV{C} Rd, Dn[1]		Rd := Dn[63:32]	
	ARM 到 VFP 系统寄存器		VMSR{C} <vfpsysreg>, Rd</vfpsysreg>		VFPsysreg := Rd	
	VFP 系统寄存器到 ARM		VMRS{C} Rd, <vfpsysreg></vfpsysreg>		Rd := VFPsysreg	
	FPSCR 标记到 APSR		VMRS{C} APSR_nzcv, FPSCR		APSR flags := FPSCR flags	

运算		œ١	汇编器	同义词	操作
保存 VFP 寄存器	单个		<pre>VSTR{C} Fd, [Rn{, #<immed>}]</immed></pre>		[address] := Fd。立即数为 0-1020 范围内的 4 的倍数。
	单个, PC 相对的		VSTR{C} Fd, <label></label>		
	多个, 无索引/之后增加		VSTM{C} Rn{!}, <vfpregs></vfpregs>	VSTMIA, VSTMEA	从 Rn 中的地址开始,保存 VFP 寄存器列表。
	之前减小		VSTMDB{C} Rn!, <vfpregs></vfpregs>	VSTMFD (满降序)	
	推入堆栈		<pre>VPUSH{C} <vfpregs></vfpregs></pre>	VSTMFD SP!	
加載 VFP 寄存器	单个		<pre>VLDR{C} Fd, [Rn{, #<immed>}]</immed></pre>		Fd := [address]。立即数为 0-1020 范围内的 4 的倍数。
	单个, PC 相对的		VLDR{C} Fd, <label></label>		
	多个, 无索引/之后增加		<pre>VLDM{C} Rn{!}, <vfpregs></vfpregs></pre>	VLDMIA ,VLDMFD	从 Rn 中的地址开始,加载 VFP 寄存器列表。
	之前减小		<pre>VLDMDB{C} Rn!, <vfpregs></vfpregs></pre>	VLDMEA(空升序)	
	从堆栈中弹出		<pre>VPOP{C} <vfpregs></vfpregs></pre>	VLDM SP!	

FPSC	R 格式							舍		(跨度	-1)*3		向	量长度 -	- 1				异常	陷阱启	用位						累	加异常	位	
31	30	29	28	27	26	25	24	23	22	21	20		18	17	16	15		12	11	10	9	8	7			4	3	2	1	0
N	Z	C	V	QC	AHP	DB	FZ	RMO	ODE	STR	RIDE			LEN		IDE		IXE	UFE	OFE	DZE	IOE	IDC			IXC	UFC	OFC	DZC	IOC
	77 1 Ad	4-44-654) 0	A 1 751 E	316 4	-	^	,_,	Δ.	2 4	and A				24 T 2	11 Apr 15: Th	16-16-	カヨレ	nhe as n#	e nhe vill	T 4K 1	en Sala	/ =1-	÷π.		

 对于双精度操作数,(向量长度*跨度)不能超过4。(已弃用)

条件字段					
助记符	说明 (VFP)	说明 (ARM 或 Thumb [®])	助记符	说明 (VFP)	说明 (ARM 或 Thumb)
EQ	等于	等于	HI	大于或无序	无符号大于
NE	不等于或无序	不等于	LS	小于或等于	无符号小于或相同
CS / HS	大于或等于或无序	进位设置/无符号大于或相同	GE	大于或等于	有符号大于或等于
CC / LO	小于	进位清零/无符号小于	LT	小于或无序	有符号小于
MI	小于	求反	GT	大于	有符号大于
PL	大于或等于或无序	正数或零	LE	小于或等于或无序	有符号小于或等于
VS	无序(至少一个非数字操作数)	溢出	AL	始终(通常省略)	始终(通常省略)
VC	非无序的	无溢出			

异常	:
ID	非标准输入
IO	无效操作
0F	溢出
UF	下溢
IX	不精确的结果
DZ	被零除

所有权声明

除非本所有权声明在下面另有说明,否则带有 $^{f e}$ 或 $^{f m}$ 标记的词语和徽标是 ARM Limited 在欧盟和其他国家/地区的注册商标或商标。此处提及的其他品牌和名称可能是其各自所有者的商标。

除非事先得到版权所有人的书面许可,否则不得以任何形式修改或复制本文档包含的部分或全部信息以及产品说明。

本文档描述的产品还将不断发展和完善。ARM Limited 将如实提供本文档所述产品的所有特性及其使用方法。但是,所有暗示或明示的担保,包括但不限于对特定用途适销性或适用性的担保,均不包括在内。

本参考卡仅旨在帮助读者使用产品。对由于使用本参考卡中的任何信息,或由于本参考卡的信息错误、遗漏,以及产品的错误使用所造成的任何损失,ARM Limited 概不负责。

文档编号

ARM QRC 0007E

变更记录

发行号	日期	变更
A	2004年11月	第一版
В	2005年5月	RVCT 2.2 SP1 版
C	2006年3月	RVCT 3.0 版
D	2007年3月	RVCT 3.1 版
E	2008年9月	RVCT 4.0 版