



YC3121

MDK JLINK 配置

Yichip Microelectronics Co., Ltd., Confidential and Proprietary

Revision History

Version	Date	Author	Description
V1.0	2019-9-8	Kiwen	Initial version
V1.1	2019-10-26	WangJingfan	Updata flash.ini & YC3121.FLM

Confidentiality Level:

confidential

目录

1.	受控 JTAG-DP	4
2.	Keil 下搭建 JLINK 环境	4
2.1.	选择 Device	4
2.2.	设置 Target	5
2.3.	设置仿真器	5
2.4.	设置 Utilities flash.....	7

1. 受控 JTAG-DP

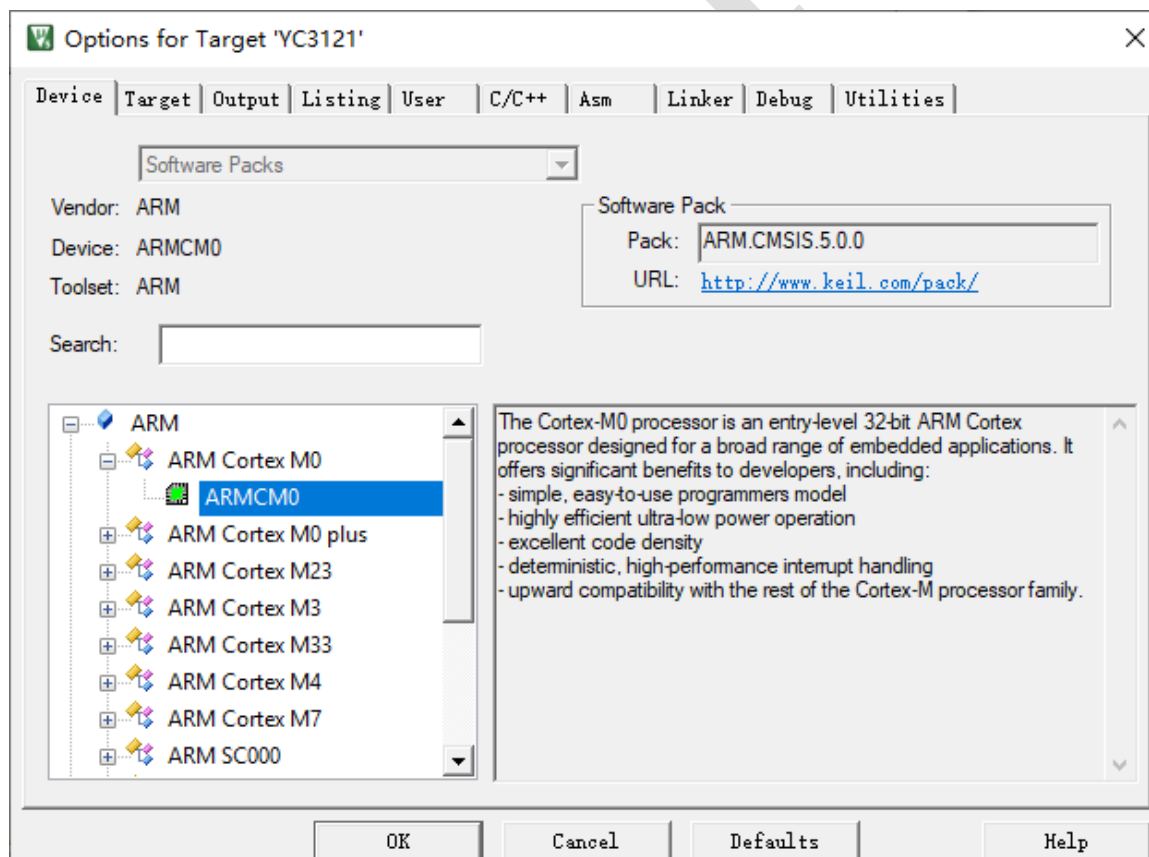
芯片内部 JTAG-DP 为受控端口，在芯片复位时禁止访问，直至 ROM BOOT 程序完成安全性检查。JTAG-DP 支持开关功能，经 ROM BOOT 配置后可永久关闭 JTAG 调试功能。

芯片转移到设备厂商管控时，调试功能（JTAG）为开启状态（根据安全需求可选择关闭）。当设备开发完成后，可向芯片中写入 RSA 公钥，使芯片生命周期转移至产品阶段，芯片在此阶段自动关闭调试功能，保证执行逻辑不被恶意控制。JTAG 接口支持 JTAG 和 SW 两种模式。

2. Keil 下搭建 JLINK 环境

2.1. 选择 Device

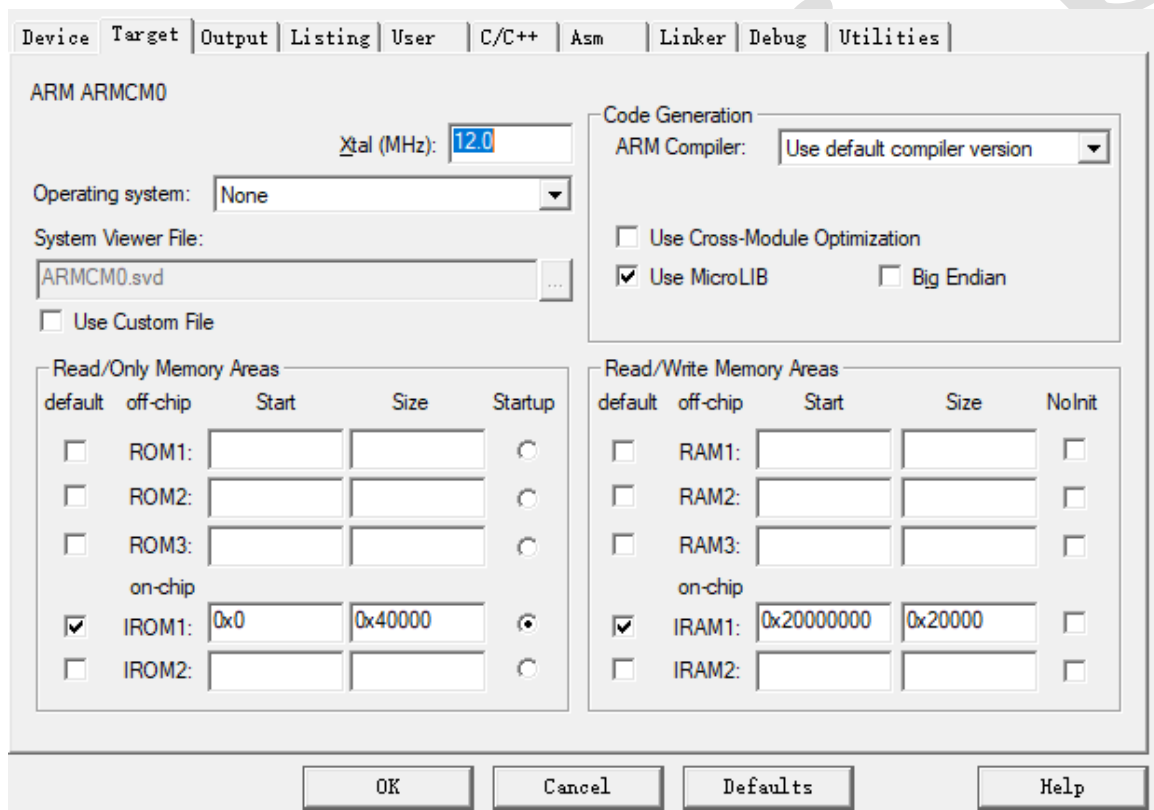
Device 选择 Cortex-M0



2.2. 设置 Target

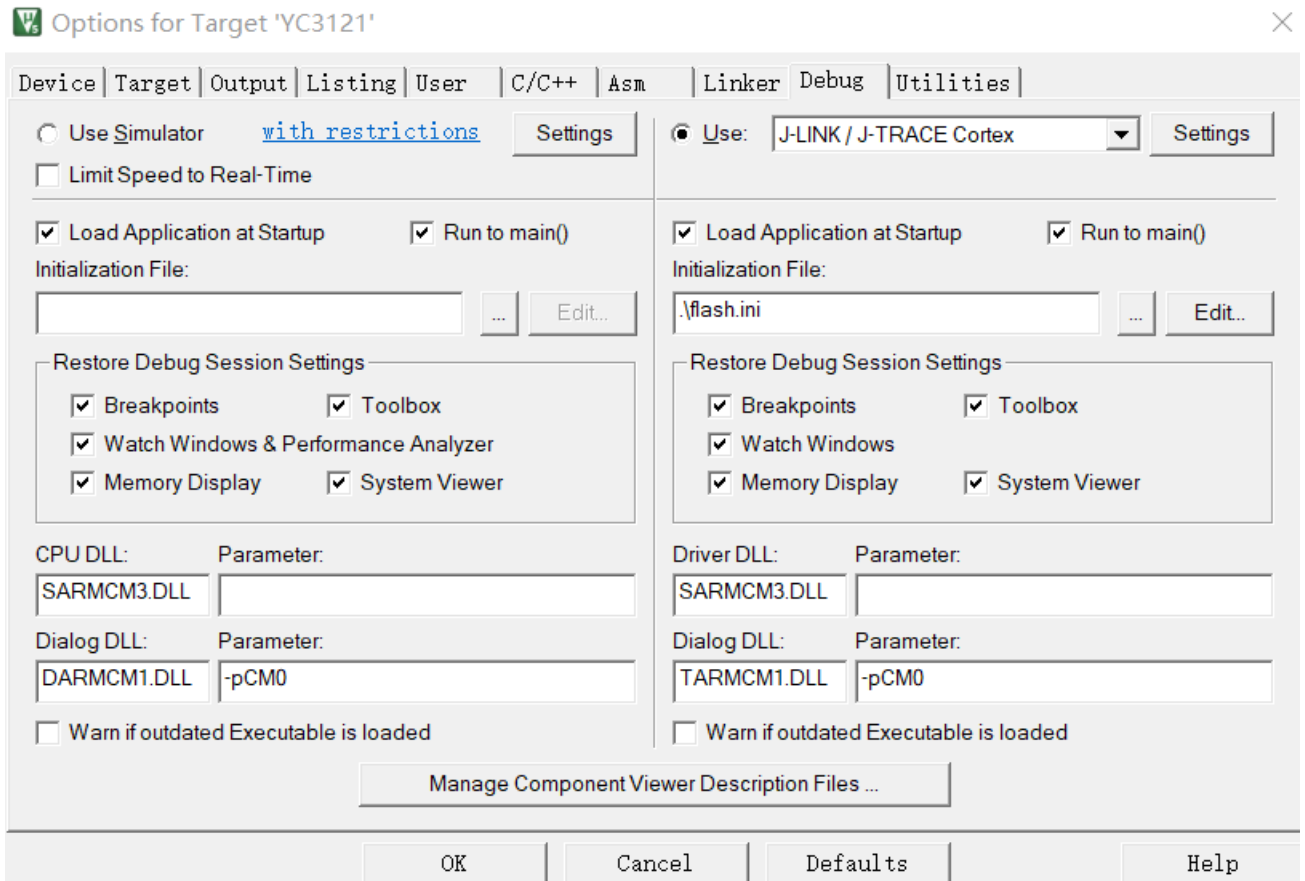
芯片内部 Flash 共 512KB(地址: 0x01000000~0x0107FFFF), 前 512Bytes 由 ROMBOOT 程序使用, 剩余用于存储固件程序。因此在 Flash 中调试时 IROM 起始地址需要在 0x1002000 或以后地址, size 根据实际程序大小配置即可。注意 IROM 起始地址+大小不能超出内部 Flash 地址范围。

芯片内置 64KB 的静态 SRAM(地址: 0x20000~0x2FFFF), IRAM 配置在此范围即可, 具体可参考下图示例配置。



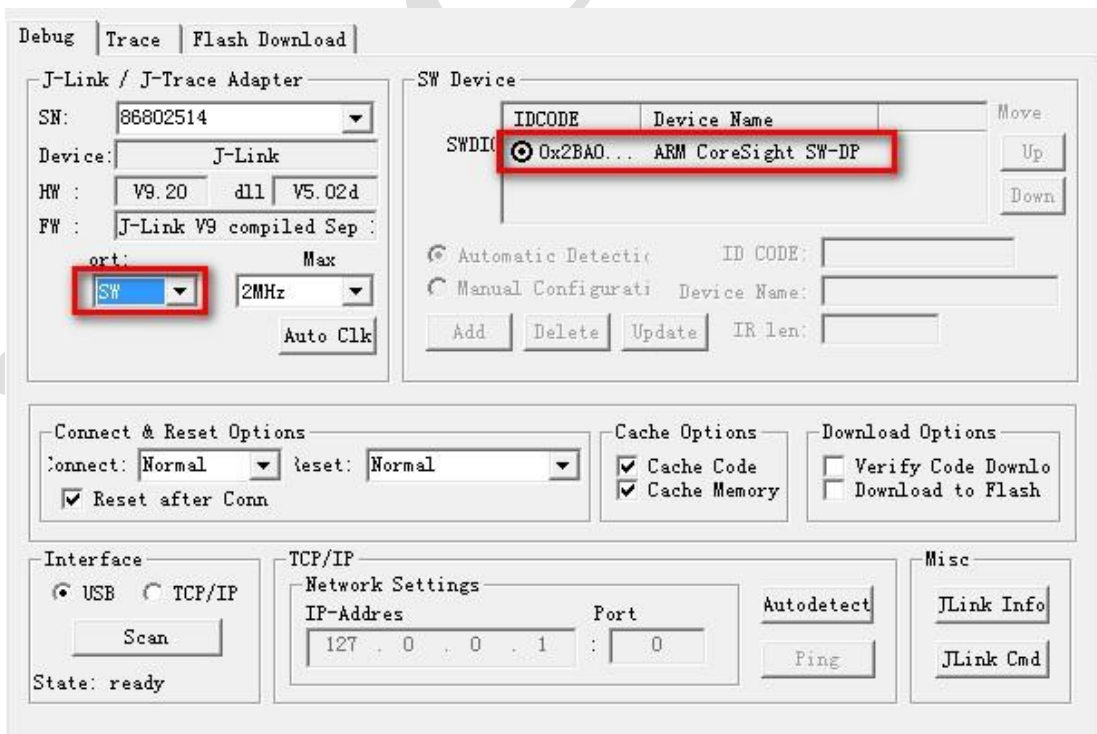
2.3. 设置仿真器

选择 J-LINK/J-Trace Cortex 仿真器, 勾选 Run to main 启动调试时, 程序在 main 入口处停止。

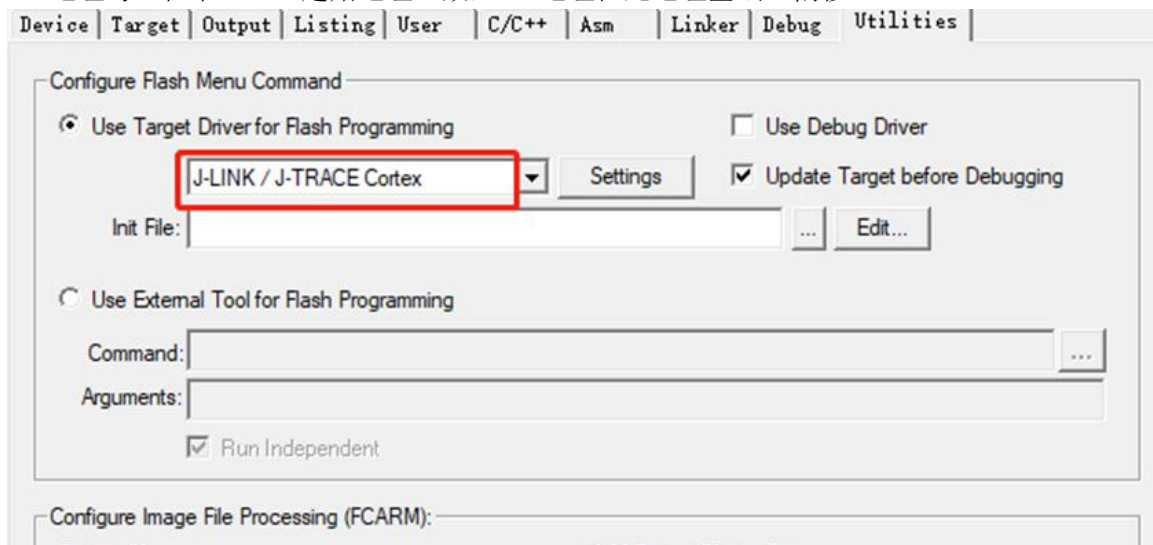


相关 flash.ini 文件在 SDK 目录下 ConfigFiles 文件夹中，新创建工程需自行添加配置。

点击上图"Settings"按钮选择调试端口，根据硬件连接选择 JTAG or SW 模式，如下图：

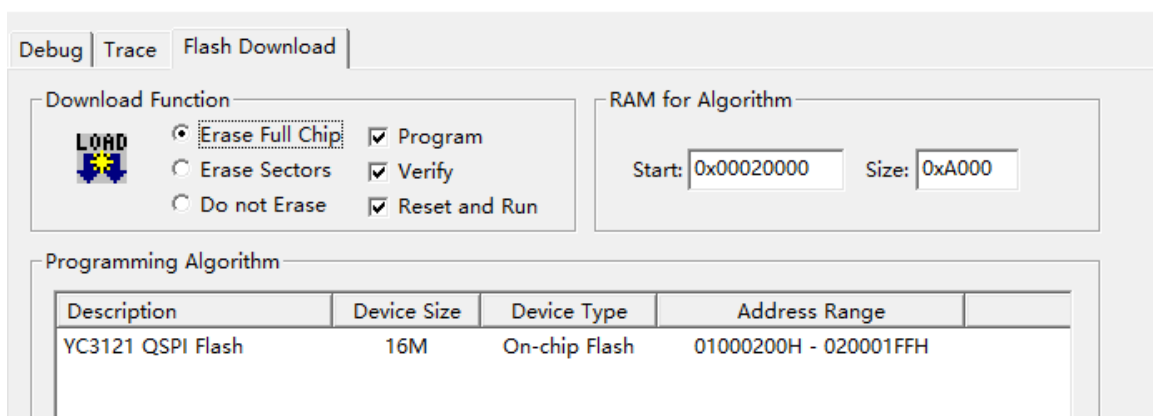


SP 地址与工程中 IROM 起始地址一致，PC 地址在此地址基础上偏移 4。



最新的 Flash Download file 文件在 SDK 目录下 ConfigFiles 文件夹中进行更新，需要用户自己手动添加到 keil 安装目录下 Arm\flash 目录下使用。

Cortex JLink/JTrace Target Driver Setup



2.4. 设置 Utilities flash

在 Flash Download 标签 Add 对应的 FLM 文件，需要先将资料中的 YC3121_FLASH.FLM 文件拷贝至 Keil 安装目录 Keil\ARM\Flash\ 或 Keil_v5\ARM\Flash\目录下。