Project - PSPICE

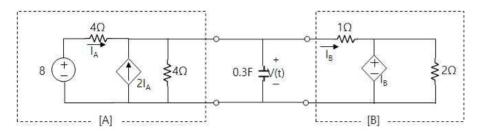
회로이론 정원국 교수님 2021.06.10. 전자정보공학부 전자전공 20180474 남아리

목차

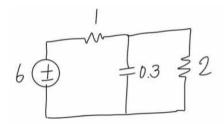
- 1. Thevenin 등가회로
- 2. capacitor의 v(t)
- 3. PSPICE 결과
- 4. v(t) = 0일 때의 결과
- 5. 프로젝트 고찰 및 후기

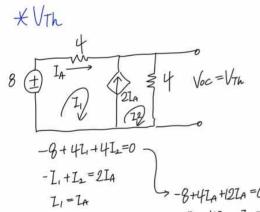
1. Thevenin 등가회로

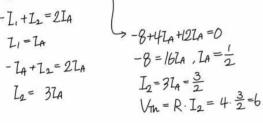
① 전체 구조

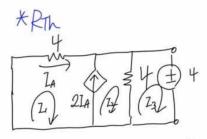


② Thevenin 등가회로



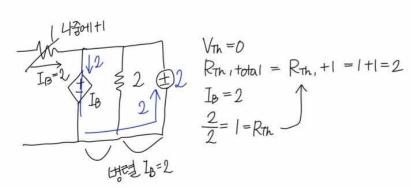






$$4I_1 + 4I_2 - 4I_3 = 0$$
 $4I_3 + 4 - 4I_2 = 0$
 $I_1 + I_2 - I_3 = 0$ $I_3 + |-I_2 = 0$
 $2I_A = I_2 - I_1$ $I_1 + |= 0$
 $2I_A = I_2 - I_A$ $I_1 + |= 0$
 $2I_A = I_2 - I_A$ $I_1 = -|= I_A$
 $3I_A = I_2 = -3 \rightarrow -3 - I_3 = |$
 $-I_3 = I_{SC} = |+3 = 4$
 $R_{Th} = \frac{4}{4} = |$

* Rm



2. Capacitor의 v(t)

$$q=Cv \rightarrow v=\frac{q}{C}$$

$$l=\frac{d4}{dt}=\frac{dCv}{dt}=C\cdot\frac{dv}{dt}$$

$$idt=dq \rightarrow q=\int idt$$

$$v=\frac{q}{c}=\int_{\infty}^{t}idt$$

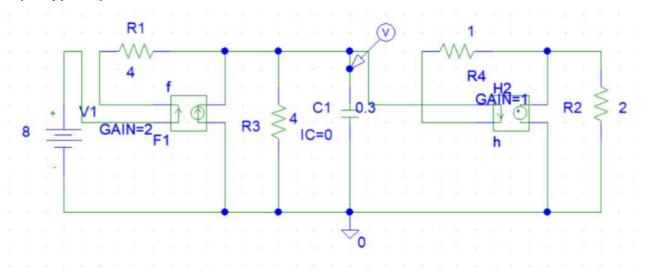
南州 时能 0~2元0四

$$V = \frac{1}{C} \int_{t_0}^{t} i dt \ t V(t_0) = \frac{1}{C} \int_{0}^{2} i dt + V(0) = \frac{1}{0.3} \int_{0}^{2} i dt = \frac{10}{3} \int_{0}^{2} i dt \ \left(V(0) = 0, C = 0.3 \right)$$

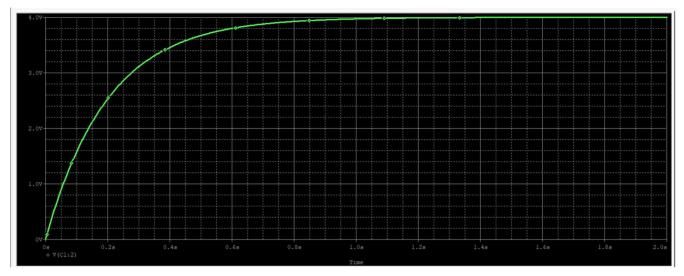
$$V(t) = \frac{10}{3} \int_{0}^{2} i dt$$

3. PSPICE 결과

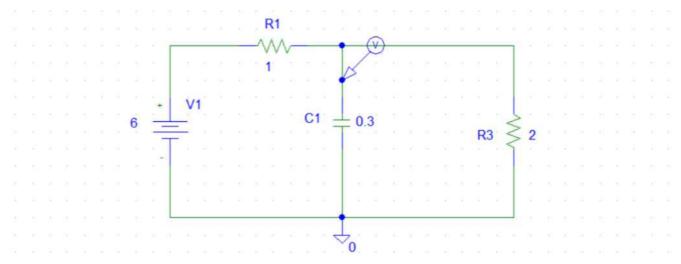
① 회로 및 그래프



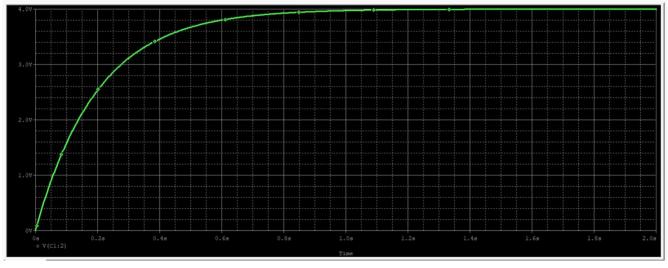
[전체 회로에 대한 PSPICE 회로]



[전체 회로에 대한 PSPICE 결과 - 그래프]



[Thevenin 등가회로 PSPICE]



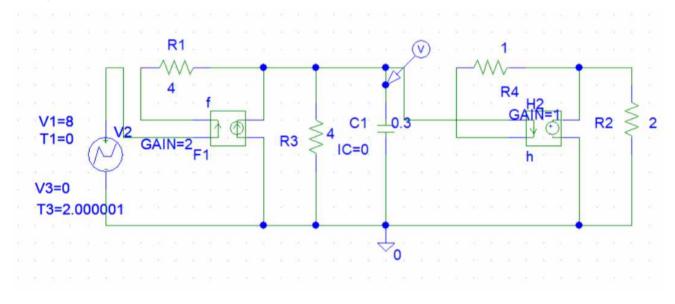
[Thevenin 등가회로 PSPICE 결과]

② 비교

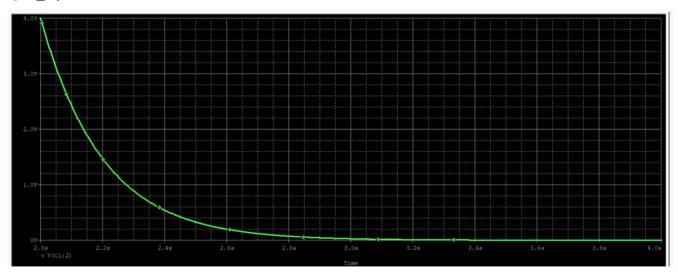
원본 회로의 v(t) 그래프와 테브닌 등가 회로의 v(t) 그래프가 동일하게 나온 것을 확인할 수 있다. (0<t<2)

4. v(t) = 0일 때의 결과

① 회로



② 결과



5. 프로젝트 고찰 및 후기

추가 과제를 진행하면서

- 1. 중간고사 이후 개념이 흐릿해졌던 테브닌에 대한 개념을 다시 깨우고 실습을 통해 어느 개념이 부족한지 파악하고 보완할 수 있었다.
- 2. 원본 회로와 테브닌 등가 회로의 결과가 같음을 직접 확인하고, 테브닌 이론이 실제로 적용될 수 있음을 확인할 수 있었다.
- 3. 캐패시터 및 RC 회로의 개념을 익히고 직접 실습을 통해 체화할 수 있었다. 물론 아직도 개념이 많이 부족하다. 하지만 원래는 아예 기본 개념도 부족한 노베이스 상태였다면, 프로젝트를 진행한 후는, 공부를 통해 부족한 부분을 보완할 수 있는 밑바탕이 깔린 상태가 될 수 있었다.
- 4. 그래프의 형태를 직접 실습하고 눈으로 확인하면서 개념을 더 잘 이해할 수 있었다.
- 5. PSPICE를 3학년 전공 수업 이후 사용하지 않아서 다루는 방법을 완전히 잊어버리고 있었다. 그러나 저번 프로젝트와 이번 프로젝트에서 PSPICE를 사용하면서, 사용 방법을 되살리고 다시 익힐 수 있었다.