

Đại học Quốc gia TP.HCM  
Trường Đại học Bách Khoa  
Khoa Khoa học & Kỹ thuật Máy tính



Bài tập lớn

Nghiên cứu, đánh giá kỹ thuật và công  
nghệ Non-Volatile Memory trong  
tính toán hiệu năng cao

**CO3067** - Tính toán song song

**GV:** Thoại Nam

Hà Huy Long Hải                      1812064

Ngày 23 tháng 1 năm 2022

# Mục lục

<b>1</b>	<b>Giới thiệu về đề tài</b>	<b>3</b>
<b>2</b>	<b>Non-volatile memory</b>	<b>3</b>
2.1	NAND Flash . . . . .	5
2.2	Phase-change memory (PCM) . . . . .	7
2.3	Spin-transfer torque magnetic random access memory (STT-MRAM) . . . . .	9
<b>3</b>	<b>Xu hướng công nghệ non-volatile memory</b>	<b>11</b>
<b>4</b>	<b>Non-volatile memory trong tính toán hiệu năng cao</b>	<b>16</b>
4.1	Mô hình storage-based . . . . .	17
4.2	Mô hình memory-based . . . . .	18
<b>5</b>	<b>Kết luận</b>	<b>19</b>
	<b>Tham khảo</b>	<b>26</b>

# 1 Giới thiệu về đề tài

Trong nhiều năm nay, các công nghệ bộ nhớ (memory) đã thành công trong việc thu nhỏ kích thước cell để đạt được mật độ cao hơn, tốc độ nhanh hơn với chi phí thấp. Tuy nhiên, gần đây, sự phát triển của các công nghệ này đang dần tiến tới giới hạn vật lý. Điều này đề khởi tầm quan trọng của việc nghiên cứu và phát triển các công nghệ mới [1].

Ổ cứng và NAND Flash được sử dụng để khắc phục giới hạn của DRAM. Giải pháp tối ưu hiện nay là sử dụng solid-state drive (SSD), tuy nhiên, thiết bị SSD nhanh nhất vẫn có băng thông thấp hơn DRAM hàng trăm đến hàng nghìn lần [2].

Báo cáo này nghiên cứu về non-volatile memory, là các công nghệ đang được phát triển và có nhiều tiềm năng để thay thế các thiết bị hiện tại trong tương lai. Trên cơ sở đó, báo cáo nghiên cứu xu hướng và sự phát triển của NVM trong những năm gần đây, cuối cùng là các ứng dụng của NVM và hiệu năng của NVM trong tính toán hiệu năng cao.

## 2 Non-volatile memory

Bộ nhớ (memory) là thiết bị dùng để lưu trữ dữ liệu cho máy tính. Bộ nhớ chính (primary memory) được dùng cho các tác vụ yêu cầu tốc độ cao, bộ nhớ thứ cấp (secondary memory) tuy có tốc độ chậm hơn nhưng có thể chứa được nhiều dữ liệu hơn. Nếu cần thiết, các dữ liệu ở bộ nhớ chính có thể được lưu trữ ở bộ nhớ thứ cấp thông qua kỹ thuật quản lý bộ nhớ gọi là bộ nhớ ảo (virtual memory) [3].

Trong các hệ thống tính toán ngày nay, bộ nhớ được chia thành hai loại:

- **Volatile memory (bộ nhớ khả biến):** là loại bộ nhớ cần điện năng để duy trì trạng thái các dữ liệu trong bộ nhớ. Đa số các bộ nhớ khả biến từ chất bán dẫn rơi vào hai loại: Static RAM (SRAM) hoặc dynamic RAM (DRAM). Đối với SRAM, ta chỉ cần duy trì nguồn điện, dữ liệu

sẽ được lưu giữ trong bộ nhớ, tuy nhiên SRAM cần sử dụng sáu bán dẫn (transistor) cho mỗi bit. Mặt khác, DRAM chỉ cần một bán dẫn cho mỗi bit, qua đó cho phép bộ nhớ có mật độ bit cao hơn. Tuy nhiên, DRAM cần các chu trình làm tươi (refresh cycle) thường xuyên để lưu giữ dữ liệu.

- **Non-volatile memory (bộ nhớ bất khả biến):** là loại bộ nhớ có thể lưu trữ dữ liệu ngay cả khi thiết bị không được cung cấp điện năng. Điển hình cho bộ nhớ bất khả biến là các bộ nhớ từ (magnetic storage device, ví dụ như ổ cứng hay đĩa mềm), đĩa quang (optical disc) hay NAND Flash (điển hình là solid state drive hay SSD). Các bộ nhớ bất khả biến có tiềm năng trong tương lai bao gồm FeRAM, CBRAM, PRAM, SONOS, RRAM, Racetrack memory, NRAM và Millipede.

So với non-volatile memory, volatile memory là công nghệ có tốc độ vượt trội hơn, tuy nhiên có khả năng mở rộng (scalability) kém hơn. Chính vì vậy, mục đích của volatile memory là lưu trữ các dữ liệu mà CPU cần truy cập tức thời. Trong khi đó, non-volatile memory được dùng để lưu trữ các dữ liệu sẽ được sử dụng trong tương lai.

Khi chuyển dữ liệu từ NAND sang DRAM, hiệu suất chung của hệ thống bị giới hạn bởi một độ trễ khá lớn do sự khác biệt giữa hai loại bộ nhớ. Sự khác biệt này được giảm thiểu bằng các kỹ thuật sử dụng các kiến trúc khác nhau, qua đó phải đánh đổi cho sự phức tạp của hệ thống và làm tăng kích thước chip. Trong những năm gần đây, các nhà nghiên cứu đã bắt đầu khám phá các cách thức cải tiến bộ nhớ cho phù hợp với kiến trúc bộ nhớ hiện tại. Storage class memory (SCM, tạm dịch “bộ nhớ cấp lưu trữ”) được đề xuất để làm giảm thiểu sự khác biệt về hiệu năng giữa “memory-memory” và “storage-memory” [4].

Để đáp ứng các nhu cầu tính toán hiện nay, các thiết bị bộ nhớ mới được nghiên cứu và ra đời. Nổi bật là spin-transfer torque magnetic RAM (STT-MRAM), phase-change RAM (PCM), resistive RAM (ReRAM hay RRAM). Báo cáo này sẽ tập trung nghiên cứu các công nghệ trên, cùng với NAND Flash là công nghệ đang thống trị trên thị trường hiện tại.

## 2.1 NAND Flash

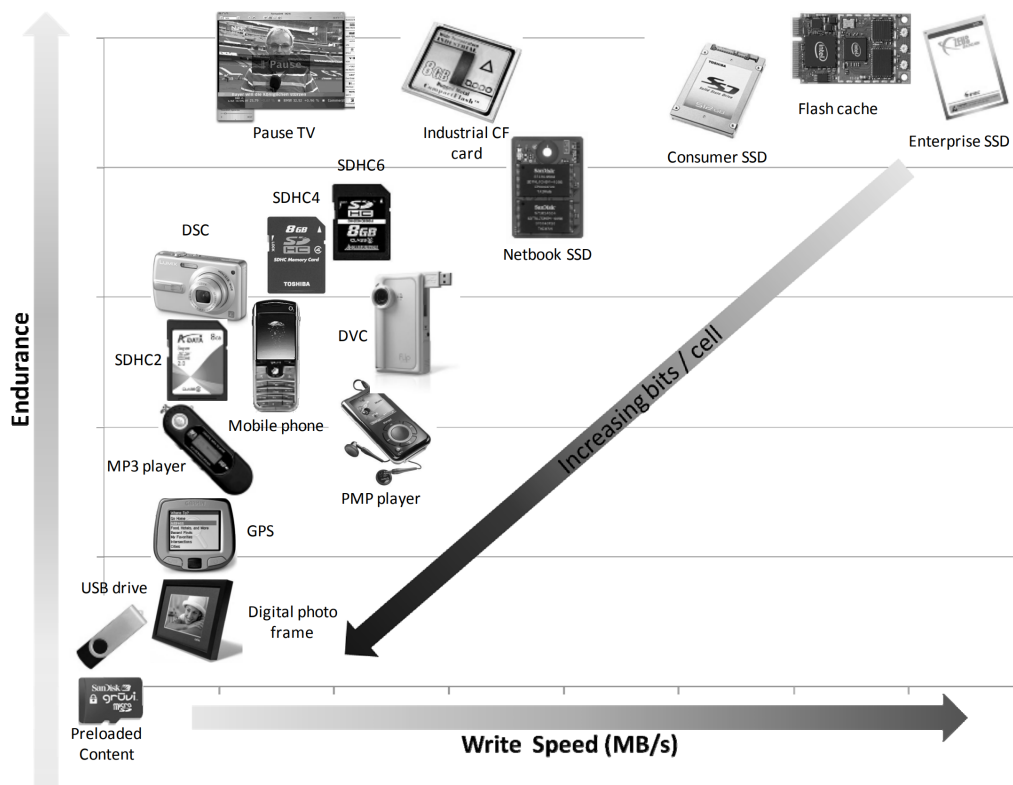
Bộ nhớ Flash được chế tạo bởi TS. Fujio Masuoka tại Toshiba Corp. vào năm 1984. Dựa trên thiết kế của Masuoka, Intel đưa ra thị trường bộ nhớ NOR Flash để sử dụng với mục đích lưu trữ code chương trình cho các sản phẩm hạng tiêu dùng. NOR Flash cũng là nền tảng cho các thẻ nhớ Flash và các ổ đĩa bán dẫn (solid state drive, hay SSD) vào những năm 1990.

Toshiba Corp. giới thiệu bộ nhớ NAND Flash vào năm 1988 với hứa hẹn đem lại giá thành rẻ hơn NOR Flash và có thông lượng (throughput) lớn hơn. Thay vì tổ chức dưới dạng word hoặc byte như NOR Flash, bộ nhớ NAND Flash được tổ chức dưới dạng trang (page) và xóa block (một block bao gồm 64 trang hoặc nhiều hơn). Kiến trúc này có lợi cho giá thành nhưng không phù hợp với các nhu cầu đòi hỏi truy cập ngẫu nhiên (random access). Vì vậy, NAND Flash thường được dùng để làm thiết bị lưu trữ dữ liệu tương tự như đĩa quang hay ổ cứng.

Nhu cầu về nhiếp ảnh và lưu trữ số là nguyên nhân chính làm tăng nhu cầu NAND Flash trên thị trường tại thời điểm nó ra mắt. Ngoài ra, NAND Flash còn được dùng để lưu trữ dữ liệu hay code chương trình ở các thiết bị bỏ túi như điện thoại, máy nghe nhạc MP3, máy quay cầm tay, v.v.

Các thiết bị SSD đầu tiên là các thiết bị dựa trên RAM (RAM-based SSD) được chế tạo tiên phong bởi StorageTek vào năm 1978. Đến những năm 1990s, SSD dựa trên Flash (Flash-based SSD) mới được phát triển. Nhờ sự sụt giảm giá thành nhanh và đáng kinh ngạc, NAND Flash đã có thể thâm nhập vào thị trường ổ cứng (HDD) và làm tuyệt chủng công nghệ đĩa mềm (floppy disk). SSD có khả năng cung cấp tốc độ nhanh hơn nhiều lần và có độ tin cậy cao nhờ thiết kế không phải chứa nhiều các bộ phận vật lý.

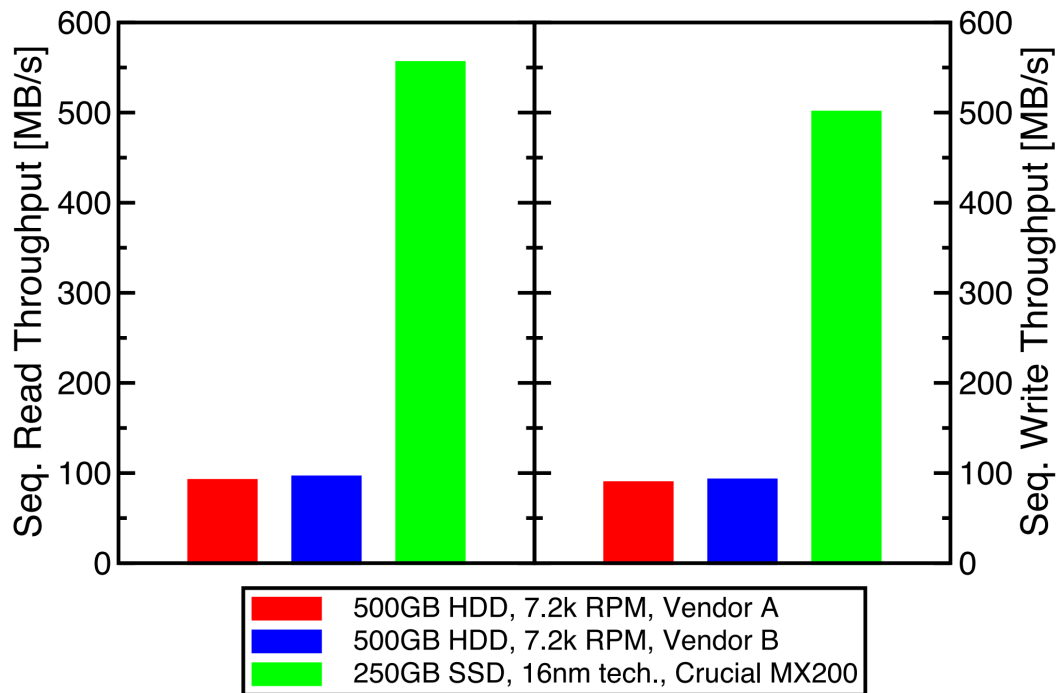
Trong các môi trường tính toán hiệu năng cao, SSD có thể được sử dụng làm I/O accelerator. Trong môi trường doanh nghiệp sử dụng HDD, các hệ thống HDD phải áp dụng các kỹ thuật khác nhau để làm tăng băng thông và giảm độ trễ truy cập dữ liệu. Với hệ thống HDD sử dụng RAID, ta có thể cải thiện băng thông bằng cách thêm nhiều thiết bị HDD hơn, nhưng phải hi sinh chi phí cho điện năng, không gian và chi phí làm mát.



Hình 1: Các ứng dụng của NAND Flash (Nguồn: Forward Insight).

Xét giá thành cho mỗi GB (Gigabyte), HDD hoàn toàn vượt trội so với SSD. Tuy nhiên, nếu xét trên toàn hệ thống, ta cần số lượng SSD ít hơn rất nhiều so với HDD xét trên cùng hiệu năng. Nếu kể thêm các chi phí bảo dưỡng, điện năng và tiết kiệm không gian, SSD có khả năng là một lựa chọn hấp dẫn hơn HDD [5].

Hình 2 cho thấy tốc độ đọc và ghi vượt trội của SSD so với HDD. Hơn nữa, trong nhiều năm tới, với công nghệ 3-D NAND, NAND Flash vẫn có khả năng mở rộng dung lượng lưu trữ trên cùng một diện tích silicon, làm cho giá thành tiếp tục giảm xuống trong tương lai. Trong khi đó, giá thành của HDD vẫn giữ nguyên trong vòng nhiều năm nay [6].



Hình 2: So sánh throughput đọc và ghi giữa HDD và SSD. [6]

## 2.2 Phase-change memory (PCM)

Phase-change memory (PCM hoặc PRAM) đã và đang là công nghệ có nhiều hứa hẹn trong những năm gần đây. Với vai trò là non-volatile memory với độ trễ thấp và có độ tin cậy cao, PCM được coi là giải pháp có tiềm năng trong các hệ thống bộ nhớ (memory system). Sự cạnh tranh của PCM với các công nghệ khác dần được tăng lên khi PCM giảm được kích thước cell, chuyển từ công nghệ bán dẫn sang kích thước nhỏ hơn là đi-ốt (vertical diode). Các thiết kế này giúp giảm giá thành thiết bị và giảm thiểu chi phí, năng lượng tính toán.

Trong PCM, dữ liệu được lưu bằng cách sử dụng sự chênh lệch điện trở giữa pha kết tinh có tính dẫn điện (high-conductive crystalline phase) và pha kém kết tinh không có tính dẫn điện (low-conductive amorphous phase) của các chất liệu chuyển pha (phase-change material). Dữ liệu được lưu trữ

sẽ được đọc bằng cách đo điện trở của thiết bị PCM. Điểm nổi bật của PCM là dữ liệu có thể được giữ lại lâu (thông thường là 10 năm ở nhiệt độ phòng) và chỉ mất vài nano giây để ghi [7].

Mục tiêu của thế hệ PCM đầu tiên là cạnh tranh với DRAM: độ trễ đọc và ghi, độ bền qua các chu kỳ ghi (cyclic write), retention, v.v. Một vài nghiên cứu đã cho kết quả khả quan với độ trễ ghi 120ns, độ trễ đọc 150ns và độ bền có chu kỳ lớn hơn  $1E9$ . Tuy nhiên, PCM vẫn chưa đạt được thành công trên thị trường bởi vì NAND Flash và DRAM vẫn được tiếp tục phát triển với tốc độ nhanh hơn.

Tuy nhiên, với nhu cầu của memory-centric computing và storage-class memory (SCM), PCM có thể được dùng để lấp khoảng trống giữa NAND Flash và DRAM. Điều này có nghĩa là SCM phải đồng thời rẻ hơn DRAM và nhanh hơn NAND Flash. Để trở thành SCM, tốc độ đọc dữ liệu và giá thành của PCM phải tiếp tục được cải thiện nhiều hơn nữa [8].

Công nghệ Cross-point (X-point) được sinh ra để giải quyết các vấn đề trên. X-point có mật độ cao ( $4F^2$ ) và khả năng chồng lớp 3-D giúp giảm giá thành và có độ trễ ghi thấp. Intel Optane là bộ nhớ nằm vào phân khúc giữa volatile DRAM và các thiết bị lưu trữ dữ liệu (chẳng hạn như NAND Flash). Vì Optane có kiến trúc tổ chức dưới dạng byte (byte-addressable) nên Optane có thể vừa đóng vai trò là RAM (Memory mode) vừa có thể được dùng như các thiết bị lưu trữ dữ liệu như SSD (App Direct mode). Intel Optane DC Persistent Memory Module (hay Optane DC PMM) là bộ nhớ NVDIMM X-point thương mại đầu tiên. So với các thiết bị lưu trữ PCIe, Optane DC PMM có hiệu năng cao hơn và hỗ trợ byte-addressable interface. So với DRAM, Optane có mật độ và độ bền cao hơn, sử dụng ít điện năng hơn khi idle vì không cần phải làm tươi (refresh for data retention) như DRAM [9].

Ngoài các mục đích lưu trữ thông thường, PCM còn có thể hoạt động ở các kiến trúc non-von Neumann. Ở mô hình điện toán này, các bộ nhớ không chỉ có thể lưu dữ liệu mà còn có thể thực hiện các tác vụ tính toán. Nhờ vậy, ta không cần phải chuyển dữ liệu qua lại giữa CPU và RAM, tránh được nút thắt cổ chai trong hiệu năng của kiến trúc von Neumann [7].

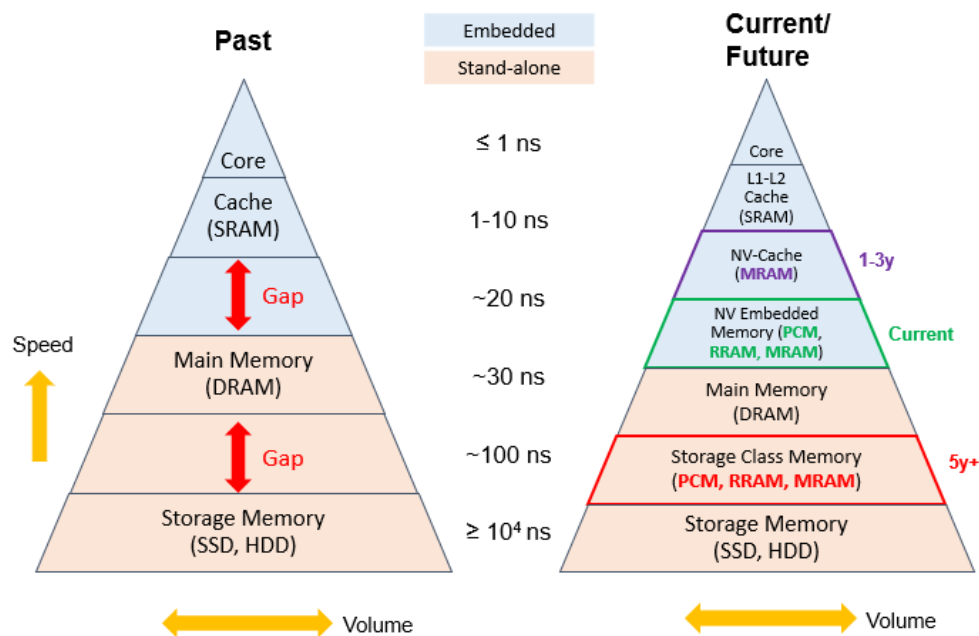


## 2.3 Spin-transfer torque magnetic random access memory (STT-MRAM)

Spin-transfer torque magnetic random access memory (STT-MRAM) là công nghệ bộ nhớ từ được phát triển dựa trên MRAM (magnetoresistive random access memory, hay “bộ nhớ RAM từ điện trở”) với mục tiêu làm tăng khả năng mở rộng (scalability) của bộ nhớ non-volatile ở các máy điện toán tiên tiến. Các công nghệ bộ nhớ bán dẫn (semiconductor memory) hiện nay thường sử dụng điện tích electron (electron charge) mà không chú ý tới một đặc tính khác của electron: spin cơ học lượng tử (quantum-mechanical spin). Để trở thành một lựa chọn mới cho bộ nhớ bán dẫn, STT-MRAM phải có mật độ cao ( $\sim 10F^2$ ), tốc độ (dưới 10ns cho tác vụ đọc và ghi) và sử dụng ít điện năng [1].

Ta có thể sử dụng STT-MRAM để lấp đầy các khoảng trống hiệu năng trong kiến trúc von Neumann. Hình 3 đề nghị một kiến trúc bộ nhớ mới với LL (last level) cache sẽ là STT-MRAM, và hai khoảng trống cũng sẽ được lấp bởi công nghệ STT-MRAM. Kiến trúc này có thể giải quyết vấn đề về năng lượng bởi vì ta có thể ngắt điện các bộ nhớ cache non-volatile khi chúng đang idle. Việc STT-MRAM làm cache cho DRAM cũng là một phương pháp hiệu quả để xóa bỏ các nút thắt cổ chai hiệu năng [10].

Bảng 1 so sánh tổng quan công nghệ non-volatile memory với DRAM và NAND Flash trong năm 2020.



Hình 3: Trái: kiến trúc bộ nhớ thông thường. Phải: Kiến trúc bộ nhớ non-volatile sử dụng STT-MRAM (Nguồn: Semiconductor Engineering).

	DRAM	STT-MRAM	PCM	NAND Flash
Trạng thái	Product	Prototype	Product	Product
Độ trễ đọc	10 ns	10 ns	20-50 ns	25 us
Độ trễ ghi	10 ns	10 ns	80-500 ns	200 us
Năng lượng bit (r/w)	2 pJ	0.02 pJ	20pJ/100 pJ	10 nJ
Cần nguồn điện	Có	Không	Không	Không
Độ bền (số lần ghi/bit)	$10^{16}$	$10^{16}$	$10^6$ – $10^8$	$10^5$
Kích thước cell	$6-8 F^2$	$>6 F^2$	$5-10 F^2$	$4-5 F^2$
Multi-level cell		4 bits/cell	4 bits/cell	4 bits/cell

Bảng 1: So sánh đặc điểm của các công nghệ non-volatile memory với DRAM và NAND Flash NAND Flash [11].

### 3 Xu hướng công nghệ non-volatile memory

Suzuki et al. [12] đã thực hiện khảo sát các công nghệ non-volatile từ năm 2000 - 2015. Kết quả đạt được là bức tranh tổng quát thể hiện quá trình phát triển của NAND Flash, PCM, STT-MRAM và ReRAM. Nghiên cứu so sánh các bộ nhớ non-volatile dựa trên hai tiêu chí:

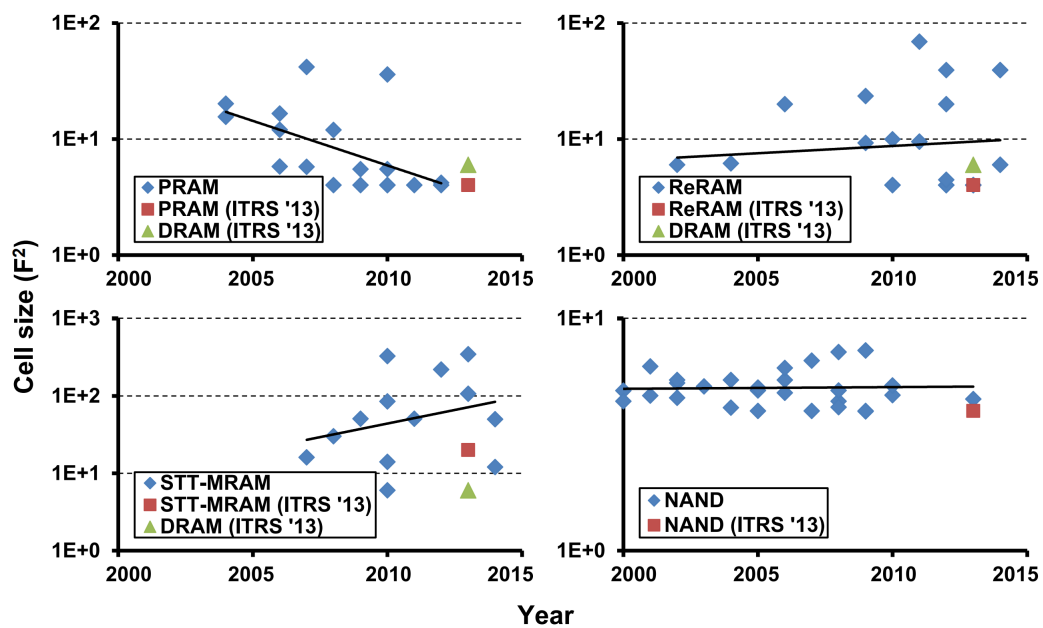
- **Thông số kỹ thuật:** So sánh các thông số kỹ thuật của các bộ nhớ, chẳng hạn như kích thước cell, tốc độ đọc/ghi của cell, v.v.
- **Thông số kiến trúc:** So sánh hiệu năng của các bộ nhớ đạt được ở trong các hệ thống, bao gồm băng thông đọc/ghi và độ trễ truy cập tổng quát (overall access latency).

**CELL SIZE** Cell size (kích thước cell) là kích thước vật lý của một cell. Tuy nhiên với cùng cell size, mật độ bit có thể cao hơn nhờ công nghệ multi-level cell (một cell có thể chứa nhiều hơn một bit) và 3-D stacking (chồng lớp 3-D). Hình 4 thể hiện cell size của từng bộ nhớ non-volatile. PRAM đã giảm xuống còn  $4F^2$ . ReRAM sử dụng nhiều kỹ thuật khác nhau để thay đổi điện trở của cell (cell resistance) nên không thể hiện xu hướng rõ rệt. Tương tự, STT-MRAM cũng có các thiết kế cell khác nhau. Kích thước cell của NAND vẫn nằm ở quanh  $4F^2$  kể từ năm 2000.

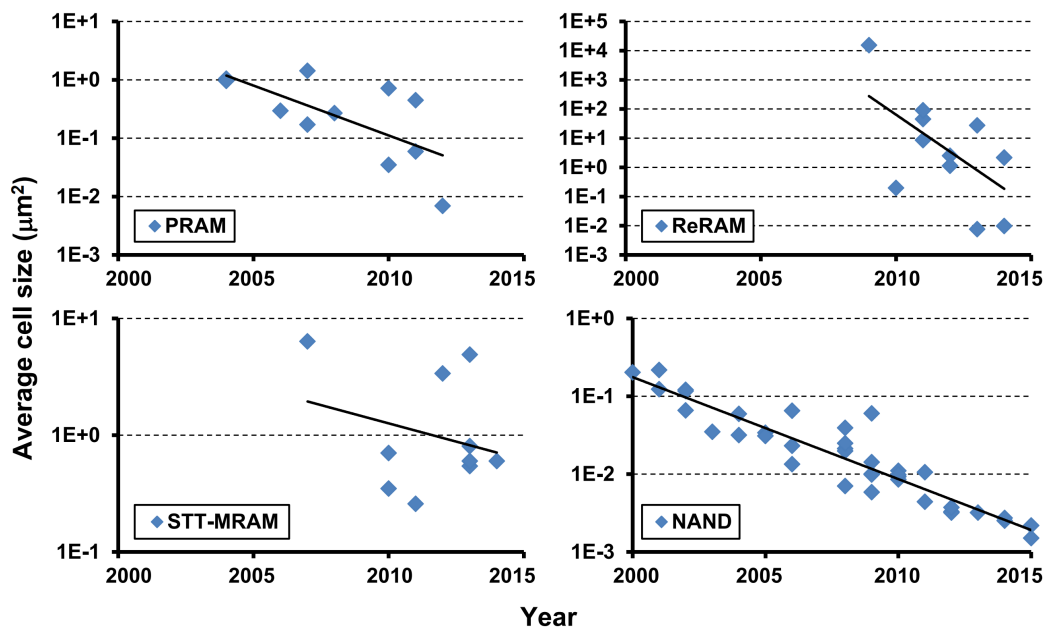
**AVERAGE CELL SIZE** Average cell size (kích thước cell trung bình) tương tự như cell size, nhưng bao gồm cả kích thước mạch ngoại vi (peripheral circuit) (hình 5).

**AVERAGE BIT DENSITY** Average bit density (mật độ bit trung bình) được tính bằng dung lượng (Gbit) chia cho kích thước die ( $cm^2$ ). Hình 6 thể hiện mật độ bit của từng bộ nhớ. Mật độ bit của PRAM tăng gấp đôi mỗi 1,66 năm và đã đạt 13,5 Gbit/cm<sup>2</sup> (2015). NAND Flash tăng gấp đôi mỗi 1,91 năm và cao nhất là 185,8 Gbit/cm<sup>2</sup> (2015). ReRAM có mật độ bit cao hơn PRAM, và STT-MRAM có mật độ cao nhất là 0.36 Gbit/cm<sup>2</sup> (2015).

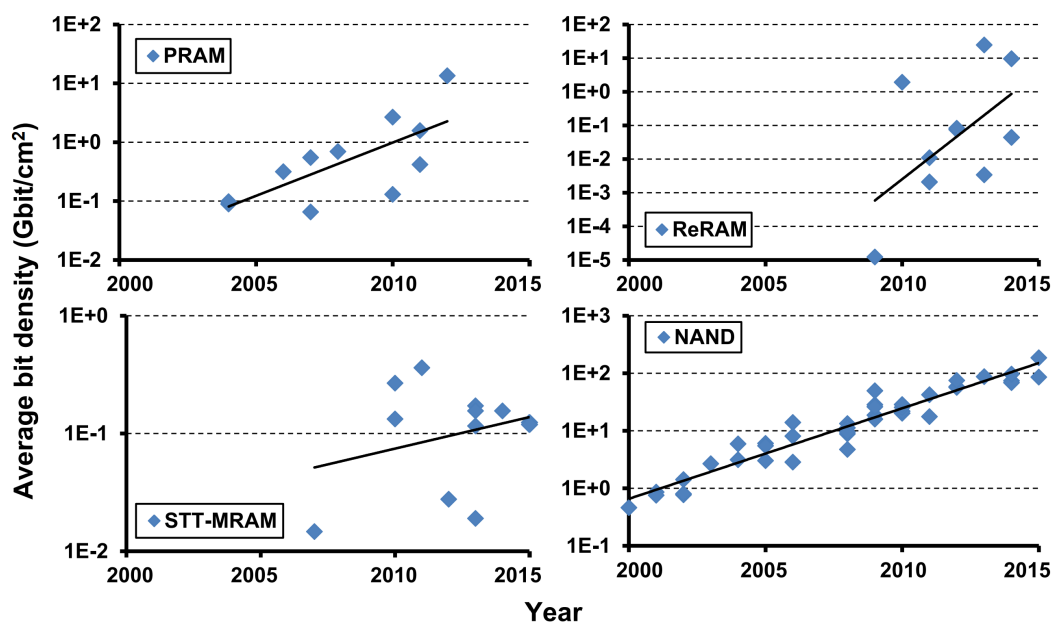
**READ/WRITE TIME** Thời gian đọc và ghi (hình 7 và 8) là thời gian cần thiết để đọc từ một cell nhưng không bao gồm độ trễ của mạch ngoại vi. Thời



Hình 4: Cell size.



Hình 5: Average cell size.

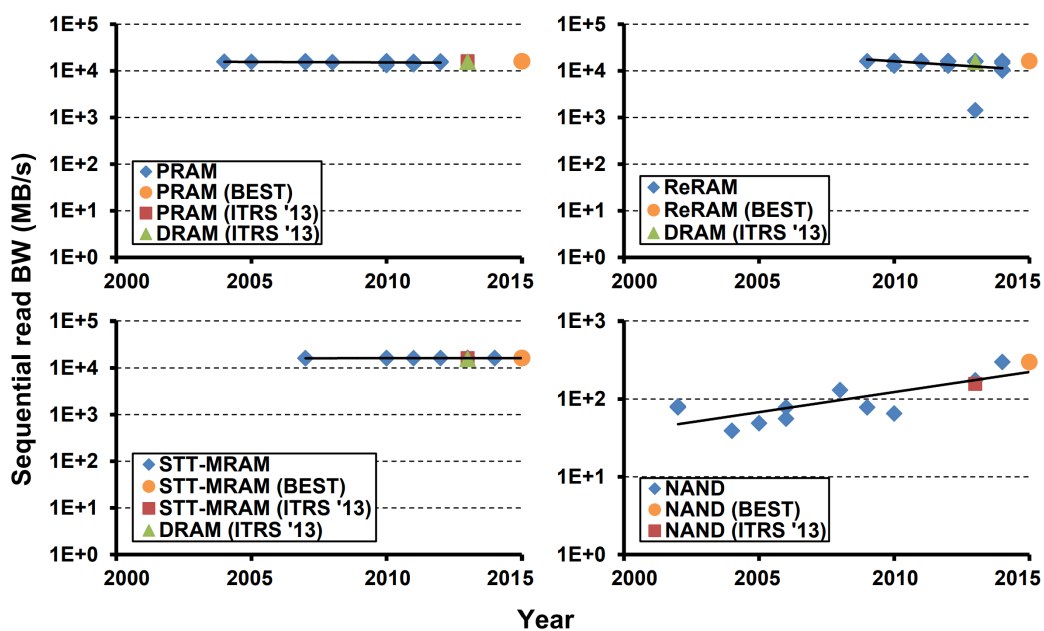


Hình 6: Average bit density.

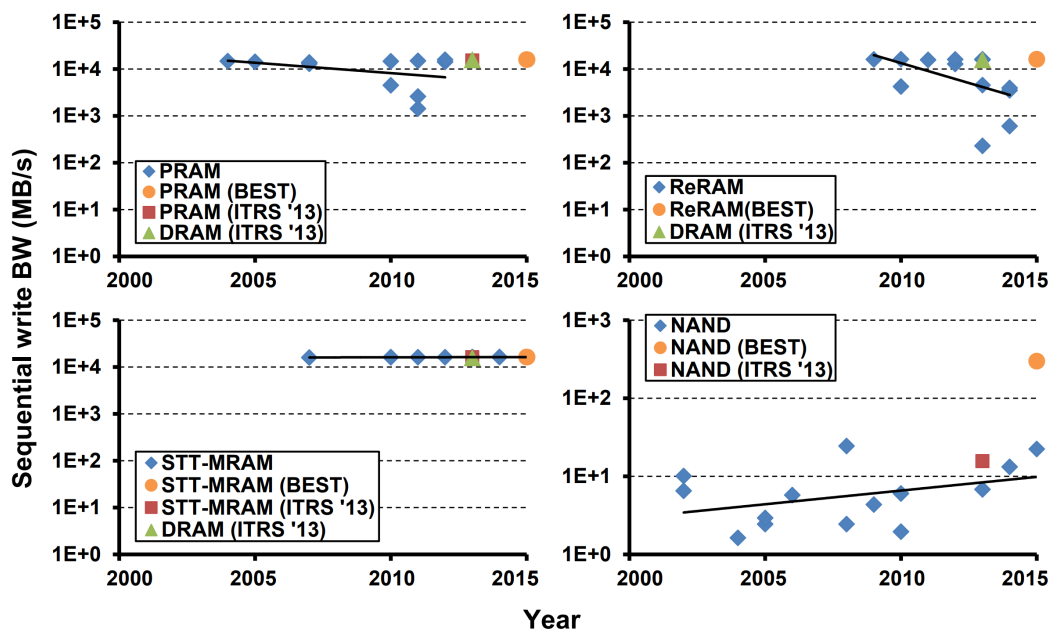
gian đọc tăng đồng thời theo mật độ bit ở tất cả các bộ nhớ trừ STT-MRAM.

SEQUENTIAL READ/WRITE BANDWIDTH      Bảng thông đọc/ghi tuần tự được tính với giả thiết kiến trúc DRAM dựa trên DIMM (DRAM-like DIMM-base architecture) (hình 9 và 10).





Hình 9: Sequential read bandwidth.



Hình 10: Sequential write bandwidth.

## 4 Non-volatile memory trong tính toán hiệu năng cao

Trong thập kỷ qua, số lượng CPU core trên mỗi node không ngừng tăng, có thể từ vài core cho đến hàng trăm core. Trong khi đó, lượng bộ nhớ RAM cho mỗi core hầu như không thay đổi. Thông thường, để tăng dung lượng bộ nhớ RAM, ta sẽ phải đầu tư thêm DRAM với giá thành đắt đỏ. Điều này khiến DRAM chiếm tới 80-90% chi phí đầu tư của toàn hệ thống có DRAM pool lớn [2].

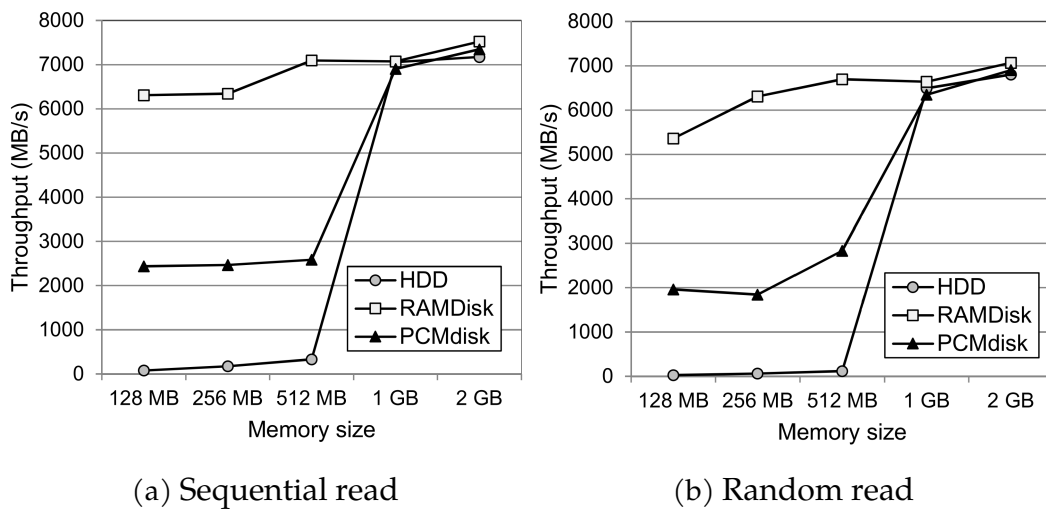
Đặc điểm của các ứng dụng HPC (high performance computing) là có lượng dữ liệu khổng lồ và phải thực hiện nhiều tính toán trên tập dữ liệu đó. Với sự phát triển của công nghệ non-volatile memory như phase change memory hay STT-MRAM, hiệu năng của các thiết bị này vượt trội so với ổ cứng và có thể tiến lên cạnh tranh với DRAM. Tính bất khả biến và hiệu năng cao của NVM làm các thiết bị lưu trữ và bộ nhớ RAM gần nhau hơn bao giờ hết. NVM có hai mô hình sử dụng [13]:

- **Memory-based:** NVM sẽ được sử dụng như DRAM do khả năng có thể tổ chức dưới dạng byte (byte-addressable). NVM lúc này được gắn vào bus RAM dưới dạng DIMM và được quản lý bởi memory controller. Tuy nhiên, mô hình này có nhược điểm là gây phức tạp cho lập trình viên, đặc biệt là khi xử lý tính toán vẹn của dữ liệu khi có sự cố về điện hoặc các trường hợp hệ thống bị sập (system failure). Hơn nữa, để khai thác mô hình này, các chương trình phải được thiết kế lại để phù hợp với kiến trúc bộ nhớ.
- **Storage-based:** NVM có thể sử dụng để thay thế trực tiếp cho HDD hoặc SSD và được quản lý bởi I/O controller. Bị giới hạn bởi băng thông bus I/O nên mô hình này không thể khai thác hết khả năng của NVM như byte-addressability. Tuy nhiên mô hình storage-based có khả năng tương thích tối ưu với các hệ điều hành và ứng dụng hiện tại. Người dùng có thể sử dụng NVM như một SSD thông thường: phân vùng và cấu hình file system là đã có thể trải nghiệm được tốc độ cao của NVM.



## 4.1 Mô hình storage-based

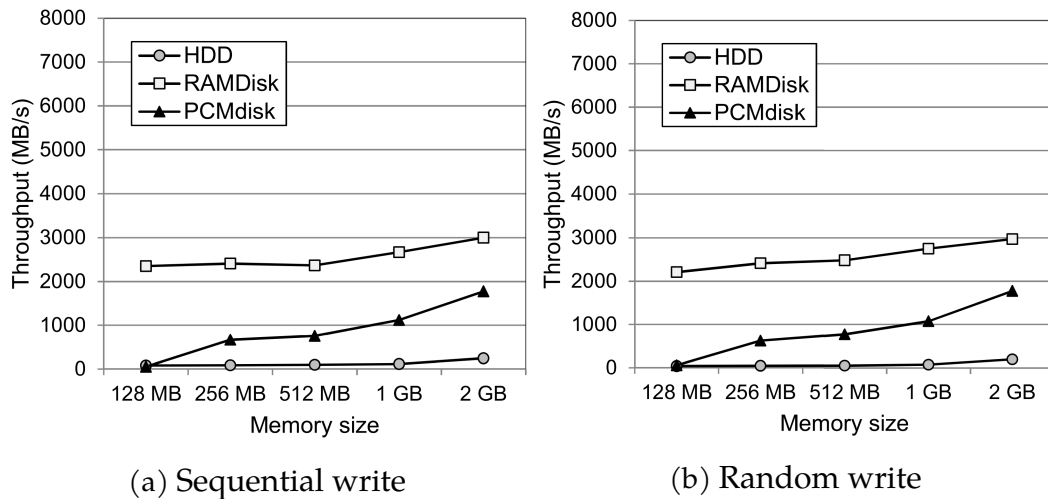
Bahn et al. [11] đã tiến hành thử nghiệm ảnh hưởng của NVM với vai trò là thiết bị lưu trữ dữ liệu (storage device) sử dụng PCM và STT-MRAM. Hình 11 và 12 so sánh hiệu năng của HDD, RAMDisk (mô phỏng STT-MRAM) và PCMDisk (mô phỏng PCM) khi chạy IOzone (file system benchmark utility) với nhiều kích thước bộ nhớ RAM khác nhau. Khi bộ nhớ RAM lớn hơn 1GB, HDD đạt hiệu năng rất cao tại vì tất cả dữ liệu đã có thể nằm gọn trong buffer cache. Tuy nhiên, với bộ nhớ nhỏ hơn 1GB, hiệu năng của NVM lớn hơn HDD khá nhiều.



Hình 11: So sánh tốc độ đọc tuần tự và ngẫu nhiên.

Điều này mang ý nghĩa to lớn đối với việc sử dụng NVM trong tương lai. Kích thước bộ nhớ RAM hiện tại khó có thể được mở rộng trong khi lượng dữ liệu big data không ngừng phát triển. Hệ thống tính toán trong tương lai có thể bao gồm bộ nhớ RAM có dung lượng nhỏ nhưng được hỗ trợ bởi thiết bị lưu trữ NVM để đảm bảo hiệu năng. Kiến trúc “small memory, fast storage” có thể rất hiệu quả trong các chương trình tiêu tốn bộ nhớ như big data hoặc các nghiên cứu khoa học [11].

Liu et al. [13] đã thử nghiệm POSIX và MPI I/O với HDD, SSD và PMBD (Persistent Memory Block Driver, là driver mô phỏng NVM sử dụng DRAM). Kết quả cho thấy, NVM ít bị ảnh hưởng bởi kích thước page cache hơn HDD



Hình 12: So sánh tốc độ ghi tuần tự và ngẫu nhiên.

và SSD. Do đó, ta có thể cắt giảm tiêu thụ bộ nhớ của page cache để giảm bớt chi phí.

Với sự ra đời của các thiết bị Intel Optane, các nhà nghiên cứu đã có thể thực hiện so sánh hiệu năng của NVM sử dụng thiết bị thật mà không cần phải mô phỏng (emulate). Thực nghiệm của Izraelevitz et al. [9] cho thấy khi sử dụng Optane DC PMM với hệ thống NVMM-aware, hiệu năng có thể được tăng lên đáng kể.

## 4.2 Mô hình memory-based

Các hệ thống lưu trữ hiện tại đã không còn đáp ứng được các nhu cầu về thời gian do độ trễ quá lớn của ổ cứng. Các công ty lớn như Google, Facebook và Twitter là một trong những người vấp phải vấn đề này đầu tiên. Tuy nhiên, hiện nay, kể cả các công ty vừa và nhỏ có thể gặp trở ngại với hiệu năng của hệ thống lưu trữ truyền thống. Để đạt được tốc độ "real-time" trong việc truy vấn và xử lý dữ liệu, ta phải cần đến một hệ thống hay một database *in-memory*, tức là có thể giữ được toàn bộ dữ liệu trong RAM.

Với sự phát triển của NVM, NVRAM có thể được lắp đặt cùng vai trò với DRAM ở memory bus. Lúc này, địa chỉ bộ nhớ (memory address) có thể

được chia thành địa chỉ volatile và địa chỉ non-volatile.

Shanbhag et al. [14] đã thực hiện đo lường hiệu năng của mô hình hỗn hợp (hybrid) Intel Optane DC PMM (App Direct Mode) và DRAM với Star Schema Benchmark (benchmark hiệu năng của database trong ứng dụng data warehouse). Kết quả cho thấy, mô hình sử dụng NVM kết hợp DRAM có tốc độ chỉ chậm hơn 1,6 lần so với hệ thống chỉ sử dụng DRAM, tuy nhiên cho phép tăng dung lượng lưu trữ hơn gấp 10 lần.

Thực nghiệm của Izraelevitz et al. [9] nhận định rằng, khi sử dụng Optane DC PMM với cached mode trong các ứng dụng thực tế, NVM có thể đạt được hiệu năng hoàn toàn so sánh được với DRAM. Mặt khác, NVM giúp tăng khả năng của dung lượng bộ nhớ RAM lên nhiều lần.

Ngoài khả năng mở rộng bộ nhớ, tính non-volatile của NVM còn có thể được khai thác để bảo toàn dữ liệu trong RAM. Sự cố phần cứng thường dẫn đến sự cố phần mềm và có thể làm crash ứng dụng, làm mất dữ liệu đang được tính toán và ảnh hưởng tới hiệu năng hệ thống. Một hệ thống HPC thông thường có MTBF (mean time between failure) rơi vào khoảng 10 - 100 giờ. MTBF sẽ giảm nếu độ phức tạp của hệ thống càng cao. EasyCrash [15] là một framework tận dụng NVM để đảm bảo cho tính toàn vẹn của dữ liệu khi hệ thống gặp sự cố. EasyCrash sẽ sử dụng các dữ liệu còn sót lại trong NVM để khởi động lại ứng dụng dựa trên các đặc tính của hệ thống HPC.

## 5 Kết luận

Báo cáo này đã nghiên cứu các công nghệ non-volatile memory, là các công nghệ đang phát triển và có tiềm năng trong tương lai. Với hiệu năng của NVM, công nghệ này đem lại nhiều hứa hẹn cũng như thách thức cho tính toán hiệu năng cao. Tính non-volatile của NVM có tác dụng vô cùng lớn đối với các hệ thống hiện tại, tuy nhiên ta vẫn chưa thể khai thác được toàn bộ khả năng của NVM. NVM cũng tạo ra các cơ hội để thay đổi kiến trúc điện toán von Neumann với mục đích nâng cao hiệu năng của hệ thống và là ứng cử viên thay thế các bộ nhớ hiện tại trong tương lai.

## Tham khảo và các nghiên cứu liên quan

- [1] Dmytro Apalkov, Alexey Khvalkovskiy, Steven Watts, Vladimir Nikitin, Xueti Tang, Daniel Lottis, Kiseok Moon, Xiao Luo, Eugene Chen, Adrian Ong, Alexander Driskill-Smith và Mohamad Krounbi (2013), “Spin-transfer torque magnetic random access memory (STT-MRAM)”. *ACM Journal on Emerging Technologies in Computing Systems*, tập 9, số 2, tr. 13:1–13:35, ISSN 1550-4832, doi:10.1145/2463585.2463589, URL <https://doi.org/10.1145/2463585.2463589>.
- [2] Vladimir Mironov, Igor Chernykh, Igor Kulikov, Alexander Moskovsky, Evgeny Epifanovsky và Andrey Kudryavtsev (2019), “Performance Evaluation of the Intel Optane DC Memory With Scientific Benchmarks”. Trong “2019 IEEE/ACM Workshop on Memory Centric High Performance Computing (MCHPC)”, tr. 1–6, doi: 10.1109/MCHPC49590.2019.00008.
- [3] “Volatile and Non-Volatile Computer Memory | Ivy Tech College Success 115”. URL <https://courses.lumenlearning.com/collegesuccess2x48x115/chapter/volatile-and-non-volatile-computer-memory-session-6/>. Truy cập lần cuối 2022-01-15.
- [4] Ludovic Goux (2019), “OxRAM technology development and performances”. Trong Blanka Magyari-Köpe và Yoshio Nishi, biên soạn, “Advances in Non-Volatile Memory and Storage Technology (Second Edition)”, Woodhead Publishing Series in Electronic and Optical Materials, tr. 3–33 (Woodhead Publishing), ISBN 978-0-08-102584-0, doi:10.1016/B978-0-08-102584-0.00001-2, URL <https://www.sciencedirect.com/science/article/pii/B978008102584000012>.
- [5] Gregory Wong (2010), “Market and applications for NAND Flash memories”. Trong “Inside NAND Flash Memories”, tr. 1–18, ISBN 978-90-481-9430-8, doi:10.1007/978-90-481-9431-5\_1.

- [6] Christian Monzio Compagnoni, Akira Goda, Alessandro S. Spinelli, Peter Feeley, Andrea L. Lacaita và Angelo Visconti (2017), “Reviewing the Evolution of the NAND Flash Technology”. *Proceedings of the IEEE*, tập 105, số 9, tr. 1609–1633, ISSN 1558-2256, doi:10.1109/JPROC.2017.2665781.
- [7] Manuel Le Gallo và Abu Sebastian (2020), “An overview of phase-change memory device physics”. *Journal of Physics D: Applied Physics*, tập 53, số 21, tr. 213.002, ISSN 0022-3727, doi:10.1088/1361-6463/ab7794, URL <https://doi.org/10.1088/1361-6463/ab7794>.
- [8] Taehoon Kim và Seungyun Lee (2020), “Evolution of Phase-Change Memory for the Storage-Class Memory and Beyond”. *IEEE Transactions on Electron Devices*, tập 67, số 4, tr. 1394–1406, ISSN 1557-9646, doi:10.1109/TED.2020.2964640.
- [9] Joseph Izraelevitz, Jian Yang, Lu Zhang, Juno Kim, Xiao Liu, Amirsaman Memaripour, Yun Joon Soh, Zixuan Wang, Yi Xu, Subramanya R. Dulloor, Jishen Zhao và Steven Swanson (2019), “Basic Performance Measurements of the Intel Optane DC Persistent Memory Module”. *arXiv:1903.05714 [cs]*, URL <http://arxiv.org/abs/1903.05714>.
- [10] T. Hanyu, T. Endoh, Y. Ando, S. Ikeda, S. Fukami, H. Sato, H. Koike, Y. Ma, D. Suzuki và H. Ohno (2019), “Spin-transfer-torque magnetoresistive random-access memory (STT-MRAM) technology”. Trong Blanka Magyari-Köpe và Yoshio Nishi, biên soạn, “Advances in Non-Volatile Memory and Storage Technology (Second Edition)”, Woodhead Publishing Series in Electronic and Optical Materials, tr. 237–281 (Woodhead Publishing), ISBN 978-0-08-102584-0, doi:10.1016/B978-0-08-102584-0.00008-5, URL <https://www.sciencedirect.com/science/article/pii/B978008102584000085>.
- [11] Hyokyung Bahn và Kyungwoon Cho (2020), “Implications of NVM Based Storage on Memory Subsystem Management”. *Applied Sciences*, tập 10, số 3, tr. 999, doi:10.3390/app10030999, URL <https://www.mdpi.com/2076-3417/10/3/999>.

- [12] Kosuke Suzuki và S. Swanson (2015), “A Survey of Trends in Non-Volatile Memory Technologies: 2000-2014”. *2015 IEEE International Memory Workshop (IMW)*, doi:10.1109/IMW.2015.7150274.
- [13] Wei Liu, Kai Wu, Jialin Liu, Feng Chen và Dong Li (2017), “Performance Evaluation and Modeling of HPC I/O on Non-Volatile Memory”. Trong “2017 International Conference on Networking, Architecture, and Storage (NAS)”, tr. 1–10, doi:10.1109/NAS.2017.8026869.
- [14] Anil Shanbhag, Nesime Tatbul, David Cohen và Samuel Madden (2020), “Large-scale in-memory analytics on Intel® Optane™ DC persistent memory”. Trong “Proceedings of the 16th International Workshop on Data Management on New Hardware”, DaMoN '20, tr. 1–8 (Association for Computing Machinery, New York, NY, USA), ISBN 978-1-4503-8024-9, doi:10.1145/3399666.3399933, URL <https://doi.org/10.1145/3399666.3399933>.
- [15] Jie Ren, Kai Wu và Dong Li (2020), “Exploring Non-Volatility of Non-Volatile Memory for High Performance Computing Under Failures”. Trong “2020 IEEE International Conference on Cluster Computing (CLUSTER)”, tr. 237–247, ISSN 2168-9253, doi:10.1109/CLUSTER49012.2020.00034.
- [16] Joy Arulraj, Andrew Pavlo và Subramanya R. Dullloor (2015), “Let’s Talk About Storage & Recovery Methods for Non-Volatile Memory Database Systems”. Trong “Proceedings of the 2015 ACM SIGMOD International Conference on Management of Data”, SIGMOD '15, tr. 707–722 (Association for Computing Machinery, New York, NY, USA), ISBN 978-1-4503-2758-9, doi:10.1145/2723372.2749441, URL <https://doi.org/10.1145/2723372.2749441>.
- [17] Roberto Bez và Agostino Pirovano (2004), “Non-volatile memory technologies: Emerging concepts and new materials”. *Materials Science in Semiconductor Processing*, tập 7, số 4, tr. 349–355, ISSN 1369-8001, doi: 10.1016/j.mssp.2004.09.127, URL <https://www.sciencedirect.com/science/article/pii/S1369800104001003>.

- [18] Geoffrey W. Burr, Robert M. Shelby, Abu Sebastian, Sangbum Kim, Seyoung Kim, Severin Sidler, Kumar Virwani, Masatoshi Ishii, Pritish Narayanan, Alessandro Fumarola, Lucas L. Sanches, Irem Boybat, Manuel Le Gallo, Kibong Moon, Jiyoo Woo, Hyunsang Hwang và Yusuf Leblebici (2017), “Neuromorphic computing using non-volatile memory”. *Advances in Physics: X*, tập 2, số 1, tr. 89–124, ISSN null, doi:10.1080/23746149.2016.1259585, URL <https://doi.org/10.1080/23746149.2016.1259585>.
- [19] An Chen (2016), “A review of emerging non-volatile memory (NVM) technologies and applications”. *Solid-State Electronics*, tập 125, tr. 25–38, ISSN 0038-1101, doi:10.1016/j.sse.2016.07.006, URL <https://www.sciencedirect.com/science/article/pii/S0038110116300867>.
- [20] Joel Coburn, Adrian M. Caulfield, Ameen Akel, Laura M. Grupp, Rajesh K. Gupta, Ranjit Jhala và Steven Swanson (2011), “NV-Heaps: Making persistent objects fast and safe with next-generation, non-volatile memories”. Trong “Proceedings of the Sixteenth International Conference on Architectural Support for Programming Languages and Operating Systems”, ASPLOS XVI, tr. 105–118 (Association for Computing Machinery, New York, NY, USA), ISBN 978-1-4503-0266-1, doi:10.1145/1950365.1950380, URL <https://doi.org/10.1145/1950365.1950380>.
- [21] Assaf Eisenman, Maxim Naumov, Darryl Gardner, Misha Smelyanskiy, Sergey Pupyrev, Kim Hazelwood, Asaf Cidon và Sachin Katti (2019), “Bandana: Using Non-Volatile Memory for Storing Deep Learning Models”. *Proceedings of Machine Learning and Systems*, tập 1, tr. 40–52, URL <https://proceedings.mlsys.org/paper/2019/hash/34173cb38f07f89ddbebc2ac9128303f-Abstract.html>.
- [22] Saurabh Gupta, Tirthak Patel, Christian Engelmann và Devesh Tiwari (2017), “Failures in large scale systems: Long-term measurement, analysis, and implications”. Trong “Proceedings of the International

- Conference for High Performance Computing, Networking, Storage and Analysis", SC '17, tr. 1–12 (Association for Computing Machinery, New York, NY, USA), ISBN 978-1-4503-5114-0, doi:10.1145/3126908.3126937, URL <https://doi.org/10.1145/3126908.3126937>.
- [23] Intel, "High Performance Computing (HPC) Storage and Memory Solutions". URL <https://www.intel.com/content/www/us/en/high-performance-computing/storage-memory.html>. Truy cập lần cuối 2022-01-17.
- [24] Benjamin C. Lee, Ping Zhou, Jun Yang, Youtao Zhang, Bo Zhao, Engin Ipek, Onur Mutlu và Doug Burger (2010), "Phase-Change Technology and the Future of Main Memory". *IEEE Micro*, tập 30, số 1, tr. 143–143, ISSN 1937-4143, doi:10.1109/MM.2010.24.
- [25] Shuwen Liang, Zhi Qiao, Song Fu và Weisong Shi (2018), *In-Depth Reliability Characterization of NAND Flash Based Solid State Drives in High Performance Computing Systems*. doi:10.13140/RG.2.2.15255.62884.
- [26] Blanka Magyari-Kope và Yoshio Nishi (2019), *Advances in Non-Volatile Memory and Storage Technology*. Woodhead Publishing Series in Electronic and Optical Materials (Elsevier Science & Technology), second edition, ISBN 978-0-08-102585-7, URL <http://gen.lib.rus.ec/book/index.php?md5=E0713A78F32AA52EA24FE704D396BBFC>.
- [27] Marco A. A. Sanvido, Frank R. Chu, Anand Kulkarni và Robert Selinger (2008), "Nand Flash Memory and Its Role in Storage Architectures". *Proceedings of the IEEE*, tập 96, số 11, tr. 1864–1874, ISSN 1558-2256, doi:10.1109/JPROC.2008.2004319.
- [28] Rajarajan Srinivasan, M. Prabhu, Sabari Arunkumar và M Karthikeyan (2013), "A Study on the Challenges and Prospects of PCM Based Main Memory Architectures". *Middle East Journal of Scientific Research*, tập 18, tr. 788–795, doi:10.5829/idosi.mejsr.2013.18.6.12500.



- [29] Shivaram Venkataraman, Niraj Tolia, Parthasarathy Ranganathan và Roy H. Campbell (2011), “Consistent and durable data structures for non-volatile byte-addressable memory”. Trong “Proceedings of the 9th USENIX Conference on File and Storage Technologies”, FAST’11, tr. 5 (USENIX Association, USA), ISBN 978-1-931971-82-9.
- [30] Michèle Weiland, Holger Brunst, Tiago Quintino, Nick Johnson, Olivier Iffrig, Simon Smart, Christian Herold, Antonino Bonanni, Adrian Jackson và Mark Parsons (2019), “An early evaluation of Intel’s optane DC persistent memory module and its impact on high-performance scientific applications”. Trong “Proceedings of the International Conference for High Performance Computing, Networking, Storage and Analysis”, SC ’19, tr. 1–19 (Association for Computing Machinery, New York, NY, USA), ISBN 978-1-4503-6229-0, doi:10.1145/3295500.3356159, URL <https://doi.org/10.1145/3295500.3356159>.
- [31] “What is Non-Volatile Memory (NVM)? - Definition from Techopedia”. URL <http://www.techopedia.com/definition/2793/non-volatile-memory-nvm>. Truy cập lần cuối 2022-01-15.
- [32] “Will the emerging NVM market continue to soar in 2020 and beyond? - Webcast - i-Micronews”. URL <https://www.i-micronews.com/event/will-the-emerging-nvm-market-continue-to-soar-in-2020-and-beyond-webcast/>. Truy cập lần cuối 2022-01-17.
- [33] Hao Zhang, Gang Chen, Beng Chin Ooi, Kian-Lee Tan và Meihui Zhang (2015), “In-Memory Big Data Management and Processing: A Survey”. *IEEE Transactions on Knowledge and Data Engineering*, tập 27, số 7, tr. 1920–1948, ISSN 1558-2191, doi:10.1109/TKDE.2015.2427795.
- [34] Yiyang Zhang, Jian Yang, Amirsaman Memaripour và Steven Swanson (2015), “Mojim: A Reliable and Highly-Available Non-Volatile Memory System”. Trong “Proceedings of the Twentieth International Conference on Architectural Support for Programming Languages and Operating Systems”, ASPLOS ’15, tr. 3–18 (Association for

Computing Machinery, New York, NY, USA), ISBN 978-1-4503-2835-7, doi:10.1145/2694344.2694370, URL <https://doi.org/10.1145/2694344.2694370>.

- [35] Ping Zhou, Bo Zhao, Jun Yang và Youtao Zhang (2009), “A durable and energy efficient main memory using phase change memory technology”. Trong “Proceedings of the 36th Annual International Symposium on Computer Architecture”, ISCA '09, tr. 14–23 (Association for Computing Machinery, New York, NY, USA), ISBN 978-1-60558-526-0, doi:10.1145/1555754.1555759, URL <https://doi.org/10.1145/1555754.1555759>.