

学号: 2453619 同济大学实验报告纸

软件工程专业 2024 届 5 班 姓名 薛毓哲 组 同组人员

课程名称 计算机组成原理 实验名称 数码显示管和加法器实验 实验日期 2025 年 10 月 16 日

[实验目的]

1. 掌握数码显示管的工作方式
2. 学习使用门电路组成半加器和全加器
3. 掌握集成全加器的运算功能

[实验设备]

1. 数字逻辑实验系统
2. 74LS00 - 2输入端四与非门
3. 74LS86 - 2输入端四异或门
4. 74LS47 BCD-7段译码器/驱动器
5. 74LS83 - 4位二进制全加器

[实验原理]

本次实验课所用的译码器为显示译码, 用来将一组二进制编码转换成对应的七段码, 本实验采用 74LS47 芯片是共阳极的。共阳极将公共极 COM 接到 +5V, 当某一字段发光二极管的阴极为低电平时, 相应字段就被点亮, 当某一字段的阴极为高电平时, 相应的字段就不亮。BCD 码是把十进制数的每一位分别写成二进制用编码, 8421 编码是最常用的一种 BCD 码, 是一种有权码, 使用四位二进制数表示一位十进制数, 从左到右每一位对应的权分别为 2^3 , 2^2 , 2^1 , 2^0 (8421); 用四位二进制表示一位十进制, 会多出 6 种状态 (1011 ~ 1111), 一般被称为非法码。

数码显示管 (7 段码) 是通过对其不同的管脚输入相应的电平使其发光亮显, 从而显示出数字的器件。半加器是两个 1 位二进制数相加, 求和及进位的逻辑电路 (不考虑来自低位的进位)。全加器是两个二进制数进行相加, 并考虑来自低位的进位, 求和及进位的逻辑电路。

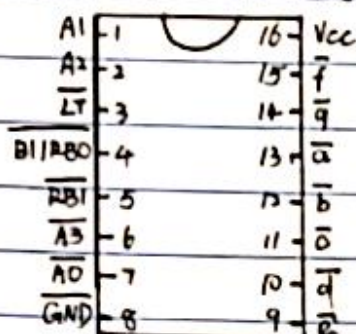
同济大学实验报告纸

专业 局 班 姓名 第 组 同组人员

课程名称 实验名称 实验日期 年 月 日

[实验内容]

1. 74LS47 BCD码—七段码译码器功能验证



A_3, A_2, A_1, A_0 为BCD码输入端
 a, b, c, d, e, f, g 为译码输出端,
 输出“0”有效. 用来驱动共阳极LED数
 码管

74LS47 引脚排列

下为74LS47逻辑功能表和显示图形

Decimal or Function	Inputs							Outputs							Note
	\overline{LT}	\overline{RBI}	A_3	A_2	A_1	A_0	$\overline{BI/RBO}$	\overline{a}	\overline{b}	\overline{c}	\overline{d}	\overline{e}	\overline{f}	\overline{g}	
0	H	H	L	L	L	L	H	L	L	L	L	L	L	H	Note 2
1	H	X	L	L	L	H	H	H	L	L	H	H	H	H	Note 2
2	H	X	L	L	H	L	H	L	L	H	L	L	H	L	
3	H	X	L	L	H	H	H	L	L	L	L	H	H	L	
4	H	X	L	H	L	L	H	H	L	L	H	H	L	L	
5	H	X	L	H	L	H	H	L	H	L	L	H	L	L	
6	H	X	L	H	H	L	H	H	H	L	L	L	L	L	
7	H	X	L	H	H	H	H	L	L	L	H	H	H	H	
8	H	X	H	L	L	L	H	L	L	L	L	L	L	L	
9	H	X	H	L	L	H	H	L	L	L	H	H	L	L	
10	H	X	H	L	H	L	H	H	H	H	L	L	H	L	
11	H	X	H	L	H	H	H	H	H	L	L	H	H	L	
12	H	X	H	H	L	L	H	H	L	H	H	H	L	L	
13	H	X	H	H	L	H	H	L	H	H	L	H	L	L	

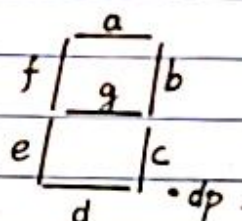
同济大学实验报告纸

专业 局 班 姓名 第 组 同组人员

课程名称 实验名称 实验日期 年 月 日

	\overline{LT}	\overline{RBI}	A_3	A_2	A_1	A_0	\overline{BI}	\overline{RBO}	\overline{a}	\overline{b}	\overline{c}	\overline{d}	\overline{e}	\overline{f}	\overline{g}		
14	H	X	H	H	H	L	H		H	H	H	L	L	L	L		
15	H	X	H	H	H	H	H		H	H	H	H	H	H	H		
\overline{BI}	X	X	X	X	X	X	L		H	H	H	H	H	H	H	Note 3	
\overline{RBI}	H	L	L	L	L	L	L		H	H	H	H	H	H	H	Note 4	
\overline{LT}	L	X	X	X	X	X	H		L	L	L	L	L	L	L	Note 5	
0	1	2	3	4	5	6	7	8	9	10							
11	12	13	14	15													

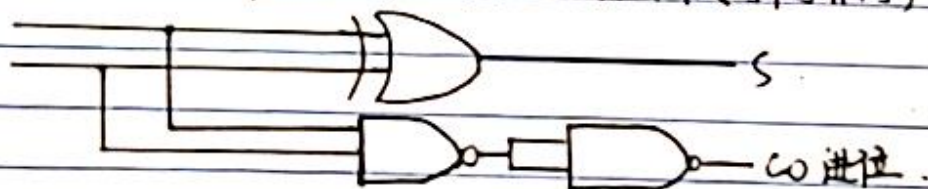
数码显示管示意图如图：



2. 半加器

两个1位二进制数相加，求和及进位的逻辑电路，不考虑来自低位的进位。

(1) 门电路构成半加器的逻辑原理图(用异或门/与非门)



(2) 门电路构成半加器的逻辑表达式

$$\begin{cases} S = \overline{A}B + A\overline{B} & \text{异或} \\ C = AB & \text{与} \end{cases}$$

同济大学实验报告纸

专业 _____ 届 _____ 班 _____ 姓名 _____ 第 _____ 组 同组人员 _____

课程名称 _____ 实验名称 _____ 实验日期 _____ 年 _____ 月 _____ 日

(3) 门电路构成半加器的逻辑功能表.

A	B	S	CO
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

3. 全加器

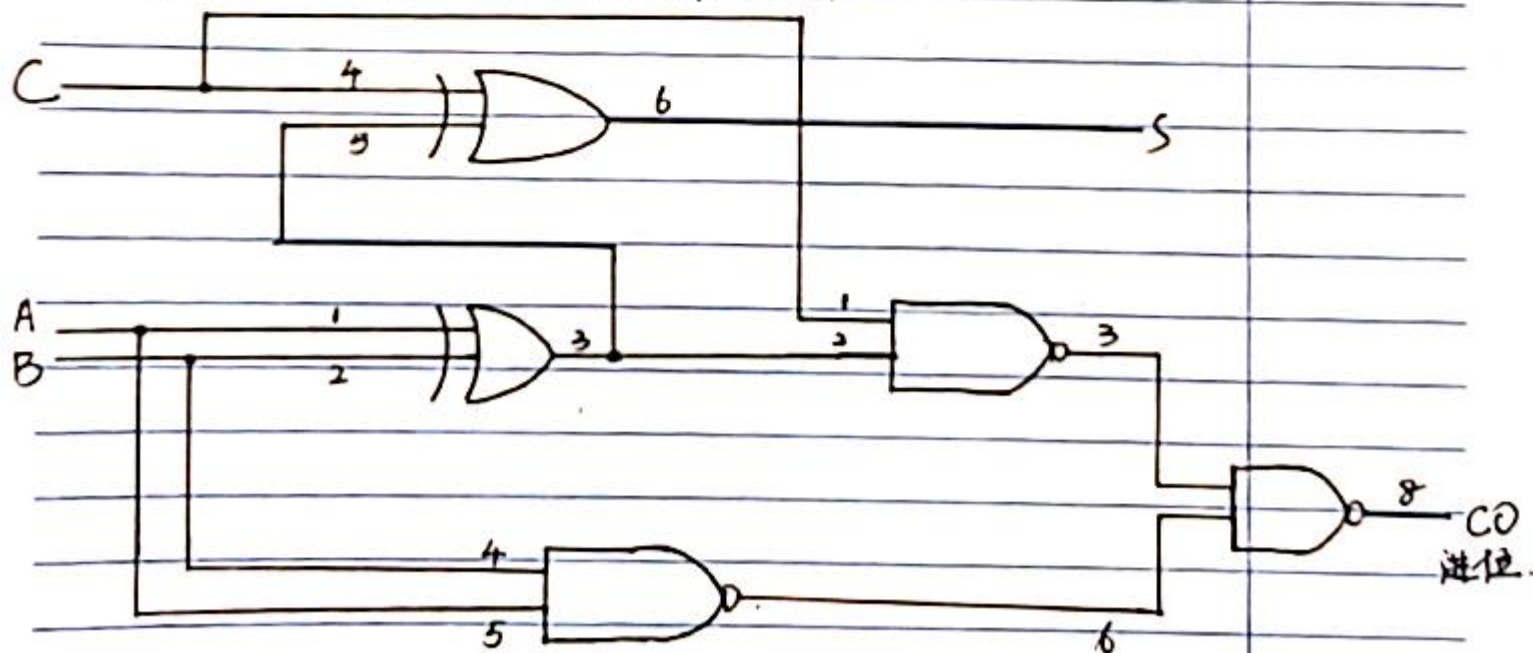
两个1位二进制数进行相加, 并考虑来自低位的进位, 求和及进位的逻辑电路, 相当于三个1位二进制数相加.

(1) 用门电路实现全加器的逻辑表达式.

$$S_i = A_i \oplus B_i \oplus C_{i-1}$$

$$C_i = (A_i \oplus B_i) C_{i-1} + A_i B_i = \overline{(A_i \oplus B_i)} C_{i-1} + A_i B_i$$

(2) 用门电路实现全加器的逻辑原理图



同济大学实验报告纸

专业 届 班 姓名 第 组 同组人员

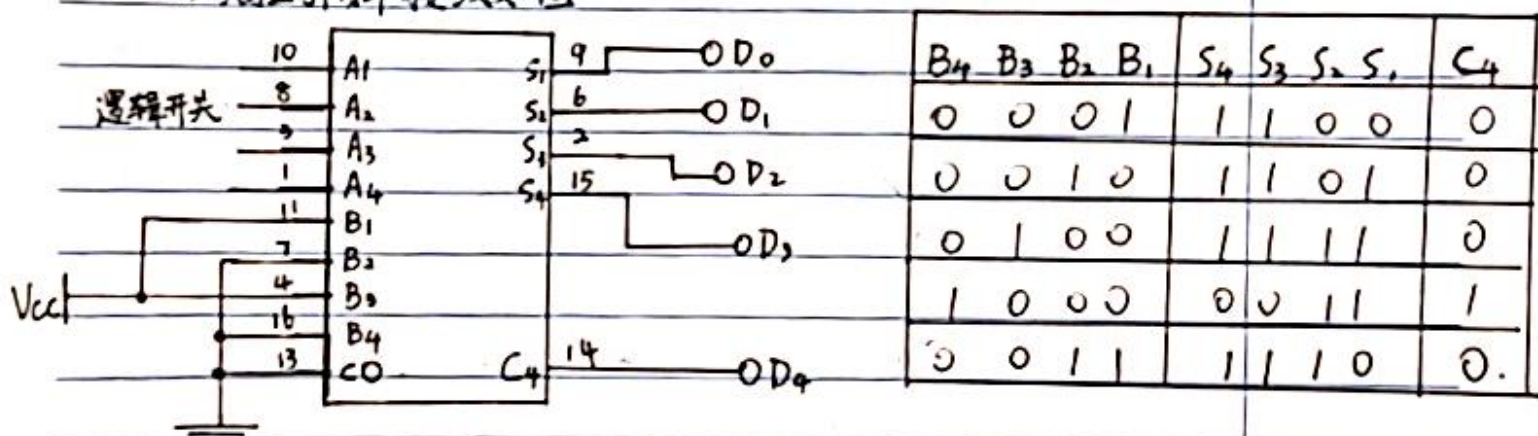
课程名称 实验名称 实验日期 年 月 日

(3) 用门电路实现全加器的逻辑功能表

输入			输出	
C_{i-1}	A	B	S	C_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

4. 74LS83芯片的逻辑功能的验证

(1) 实验引脚接线如图



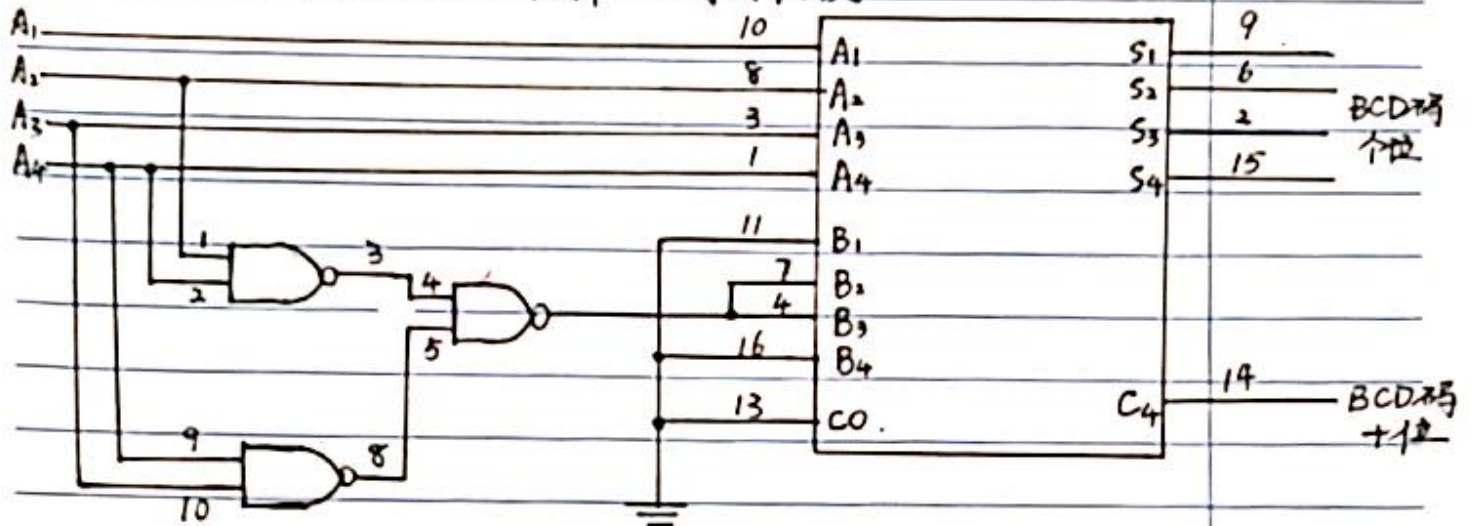
(2) 设定A=1011, 验证运算结果和逻辑功能

(如右图)

同济大学实验报告纸

专业 _____ 属 _____ 班 _____ 姓名 _____ 第 _____ 组 同组人员 _____
课程名称 _____ 实验名称 _____ 实验日期 _____ 年 _____ 月 _____ 日

5. 用74LS83实现十六进制到BCD码的转换



原理：由于B1和B4始终是接地的，则有当 $A < 10$ 时，B1, B2, B3和B4均为低电平0， $S_1 \sim S_4$ 输出的即为 $A_1 \sim A_4$ ；当 $A \geq 10$ ， A_4 为高电平， A_2 和 A_3 至少有一个为高电平，此时B2, B3为高电平1； $B=6$ ，此时 $S = A + B - 16 = A - 10$ ，为BCD码的个位。 C_4 为高电平，十位为1，即BCD码十位为1，从而实现转化功能。

[实验小结]

1. 数码显示管通过对其不同的管脚输入相应的电平，使其发亮显示，从而显示不同的数字。74LS47控制引脚中，3号引脚为试灯输入，5号引脚为灭零输入，4号引脚为灭灯输入，我们可以在引脚原基础上操作这些特殊的引脚实现数码显示的多功能操作。

2. 半加器和全加器构成了逻辑计算的基础，用基本的逻辑门我们也可以实现较为复杂的实验结果；在实验的过程中，所涉及到的元件数量较多，接线较为复杂，我们可以用不同颜色区分不同的逻辑部分，使实验更加清晰。

同济大学实验报告纸

专业 _____ 届 _____ 班 _____ 姓名 _____ 第 _____ 组 同组人员 _____

课程名称 _____ 实验名称 _____ 实验日期 _____ 年 _____ 月 _____ 日

3. 在十六进制到BCD码转换的实验中, 当 $A < 10$ 时, $B_1 \sim B_4$ 均为低电平, 所以 $S_1 \sim S_4$ 输出即为 $A_1 \sim A_4$, 当 $A \geq 10$ 时, C_4 为高电平, 所以BCD码的十位即为1, 实现转换