

ON Semiconductor

http://onsemi.com

PDIP-16 N 전미사 사례 648

MC74HC595AN 아울리이이이

마킹

다이어그램



SO-16 D 접미사 사례 751B





TSSOP-16 DT 전미사 케이스 948F



A = 조립 위치 WL = 웨이퍼 로트 YY = 연도 WW = 근무 주

핀 할당



다시 놓기 10 9 | SQH 접지

주문 정보

1

	1 5 0-		
	장치	패키지 배송	
	MC74HC595AN	PDIP-16 2000 /	박스
	MC74HC595AD	SOIC-16	48 / 레일
	MC74HC595ADR2	SOIC-16 2500 /	립
	MC74HC595ADT	TSSOP-16 96 / 레	일
	MC74HC595ADTR2 TSSOP-16 2	500 / 릴	
S. C. Contraction of the Contrac	MC74HC595ADT	TSSOP-16 96 / 레	

고성능 실리콘 게이트 CMOS

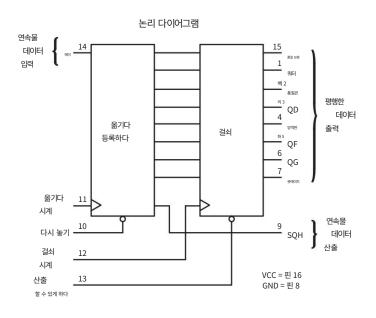
MC74HC595A는 8비트 시프트 레지스터와 3상태 병렬 출력을 가진 8 비트 D형 래치로 구성됩니다. 시프트 레지스터는 직렬 데이터를 수신하고 직 렬 출력을 제공합니다. 또한 시프트 레지스터는 8비트 래치에 병렬 데이터 를 제공합니다. 시프트 레지스터와 래치는 독립적인 클록 입력을 갖습니다. 이 장치는 시프트 레지스터를 위한 비동기 리셋 기능도 제공합니다.

HC595A는 CMOS MPU 및 MCU의 SPI 직렬 데이터 포트와 직접 인터페이스합니다.

• 출력 구동 기능: 15개 LSTTL 부하 • CMOS, NMOS 및 TTL에 직접 인터페이스되는 출력 • 작동 전압 범위: 2.0~6.0V • 낮은 입력 전 류: 1.0μA • CMOS 소자의 높은 노이즈 면역 특성 • JEDEC 표준에서 정의한 요구 사항 준수

7A호

- 칩 복잡성: 328개 FET 또는 82개 동등 게이트 HC595에 비해 개선됨
 - 향상된 전파 지연
 - 50% 더 낮은 대기 전력
 - 향상된 입력 노이즈 및 래치업 면역성



최대 등급*

상징	매개변수	값	단위
VCC DC 공	급 전압(GND 기준)	– 0.5 ~ + 7.0V	
Vin DC 입	력 전압(GND 기준)	- 0.5 ~ VCC + 0.5V	
Vout DC ∄	들력 전압(GND 기준)	- 0.5 ~ VCC + 0.5V	
핀당 DC	입력 전류	± 20	엄마
핀당 lout	DC 출력 전류	± 35	엄마
ICC DC 공	급 전류, VCC 및 GND 핀	± 75	엄마
정지된 공기	기 중 PD 전력 소실, 플라스틱 딥† SOIC 패키지† TSSOP 패키지†	750 500 450	mW
티에스티지	보관 온도	– 65에서 + 150까지	7/8
티엘	케이스에서 1mm 떨어진 곳에서 10초 동안 리드 온도 측정 (플라스틱 DIP, SOIC 또는 TSSOP 패키지)	260	기음

이 장치에는 높은 정전압이나 전기장으로 인한 손상을 방지하기 위한 보호 회로가 내장되어 있습니 다. 그러나 이 고임피던스 회로에 최대 정격 전압보 다 높은 전압이 인가되지 않도록 주의해야 합니다. 정상적인 작동을 위해서는 Vin과 Vout을 GND(Vin 또는 Vout) VCC 범위로 제한해야 합니다.

사용하지 않는 입력은 항상 적절한 논리 전압 레벨(예: GND 또는 VCC)에 연결되어야 합니다.

사용하지 않는 출력은 열어두어야 합니다.

기능적 작동은 권장 작동 조건으로 제한되어야 합니다. +경감 — 플라스틱 DIP: – 65° C ~ 125° C에서 10mW/C SOIC 패키지: – 65° C ~ 125° C에서 7mW/C TSSOP 패키지: – 65° C ~ 125° C에서 6.1mW/

C

고주파 또는 고부하 고려 사항에 대해서는 ON Semiconductor 고속 CMOS 데이터북(DL129/D)의 2장을 참조하세요.

권장 작동 조건

상징		매개변수		최소 최디	단위	
VCC DC 공	급 전압(GND 기준)			2.0	6.0V	
Vin, Vout DC	입력 전압, 출력 전압 (GND를 참조)			0 VCC	V	
고마워	작동 온도, 모든 패키지 유형			- 55 + 1	25도	
트쿄, 타에프	입력 상승 및 하강 시간 (그림 1)		VCC = 2.0V VCC = 4.5V VCC = 6.0V	0 0 0	1000 500 400	엔에스

DC 전기 특성 (GND를 기준으로 한 전압)

				보장	한도		
상징	매개변수	테스트 조건	비씨씨	– 55에서 25도	85C 1250	단위	
VIH	최소 고급 입력 전압	Vout = 0.1V 또는 VCC – 0.1V lout 20 μA	2.0 3.0 4.5 6.0	1.5 2.1 3.15 4.2	1.5 2.1 3.15 4.2	1.5 2.1 3.15 4.2	다섯
빌	최대 저수준 입력 전압	Vout = 0.1V 또는 VCC - 0.1V lout 20 μA	2.0 3.0 4.5 6.0	0.5 0.9 1.35 1.8	0.5 0.9 1.35 1.8	0.5 0.9 1.35 1.8	다섯
VOH 최소 고	레벨 출력 전압, QA – QH	Vin = VIH 또는 VIL 출력 20µA	2.0 4.5 6.0	1.9 4.4 5.9	1.9 4.4 5.9	1.9 4.4 5.9	다섯
		Vin=VIH 또는 VIL lout 2.4mA 아웃 6.0mA 아웃 7.8mA	3.0 4.5 6.0	2.48 3.98 5.48	2.34 3.84 5.34	2.2 3.7 5.2	
VOL 최대 저	레벨 출력 전압, QA – QH	Vin = VIH 또는 VIL 출력 20µA	2.0 4.5 6.0	0.1 0.1 0.1	0.1 0.1 0.1	0.1 0.1 0.1	다섯
		Vin = VIH 또는 VIL out 2.4mA 아웃 6.0mA 아웃 7.8mA	3.0 4.5 6.0	0.26 0.26 0.26	0.33 0.33 0.33	0.4 0.4 0.4	

^{*}최대 정격은 장치가 손상될 수 있는 값을 말합니다.

DC 전기 특성 (GND를 기준으로 한 전압)

				보장	한도		
상징	매개변수	테스트 조건	비씨씨	– 55에서 25도	유닛 1250	85C	단위
VOH 최소 고	레벨 출력 전압, SQH	Vin = VIH 또는 VIL 출력 20 μA	2.0 4.5 6.0	1.9 4.4 5.9	1.9 4.4 5.9	1.9 4.4 5.9	다섯
		Vin=VIH 또는 VIL lout Ilout 2.4mA 4.0mA lout 5.2mA	3.0 4.5 6.0	2.98 3.98 5.48	2.34 3.84 5.34	2.2 3.7 5.2	
VOL 최대 저	베벨 출력 전압, SQH	Vin = VIH 또는 VIL 출력 20 μA	2.0 4.5 6.0	0.1 0.1 0.1	0.1 0.1 0.1	0.1 0.1 0.1	다섯
		Vin = VIH 또는 VIL lout 2.4mA I이웃 4.0mA I이웃 5.2mA	3.0 4.5 6.0	0.26 0.26 0.26	0.33 0.33 0.33	0.4 0.4 0.4	
아인	최대 입력 누설 현재의	Vin = VCC 또는 GND	6.0	± 0.1	± 1.0	± 1.0	opotaneogoj
아이오즈	최대 3개 주 누출 현재, QA – QH	고임피던스 상태의 출력 Vin = VIL 또는 VIH Vout = VCC 또는 GND	6.0	± 0.5	± 5.0	± 10	olectamodel
संबद्ध (विश्वतं केटट)	최대 정지 공급 현재(패키지당)	Vin = VCC 또는 GND l out = 0 μA	6.0	4.0	40	160	वान्द्रशासकान्

참고: 일반적인 매개변수 값에 대한 정보는 ON Semiconductor High–Speed CMOS Data Book의 2장에서 찾을 수 있습니다. (DL129/D).

AC 전기적 특성 (CL = 50 pF, 입력 tr = tf = 6.0 ns)

			보장	한도		
상징	매개변수	비씨씨	– 55에서 25도	85C 125C	단위	
fmax	최대 클록 주파수(50% 듀티 사이클) (그림 1 및 7)	2.0 3.0 4.5 6.0	6.0 15 30 35	4.8 10 24 28	4.0 8.0 20 24	MHz
tPLH, tPHL	최대 전파 지연, SQH로 클록 이동 (그림 1 및 7)	2.0 3.0 4.5 6.0	140 100 28 24	175 125 35 30	210 150 42 36	언어스
티피엘	최대 전파 지연, SQH로 재설정 (그림 2 및 7)	2.0 3.0 4.5 6.0	145 100 29 25	180 125 36 31	220 150 44 38	엔에스
tPLH, tPHL	최대 전파 지연, QA에 대한 래치 클록 – QH (그림 3 및 7)	2.0 3.0 4.5 6.0	140 100 28 24	175 125 35 30	210 150 42 36	엔에스
tPLZ, tPHZ	최대 전파 지연, QA에 대한 출력 활성화 – QH (그림 4 및 8)	2.0 3.0 4.5 6.0	150 100 30 26	190 125 38 33	225 150 45 38	엔에스
tPZL, tPZH	최대 전파 지연, QA에 대한 출력 활성화 – QH (그림 4 및 8)	2.0 3.0 4.5 6.0	135 90 27 23	170 110 34 29	205 130 41 35	엔에스
tTLH, tTHL	최대 출력 전환 시간, QA – QH (그림 3 및 7)	2.0 3.0 4.5 6.0	60 23 12 10	75 27 15 13	90 31 18 15	엔에스

AC 전기적 특성 (CL = 50 pF, 입력 tr = tf = 6.0 ns)

			보장	한도		
상징	매개변수	비씨씨	– 55에서 25도	유닛 1250	85C	단위
tTLH, tTHL	최대 출력 전환 시간, SQH (그림 1 및 7)	2.0 3.0 4.5 6.0	75 27 15 13	95 32 19 16	110 36 22 19	언어스
신	최대 입력 정전용량	-10		10	10	可列亚
코트	최대 3상태 출력 커페시턴스(출력 고임피던스 상태), QA – QH	– 15		15	15	피에프

참고: 50 pF 이외의 부하에 대한 전파 지연 및 일반적인 매개변수 값에 대한 정보는 ON의 2장을 참조하십시오. 반도체 고속 CMOS 데이터북(DL129/D).

		일반적으로 25°C, VCC = 5.0V	
CPD 전력 소	고 용량(패키지당)*	300	可何프

무부하 동적 전력 소비량을 결정하는 데 사용됩니다. PD = CPD VCC2f + ICC VCC. 부하 고려 사항은 ON Semiconductor 고속 CMOS 데이터북(DL129/D) 2장을 참조하십시오.

타이밍 요구 사항 (입력 tr = tf = 6.0ns)

			보장	한도		
상징	매개변수	비씨씨	25도에서 - 55도	85C 1250	단위	
츠	최소 설정 시간, 직렬 데이터 입력 A에서 Shift Clock까지 (그림 5)	2.0 3.0 4.5 6.0	50 40 10 9.0	65 50 13 11	75 60 15 13	엔에스
	최소 설정 시간, 클록을 래치 클록으로 변경 (그림 6)	2.0 3.0 4.5 6.0	75 60 15 13	95 70 19 16	110 80 22 19	엔야스
번째	최소 보류 시간, 직렬 데이터 입력 A로 클럭 이동 (그림 5)	2.0 3.0 4.5 6.0	5.0 5.0 5.0 5.0	5.0 5.0 5.0 5.0	5.0 5.0 5.0 5.0	엔에스
트렉	최소 복구 시간, 비활성 상태에서 Shift Clock으로 재설정 (그림 2)	2.0 3.0 4.5 6.0	50 40 10 9.0	65 50 13 11	75 60 15 13	엔야스
트우	최소 펄스 폭, 재설정 (그림 2)	2.0 3.0 4.5 6.0	60 45 12 10	75 60 15 13	90 70 18 15	엔이스
트우	최소 펄스 폭, 시프트 클록 (그림 1)	2.0 3.0 4.5 6.0	50 40 10 9.0	65 50 13 11	75 60 15 13	엔이스
트우	최소 펄스 폭, 래치 클록 (그림 6)	2.0 3.0 4.5 6.0	50 40 10 9.0	65 50 13 11	75 60 15 13	언어스
드크, 타에프	최대 입력 상승 및 하강 시간 (그림 1)	2.0 3.0 4.5 6.0	1000 800 500 400	1000 800 500 400	1000 800 500 400	엔이스

함수표

			입력				결과 함수		
작업	다시 놓기	연속물 입력 ^{에이}	옮기다 시계	걸쇠 시계	산출 할수 있게 하다	옮기다 등록하다 내용물	걸쇠 등록하다 내용물	연속물 산출 SQH	평행한 출력 ^{품질 보증 - 품질 관리}
시프트 레지스터 재설정	엘	엑스	엑스	엘, 에이치, ↓	엘	엘	유	엘	유
Shift로 데이터를 이동 등록하다	사간	디	↑	엘, 에이치, ↓	엘	D SRA; SRN SRN+1	ନ	SRG SRH	ନ
쉬프트 레지스터가 남아 있습니다 변하지 않은	사간	엑스	엘, 에이치, ↓	엘, 에이치, ↓	엘	ନ	유	େଳ	OH OH
전송 시프트 레지스터 래치할 내용 등록하다	샤	역스	엘, 에이치, ↓	1	엘	ନ	SRN LRN	ନ	SRN
래치 레지스터가 남아 있습니다 변하지 않은	역스	엑스	엑스	엘, 에이치, ↓	엘	*	ନ	*	유
병렬 출력 활성화	엑스	엑스	엑스	엑스	엘	*	**	*	활성화됨
출력을 높게 강제로 출력 임피던스 상태	엑스	엑스	엑스	엑스	사건	*	**	*	지

SR = 시프트 레지스터 내용 LR = 래치 레지스터 내용 D = 데이터(L, H) 논리 레벨

U = 변경되지 않음

↑ = 낮은 가격에서 높은 가격으로 ↓ = 높은 가격에서 낮은 가격으로 **= 리셋 및 시프트 클록 입력에 따라 다름

= 래치 클록 입력에 따라 다름

핀 설명

입력

A (핀 14)

직렬 데이터 입력. 이 핀의 데이터는 다음으로 이동합니다. 8비트 직렬 시프트 레지스터.

제어 입력

시프트 클록(핀 11)

시프트 레지스터 클록 입력. 낮음에서 높음으로의 전환이 입력은 직렬 입력 핀의 데이터가 이동되도록 합니다. 8비트 시프트 레지스터로.

리셋(핀 10)

액티브-로우, 비동기, 시프트 레지스터 리셋 입력. A 이 핀이 낮으면 이 장치의 시프트 레지스터 부분이 재설정됩니다. 만 해당됩니다. 8비트 래치에는 영향을 마치지 않습니다.

래치 클록(핀 12)

스토리지 래치 클록 입력. 낮음에서 높음으로의 전환 이 입력은 쉬프트 레지스터 데이터를 래치합니다.

출력 활성화(핀 13)

액티브-로우 출력 활성화. 이 입력이 낮으면 래치의 데이터가 출력에 표시됩니다. 높은 이 입력에서 출력(QA-QH)을 강제로 실행합니다. 고임피던스 상태. 직렬 출력은 영향을 받지 않습니다. 이 제어 장치.

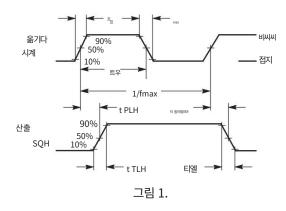
출력

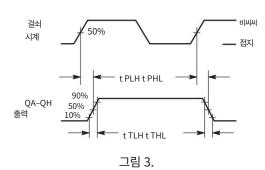
QA – QH(핀 15, 1, 2, 3, 4, 5, 6, 7) 반전되지 않은 3상태 래치 출력.

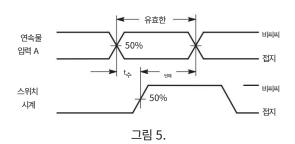
SQH(핀 9)

반전되지 않은 직렬 데이터 출력입니다. 이것은 8비트 시프트 레지스터의 8번째 단계입니다. 이 출력은 3국가 역량을 갖추고 있습니다.

스위칭 파형







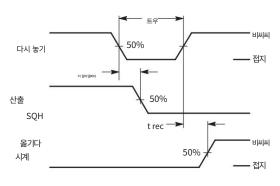


그림 2.

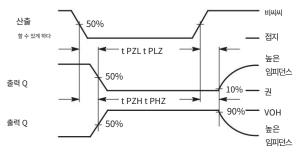
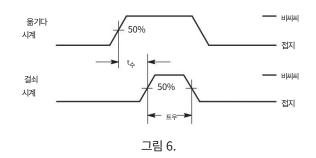
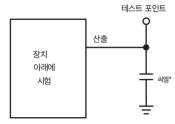


그림 4.

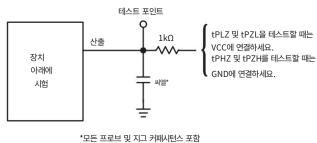


테스트 회로



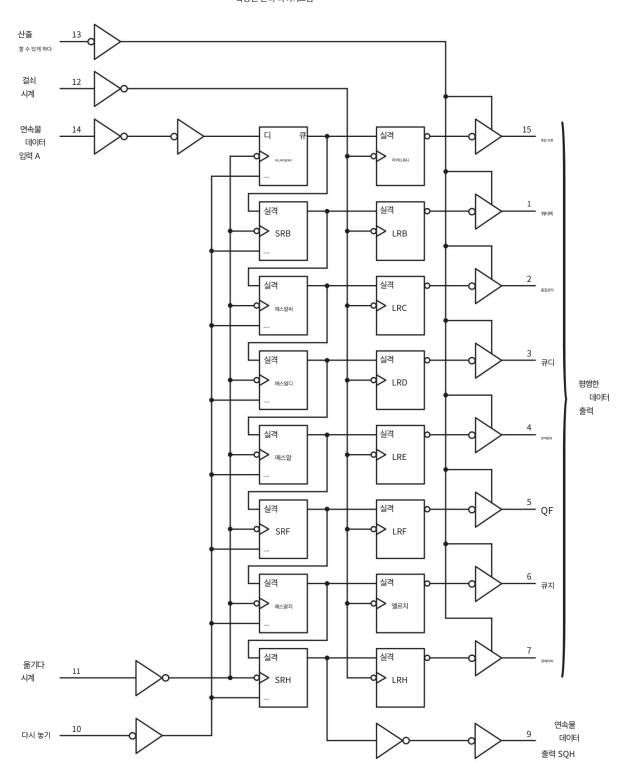
*모든 프로브 및 지그 커패시턴스 포함

그림 7.

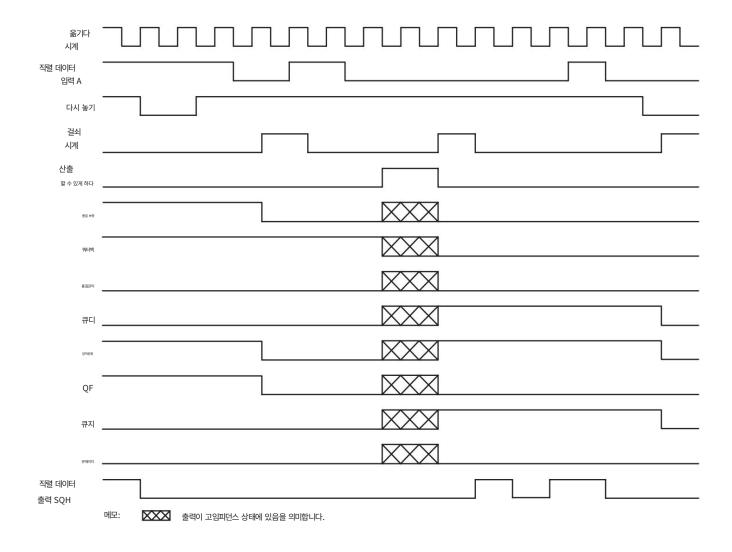


는 프로브 및 지그 커패시턴 그림 8.

확장된 논리 다이어그램

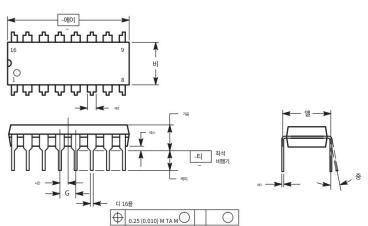


타이밍 다이어그램



패키지 크기

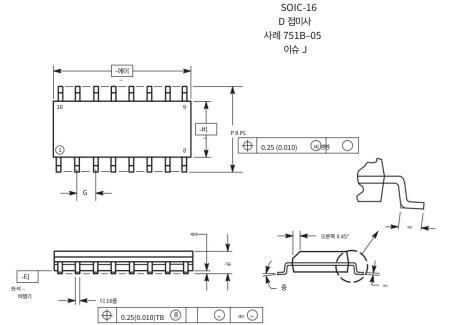




참고사항:

- 1. ANSI에 따른 치수 및 허용오차
- Y14.5M, 1982년. 2. 제어 치수: 인치.
- 3. 평행하게 형성되었을 때 리드의 중심에 대한 치수 L.
- 치수 B에는 몰드 플래시가 포함되지 않습니다.
 둥근 모서리는 선택 사항입니다.

	인치	최소	밀리미터	최대 19.55
어둑한	최소 최다	0.740 0.77	0 18.80	6.85
0[0]	0.250 0.2	70 6.35 0.3	45 0.175	4.44
비	3.69 0.0	5 0.021 0.3	9 0.040	0.53
78	0.070 1.0	2 0.100 BS	C 0.050	1.77
디	BSC 0.00	8 0.015 0.1	10 0.130	2.54
44	0.295 0.3	305 0° 10° 0	.020	BSC
G	0.	040	1	.27 BSC
AR2			C	.38 3.30
201			0.21	7.74
700			2.80	10°
옖			7.50	1.01
중			0°	
06∆			0.51	

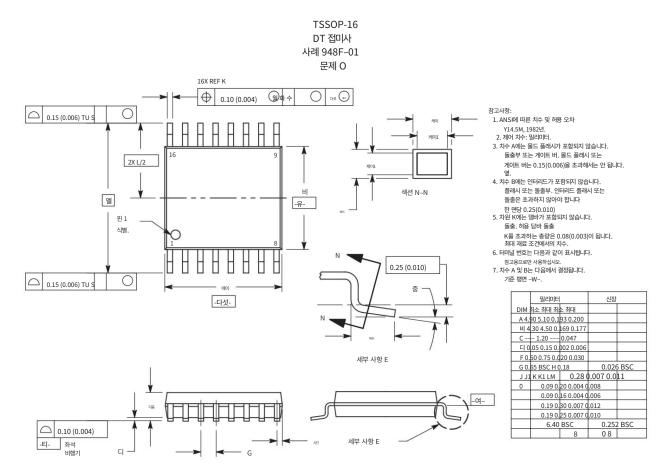


참고사항:

- 1. ANSI에 따른 치수 및 허용오차
- Y14.5M, 1982년. 2. 제어 치수: 밀리미터. 3. 치수 A 및 B에는 포함되지 않습니다. 금형 돌출.
- 4. 최대 금형 돌출 0.15 (0.006) 각 면당.
- 각 반당. 5. 치수 D에는 댐바 돌출부가 포함되지 않습니다. 허용 댐바 돌출부는 최 대 재료 조건에서 D 치수를 초과하는 총 0.127(0.005) 이어야 합니다.

	밀리미터 (인치 최소 최소	최대 최대 9	.80
어둑한	10.00 0	386 0.393	.80 4.00 0.	150
에이	0.157 1	35 1.75 0.0	54 0.068 0.	35 0.49
비	0.0140	019 0.40 1	25 0.016 0.	049 1.27
718	BSC 0.0	50 BSC		
디				
ops				
G				
40	0.19	0.25	0.008	0.009
7001	0.10	0.25	0.004	0.009
중	0°	7°	0°	7°
п	5.80	6.20	0.229	0.244
	0.25	0.50	0.010	0.019

패키지 크기





ON Semiconductor 및 Semiconductor Components Industries, LLC(SCILLC)의 상표입니다. SCILLC는 여기에 있는 모든 제품을 사전 고지 없이 변경할 권리가 있습니다. SCILLC는 특정 목적에 대한 제품의 적합성에 대해 어떠한 보증, 진술 또 는 보장도 하지 않으며, 제품이나 회로의 적용 또는 사용으로 인해 발생하는 어대한 책임도 지지 않으며, 특별, 결과적 또는 우발적 손해를 포함하되 이에 국한되지 않는 모든 책임을 명시적으로 부인합니다. SCILLC 데이터시트 및/또는 사양에 제공될 수 있 는 "일반적인" 매개변수는 다양한 애플라케이션에서 다를 수 있으며, 실제 성능은 시간이 지남에 따라 달라질 수 있습니다. "일반적인"을 포함한 모든 작동 매개변수는 고객의 기술 전문가가 각 고객 애플라케이션에 대해 검중해야 합니다. SCILLC는 자사의 특허권 또는 타인의 권리에 대한 어떠한 라이선스도 양도하지 않습니다.

SCILLC 제품은 신체에 외과적으로 아식하는 시스템, 생명을 유지하거나 지원하는 기타 용도, 또는 SCILLC 제품의 고장으로 인해 신체적 상해 또는 사망이 발생할 수 있는 기타 용도의 구성 요소로 사용하도록 설계, 의도 또는 하가되지 않았습니다. 구매자 가 이러한 외도치 않거나 하가되지 않은 용도로 SCILLC 제품을 구매하거나 사용하는 경우, 구매자는 SCILLC 및 그 임원, 직원, 자회사, 계절사 및 유통업체를 그러한 의도치 않거나 하가되지 않은 사용과 관련된 산체적 상해 또는 사망에 대한 청구로 인해 직 간접적으로 발생하는 모든 청구, 비용, 손해, 경비 및 합리적인 변호사 수임료에 대해 면책하고 손해를 배상해야 합니다. 이는 해당 청구에서 SCILLC가 해당 부품의 설계 또는 제조와 관련하여 과실이 있었다고 주장하는 경우에도 마찬가지입니다. SCILLC는 기회균등/적극적 조치 고용주입니다.

출판물 주문 정보

북미 문학 성취:

ON Semiconductor의 문헌 배포 센터 우편 사서함 5163, Denver, Colorado 80217 USA 전화: 303-675-2175 또는 800-344-3860 무료 전화 미 국/캐나다 팩스: 303–675–2176 또는 800–344–3867 무료 전화 미국/캐나다 이메일: ONlit@hibbertco.com 팩스 응답 라인: 303-675-2167 또는 800-344-3810 무료 전화 미

북미 기술 지원: 800-282-9855 미국/캐나다 무료 전화

유럽: ON Semiconductor의 LDC – 유럽 지원 독일 전화: (+1) 303-308-7140(월요일~금요일 오후 1시~오후 5시, 뮌헨 시간) 이메일: ONlit-german@hibbertco.com 프랑 스어 전화: (+1) 303-308-7141(월-금 오후 1시 ~ 오후 5시 툴루즈 시간) 이메일: ONlit-french@hibbertco.com 영 어 전화: (+1) 303-308-7142(월-금 오후 12시~오후 5시(영국 시간)) 이메일: ONlit@hibbertco.com

유럽 무료 전화*: 00-800-4422-3781

*독일, 프랑스, 이탈리아, 영국, 아일랜드에서 구매 가능

중남미:

스페인어 전화: 303-308-7143(월-금 오전 8시 ~ 오후 5시 MST) 이메일: ONlit-spanish@hibbertco.com

아시아/태평양: ON Semiconductor LDC – 아시아 지원 전화: 303–675–2121(화-금 오전 9시 ~오후 1시, 홍콩 시간)

홍콩 및 싱가포르 무료 전화: 001-800-4422-3781 이메일: ONlit-asia@hibbertco.com

일본: ON Semiconductor, Japan Customer Focus Center 4-32-1 Nishi-Gotanda, Shinagawa-ku, Tokyo, Japan 141-8549 전화: 81-3-5740-2745 이메일: r14525@onsemi.com

ON Semiconductor 웹사이트: http://onsemi.com

자세한 내용은 현지 영업 담당자에게 문의하세요.

MC74HC595A/D