

Part 1. Select the only one correct answer for each question.

1. If the current state $Q^n = 0$ of the T flip-flop is to make the next state $Q^{n+1} = 0$, then the excitation input value of the T flip-flop should be ().

1. 如果 T 触发器的现态 $Q^n = 0$, 需要使次态 $Q^{n+1} = 0$, 那么 T 触发器的激励输入值应该为 ()。

- (A) $T=d$ (B) $T=1$ (C) $T=Q^n+1$ (D) $T=0$

2. In the ring counter composed of $n+1$ flip-flops, there are () effective states.

2. $n+1$ 个触发器构成的环形计数器中, 有效状态数为 () 个。

- (A) $2n$ (B) $n+1$ (C) n^2 (D) 2^n

3. To implement a synchronous sequential circuit that generates sequence 1101001111, we need at least () flip-flops.

3. 若要实现一个脉冲序列为1101001111的序列脉冲发生器, 最少需要 () 个触发器。

- (A) 4 (B) 5 (C) 6 (D) 7

4. For a $32K \times 8$ bit ROM, the number of address lines should be ().

4. 容量为 $32K \times 8$ 位ROM的地址线有 () 根。

- (A) 15 (B) 8 (C) 16 (D) 24

5. To implement a combinational logic circuit with PLA, the function is usually expressed as ().

5. 用 PLA 实现组合逻辑电路功能, 通常要将函数表达式表示成 ()。

- (A) Minterms (B) Minimal sum-of-products (C) Maxterms (D) General product-of-sums

6. In the 5-bit shift register, after () clock pulses, the 5-bit serial input can be all shifted into the register.

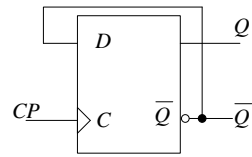
6. 5 位移位寄存器中, 经过 () 个时钟脉冲后, 5 位串行数据可以全部移入寄存器中。

- (A) 1 (B) 2 (C) 5 (D) 8

7. Assume the clock pulse CP in the following circuit is 200KHz. The output frequency of the Q is

().

7. 如下图所示电路，若输入CP脉冲的频率为200KHz，则输出Q的频率为 ()。



(A) 1000KHz

(B) 400KHz

(C) 200KHz

(D) 100KHz