《计算机组成原理》各章主要知识点

1. 计算机系统概述
2. 第一台计算机1946年在美国诞生，没有存储器，也没有采用二进制。
3. ISA计算机的基本结构。（Page 2 图1.1）
4. 按制造计算机的元器件划分，计算机的发展可以分为4代：第一代计算机：电子管计算机，第二代计算机：晶体管计算机，第三代计算机：集成电路计算机，第一代计算机：大规模集成电路计算机。

在第二代计算机中采用了磁芯存储器，外存采用磁鼓与磁带存储器，实现了浮点运算，并在系统结构方面提出了变址、中断、I/O处理器新概念。

第四代计算机的2个特点：并行处理技术、计算机网络的发展。

1. 冯·诺依曼计算机的主要思想包括哪几方面？（Page 4）
2. 计算机系统由软件和硬件系统组成；硬件系统主要有5大部分：运算器、控制器、存储器（主存）、输入设备和输出设备。
3. 根据软件的用途，软件可分为：系统软件和应用软件。
4. 指令集（ISA）是软件和硬件的接口。
5. 计算机只能执行机器语言，一条汇编语句对应一条机器语言。
6. 什么是指令集（ISA）?计算机能执行的全部指令的集合。
7. 计算机的字长：指令计算一次能处理的最大二进制们数。
8. 吞吐率和响应时间是考量一台计算机系统性能的2个重要指标。
9. CPI的概念、CPI与哪些因素有关？例1.1（Page 19）、例1.2（Page 20）。
10. 习题6、7、8。
11. 机器数的表示
12. 183、-59用原码、补码、反码表示（数据宽度8位）。重点是补码。位补码的表示范围：，例如8位补码表示的范围：。对于0各种编码方式有几种表示方式？
13. ，如果将其看成是补码表示的数，其真值是多少？将其看成是无符号数，其真值是多少？
14. 二进制、十进制、十六进制的相互转换。
15. 例2.15 （注意解题步骤）
16. IEEE 754标准。将-12.75用IEEE754表示（32位短浮点数格式）。IEEE754如何表示0、±∞、非规格化数。IEEE754能表示的最大、最小数。
17. ASCII是7 位，能表示128个不同字符。
18. 数据的存储：大端小端模式。（Page 52 图2.5）。
19. 奇偶校验码、（海明码、CRC不考）的纠检错能力。对于0100110，采用偶校验，则校验位是0或是1？

只考奇偶校验概念

1. 习题：2题（3）（5）、7题、12题。
2. 运算方法和运算部件
3. 补码表示的数:

逻辑左移2位： , 逻辑右2位：

算术左移2位： , 算术右2位：

1. 串行进位加法器的逻辑表达式：
2. 图3.5加法器的延计算。
3. 用8位补码计算： 。（注意步骤）
4. 补码加减溢出的判断。
5. 设用8位移码表示的2个数：，，移码值127。计算的值，结果用移码表示：114，对应的真值：-13。
6. 浮点数的加减法运算步骤：对阶（小阶向大阶对齐）→尾数加减→尾数规格化→尾数的舍入处理→溢出判断
7. 浮点数的乘法运算步骤：尾数相乘、指数相加→尾数规格化→尾数舍入处理。
8. 习题：7题（1）、9题、10
9. 指令系统
10. 一台计算机能执行的机器指令的集合称为该机的指令集或指令系统。
11. 指令格式的设计原则。（一般不会考，最多判断选择）
12. 指令系统设计应遵循的基本原则。：向后兼容
13. 例4.1
14. 简答：什么是CISI和RISC?各有什么特点？
15. MIPS指令系统中R型、I型、J型指令格式。
16. 寻址方式：是指在计算机系统中找到指令或操作数的方式。
17. MIPS的4种寻址方式。

假设：

add R1,R2,R3 目的操作数的寻址方式？

beq R1,R1,0x10 转移的目标地址是多少？

j 0x35 转移的目标地址是多少？

1. 单周期CPU的CPI=1。
2. A机器的CPI=1，B机器的CPI=1，不能就此得出A机器性比B机器好的结论。
3. 习题：2题（1）（9）、3题、4题、6题、7题
4. 中央处理器
5. 指令的执行过程。
6. 通常将指令的执行过程中数据所经过的路径，包括路径上的部件称为数据路径。
7. 在微程序控制的计算中，微程序存储在CPU的控制存储器中。
8. 组合逻辑元件的输出只取决于当前的输入。
9. 状态元件具有存储功能，输出由时钟、上一次存储的值和当前输入决定。
10. 控制器的设计有2种方式：硬件连线控制、微程序控制。
11. 选择器、D触发器的功能。
12. 表5.1中各指令的功能。
13. 表5.4中控制信号的取值。（注意，各控制信号的取值与前面的电路图相关）
14. 名词解释：指令周期、机器周期
15. 习题：2题（5）、（8）、3题、4题、6题、7题、8题
16. 存储器的分层体系结构
17. 存储器的分类
18. 按存取方式分类：随机存储器(RAM)、顺序存储器(SAM)、直接存取存储器(DAM)、相联存储器；
19. 按可更改性分：读写存储器和只读存储器（ROM）
20. 按掉电后信息的可保存性：易失性存储器、非易失性存储器
21. 按功能分类：高速缓冲存储器、主存、辅助存储器、海量后备存储器。
22. 存储器的主要性能指标。
23. 名词解释：RAM、ROM、DRAM、SRAM、DAM。
24. SRAM常用于Cache，DRAM常用于主存。
25. DRAM为什么需要动态刷新？有哪三种刷新方式？
26. 存储器芯片的字位扩展。（注意要能够确定哪几位用于片选）
27. 多模块存储器：连续编址、交叉编址。
28. 程序访问的局部性：时间局部性和空间局部性。
29. Cache和主存间的映射关系：直接映射、全相联映射、组相联映射。
30. 例7.2～例7.9（重要）
31. Cache的一致性：全写法（写分配法、非写分配法）
32. 习题：3题、5题、6题、7题、10题、17题
33. 存储器的分层体系结构
34. 外设的分类（3类）：输入设备、输出设备、输入输出设备。
35. 外设的特点：异步性、实时性、多样性。
36. 最早的磁盘由IBM公司开发，称为温彻斯特盘（Winchester），简称温盘。
37. 数据在磁盘上记录格式的记录格式分为定长记录格式和非定长记录格式。
38. 磁盘的平均存取时间包括：寻道时间、旋转等待时间、数据传输时间。（掌握书上例题）
39. 总线是一组用于在计算机各部件间传输信息能信线，按传输信号的类型可分为：地址总线、数据总线、控制总线。
40. 总线的性能指标，例8.1。
41. 什么是总线宽度？什么是总线带宽？
42. 总线数据传输方式：①突发方式，总线能够进行连续的成块数据；②非突发方式：单个数据会展送。
43. I/O接口的功能：数据缓冲、错误或状态检测、控制和定时、数据格式转换。
44. I/O端口的2种编址方式及特点。
45. I/O数据传送的3种方式。
46. 例8.2、例8.3、例8.4、例8.5。（重要）
47. DMA有3种数据传送方式：CPU停止法、周期挪用法、交替分时访问法。
48. DMA的操作步骤。
49. DMA用于高速外设与主存的间的数据传输。
50. DMA传输完成或出错以中断方式报告CPU。
51. 什么是中断？什么是异常？响应中断后保护断点地址和程序状态字（PSW）由硬件完成，保护现场和恢复现场由软件（中断服务程序）完成。
52. RAID技术的基本思想。（Page 307）
53. 习题：2题、3题、4题、13题、16题