# 第1章 计算机系统概述

1. 对于世界上第一台电子数字计算机ENIAC，下列描述正确的是（ ）。

A. 存储器采用了磁芯存储器 B. 运算器和控制器做在同一个芯片中

C. 基本元器件为真空管 D. 采用了冯·若依曼体系结构

1. 根据软件的用途，一般把软件分为系统软件和应用软件。下面属于系统软件的有（ ）。

A. 操作系统 B. C语言编译器 C. 数据库管理系统 D. 文字处理软件

1. 计算机软件硬件间的接口是（ ）。

A. 操作系统 B. 汇编语言 C. 机器语言 D. 指令系统（ISA）

1. 冯·若依曼计算机由（ ）等部分构成。

A. 算术逻辑运算单元（运算器） B. 控制器

C. 主存储器（内存） D. 输入/输出设备

1. 下面能够被计算机硬件直接识别并执行的语言有（ ）。

A. 机器语言 B. 汇编语言 C. C语言 D. HTML语言

1. 一个程序的平均CPI与下面（ ）有关。

A. 程序的大小 B. 程序中各类指令所占的百分比

C. CPU的时钟频率 D. 各类指令的CPI

1. 现代计算机体系结构的奠基人是（ ）。

A. 图灵 B. 冯·若依曼 C. 摩尔 D. 莫奇利

1. 世界上第一台计算机是 年在 （填：美国、英国、德国）诞生。
2. 计算机系统是由 系统和 系统构成。
3. 有2台计算机M1和M2，如果执行程序P时M1的平均CPI小于M2的平均CPI，则有关这2台计算机的性能好坏的描述 （填：M1>M2、M1<M2、M1=M2、无法判断）。
4. 有2台计算机M1和M2，它们的指令集（ISA）相同，M1的时钟频率为1.0GHz，M2的时钟频率为1.2GHz，则有关这2台计算机的性能好坏的描述 （填：M1>M2、M1<M2、M1=M2、无法判断）。
5. 有2台计算机M1和M2，它们的百万条指令每秒（MIPS）分别是2和3，据此可以确定M1的性能优于M2。（判断：正确、错误）
6. 有2台计算机M1和M2，执行P程序，在M1上用时5秒，在M2上用时6秒，则可以断定M1机器的性能优于M2机器。（判断：正确、错误）
7. 和 是衡量一个计算机系统性能的两个基本指标。
8. 若机器M1和M2具有相同的指令集，其时钟频率分别为1GHz和1.5GHz。在指令集中有五种不同类型的指令A~E。下表给出了在M1和M2上各类指令的时钟周期数CPI。

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 机器 | A | B | C | D | E |
| M1 | 1 | 2 | 2 | 3 | 4 |
| M2 | 2 | 2 | 4 | 5 | 6 |

请回答下列问题：

（1）M1和M2的峰值MIPS各是多少？

（2）假定程序P的指令序列中，五类指令具有完全相同的指令条数，则程序P在M1和M2上运行时，哪台机器更快？快多少？在M1和M2上执行程序P时的平均CPI各是多少？

1. 假设同一套指令集用不同的方法设计了两种机器M1和M2。机器M1的时钟周期为0.8ns，机器M2的时钟周期为1.2ns。程序P在机器M1上运行时的平均CPI为4，在M2上运行时的平均CPI为2。对于程序P来说，哪台机器的执行速度更快？快多少？
2. 假定机器M的时钟频率为1.2GHz，程序P在机器M上的执行时间为12秒钟。对程序P进行优化，将其所有的乘4指令都换成了一条左移2位的指令，得到优化后的程序P＇。已知在机器M上乘法指令的CPI为5，左移指令的CPI为2，P的执行时间是P＇执行时间的1.2倍，则P中有多少条乘法指令被替换成了左移指令？

# 第2章 数据的机器级表示

1. 在下面的编码规则中，“0”的表示有2种的是（ ）。

A. 原码 B. 补码 C. 反码 D. 移码

1. 在计算机内部，关于定点小数中小数点位置的描述，下面说法错误的有（ ）。

A. 用“.”表示小数点 B. 用“0”表示小数点

C. 用“1”表示小数点 D. 约定小数点的位置

1. 一个位补码表示的数，其能表示数的范围是（ ）。

A. B.

C. D.

1. IEEE 754浮点数能表示数的范围取决于（ ）位数，能表示的精度取决于（ ）位数，（ ）在浮点数的表示中是隐含规定的。

A. 数符 B. 阶符 C. 阶码 D. 尾数 E. 阶码的底

1. 一个二进制数，如果将其看作原码表示的数，其代表的实际值是 ，如果将其看作补码表示的数，其代表的实际值是 。
2. 一个8位移码编码系统，偏移值为127，则在该编码系统中（+3）和（-3）的二进制编码分别是 和 。
3. 将二进制数转换为十进制数是 。
4. 十进制数用8位二进制原码表示是 ，用8位二进制补码表示是 。
5. 一个十六进制数5636H，将其转换为二进制数是 ，将其转换为十进制数是 。
6. IEEE 754标准中规定，规格化尾数的编码采用 ，其中有1位隐藏位其值是 ，阶码的编码方式采用 。
7. 一个内存的容量是4MB，相当于 KB。
8. 字节和字是计算机中常用的表示数据大小的单位，1个字节有 个二进制位，1个字在MIPS（或ARM）中有 字节，在Intel x86中有 字节。
9. 标准的ASCII编码是 位，最多能编码的字符数是 ，扩展的ASCII编码是 位，最多能编码的字符数是 。
10. 计算机内部有一个数40E00000H，如果该数是一个IEEE 754标准中规则的单精度浮点数，则该浮点数是 （填：正/负）数，其阶码的编码是 ，阶码的真值是 ，尾数是 ，其表示的十进制数是 。
11. 一个数据传输系统采用奇校验，接收方收到数据，则说明该数据 （填：有错/无错）
12. 如果移码定义如下：

试写出当时，和的移码。

1. 什么是码距？如果码距是8，那么如果当纠错码用时最多能纠几位错？如果当检错码用最多能检测出几位以内的错？
2. 在现代计算机内部数据都采用二进制表示，这样做的原因是什么？
3. 写出IEEE 754标准中用单精度表示、的编码。
4. 一个字数据存储在单元中，分别填写其以大端模式和小端模式在计算机中的存储形式。

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 地址 |  |  |  |  |
| 大端方式 |  |  |  |  |
| 小端方式 |  |  |  |  |

1. 一个汉字的国标码是，则该汉字的区位码和机内码分别是多少？

# 第3章 运算方法和运算部件

1. 基本的逻辑运算有（ ）。

A. AND B. OR C. NOT D. XOR

1. 局部先行进位加法器是指（ ）。

A. 组内串行、组间串行 B. 组内串行、组间并行

C. 组内并行、组间串行 D. 组内并行、组间并行

1. 浮点数加减运算时需要先对阶，对阶的原则是（ ）。

A. 大阶向小阶对齐 B. 小阶向大阶对齐

C. 都向0阶对齐 D. 向大小阶之和对齐

1. 当2个补码表示的数和进行加减运算时，下面溢出判别逻辑表达式正确的有（ ）。（注：、、分别是、和运算结果的符号位，、分别是符号位和最高数值位向前产生的进位。）

A.

B.

C.

D.

1. 有一个16比特的数据，如果将其分别算术左移和右移2位，结果分别是 、 ；如果将其分别逻辑左移和右移2位，结果分别是 、 。
2. 将一个8位的数，符号扩展到16位，结果是 。
3. 2个8位补码表示的数和进行相减操作：，结果是 ，ZF= ，OF= ，SF= 。(提示：补码的减法运算要变成加法运算。)
4. 画出实现逻辑表达式的电路图。
5. 已知，，，在计算机中采用8位二进制数表示，计算。
6. 一个移码系统采用8位进制数表示，偏移值设定为50.。已知，，计算
7. 简答题：浮点数加减运算主要操作步骤。
8. 简答题：浮点数乘除运算主要操作步骤。

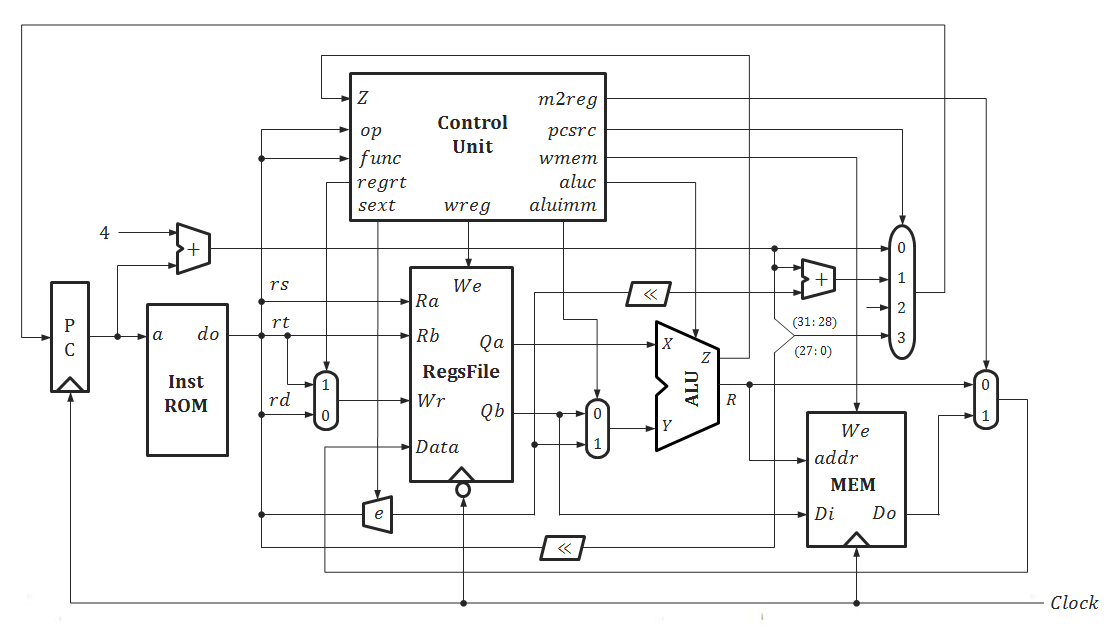
# 第4章 指令系统

1. 计算机指令有微指令、机器指令和伪（宏）指令之分， 是微程序级命令，属于 范畴； 是由若干机器指令组成的指令序列，属于 范畴；机器指令介于二者之间， 处于 。
2. 对堆栈的操作通常是 。
3. 按指令格式的复杂度来分，指令系统通常分为 和 。
4. MIPS 32位CPU的通用寄存器有 个，其中 寄存器的内容固定为0.
5. MIPS 32中，OP字段有 位，Rs、Rt、Rd字段有 位，每条指令的长度为位 。
6. MIPS的指令中有2条指令要访存，它们是 和 。
7. 什么是指令集或指令系统？
8. 一条指令中通常要包括哪些信息？
9. 有2个4位补码二进制数：0110和1011， 2数相减的结果是多少？CF、OF、SF和ZF分别是什么？
10. 若当前执行的指令是“”，其存储地址为。下一个时钟周期执行指令的地址可能是多少？
11. 若当前执行的指令是“”，基存储地址为。下一个时钟周期执行指令的地址是多少？

# 第5章 中央处理器

1. 不管CPU有多复杂，它都可以看成是由 和 组成。
2. MIPS的指令主要分为3种类型：R型、I型和J型，其中R型指令的OP字段为 。
3. CPU控制的设计有2种方式： 和 。
4. 微程序是 ，对应 。
5. 在微程序中，下一条微指令地址和确定方式有2种 和 。
6. 单周期CPU分析题：

下图是单周期CPU模型结构图：



各部件的操作时间如下表所示：

|  |  |
| --- | --- |
| **器件** | **时间（）** |
| PC寄存器 | 20 |
| 指令存储器（I | 100 |
| 数据存储器（MEM） | 100 |
| 寄存器堆（） | 20 |
| 加法器 | 20 |
| 控制器Control Unit | 20 |
| ALU | 50 |
| 其它 | 10 |

1. 某指令的编码是0x00222822，则该指令属于 （填R、I、J）型指令，决定该指令功能的字段（）二进制编码是 ，决定该指令2个源操作数的二进制编码是 和 。
2. 在某时钟周期，PC寄存器的值0x00001234，此时CPU正在执行的指令是“”，此时$3的值是0x0012C200，$5的值是0x04003400。该时钟周期内，寄存器堆的输出是（十六进制表示） ，ALU的运算结果R是（十六进制表示） ，控制信号是 ，控制信号是 ，信号是 ，该指令执行完后寄存器堆中 号寄存器中的内容会被修改，下一条要执行指令的地址是（十六进制表示） 。
3. 当该CPU执行指令“”时（此时PC寄存器的值0x00FF0050），控制信号输出是二进制数，则此时ALU的Z输出是 ，控制信号的值是 , 该指令执行完后下一条要执行指令的地址是（十六进制表示） 。
4. 在该单周期CPU模型中，对于指令集：，执行时间最长指令是 ，执行时间最短指令是 ，该CPU的时钟周期应不小于 （注意：RegFile是下降沿写入，时钟是占空比为1的方波），CPI是 。
5. 在该单周期CPU模型中，当执行和指令，控制器（Control Unit）输出的控制信号中肯定不相同的信号有2个： 和 ；当执行和指令，控制器（Control Unit）输出的控制信号中不相同的信号有2个 和 。
6. 若当前PC寄存器的值是0x10000240，此时CPU正在执行的指令是“j 0x0000004”，控制器（Control Unit）输出的控制信号中肯定为“0”的 个，寄存器堆（）的输出是 ，下一条要执行的指令的地址是 （十六进制表示）。

# 第7章 存储系统

1. DRAM的刷新方式通常有3种方式： 、 和 组成。
2. 假设一个DRAM芯片的容量为2MB，行选线有11条，列选线有10条，该存储芯片要求200ms内刷新一次，采用异步刷新方式，则刷新间隔应不大于 μs。
3. 多模块存储器有 和 两种编址方式。其中 编址方式可以采用轮流启动或同时启动两种工作方式。
4. 程序访问的局部性可细分为 和 。
5. CPU和主存之间的通信地方式有 和 。
6. 在Cache的三种映射方式中，命中率最高的是（ ）。

A. 直接映射 B. 组相联映射 C. 全相联映射 D. 三种方式一样高

存储芯片的扩展

参考答案：

1. 集中刷新、分散刷新、异步刷新
2. 97.66
3. 连续编址、交叉编址、交叉
4. 时间局部性、空间局部性
5. 同步方式、异步方式
6. C

# 参考答案：

**第1章 计算机系统概述**

1. C 2. ABC 3. D 4. ABCD 5. A 6. BD 7. B

8. 1946、美国 9. 硬件、软件 10. 无法判断

11. 无法判断（解释：2台计算机的即使ISA相同，但硬件实现方式可能不同）

12. 错误 13. 错误（解释：只能说对于P程序M1的性能>M2的性能）

14. 吞吐率、响应时间

15. 解：

（1）M1上可以选择一段都是A类指令组成的程序，故：

MIPSA峰值 =

M2上可以选择一段A或B类指令组成的程序，故：

MIPSB峰值 =

（2）5类指令具有完全相同的指令条数，所以各占20%。

在M1和M2上执行程序P时的平均CPI分别为：

M1：

M2：

假设程序P的指令条数为N，则在M1和M2上的执行时间分别为：

M1：

M2：

M1执行程序P的速度更快， M1比M2快

16 解：

设：程序P的指令数为N，则：

在M1机器上的运行时间：

在M2机器上的运行时间：

因为，所以M2机器快。

对于程序P，M2比M1快

17 解：

设：程序P中有N条乘法指令被替换成了左移指令，则：

程序P＇的执行时间：

**第2章 数据的机器级表示**

1. AC 2. ABC 3. C 4. C、D、E 5. -61、-67 6. 1000 0010、0111 1100 7. 22.625

8. 1110 0001、1001 1111 9. 0101 0110 0011 0110、22070

10. 原码、1、移码 11. 4096 12. 8、4、2 13. 7、、8、

14. 正、10000001、2、110 0000 0000 0000 0000 0000、7 15. 有错

16. 解：

根据该移码的定义，说明该移码系统的偏移值是；

当时，偏移值是， 因此：

17. 答：指在一个编码体系中，从任意一个合法码字变成另外一个合法码字时最少需要改变的位数。当纠错码用时最多能纠3位及3位以内的错，当检错码用时最多能检测7位及7位以内的错。

18. 答：

（1）二进制只有二种基本状态，具有二个稳定态的物理器件比具有多个稳定态的物理器件容易制造；

（2）二进制运算简单，可用开关电路实现；

（3）正好与逻辑命题的2个值（True/False）对应，便于逻辑运算。

19. 答：

20. 答：

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 地址 |  |  |  |  |
| 大端方式 |  |  |  |  |
| 小端方式 |  |  |  |  |

21. 答：

区位码 = 国标码 – 2020H =

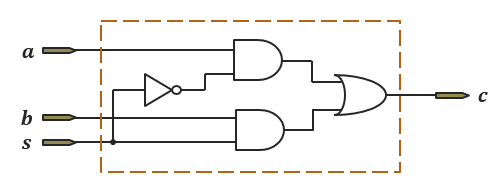
机内码 = 国标码 + 8080H =

**第3章 运算方法和运算部件**

1. ABC 2. C 3. B 4. BC 5. 、、、 6.

7. 、、、

8. 参考答案：



9. 参考答案：

，、

10. 参考答案：

11. 参考答案：

操作数检查、对阶、尾数相加减、尾数规格化、溢出判别。

11. 参考答案：

操作数检查、尾数相乘除、指数相加减、尾数规格化、溢出判别。

**第4章 指令系统**

参考答案：

1. 微指令、硬件、伪指令、软件、硬件和软件的交界面
2. 先进后出
3. 复杂指令集系统（CISC）、精简指令集系统（RISC）
4. 32、R0
5. 6、5、32
6. Lw、sw
7. 答：一台计算机能执行的全部指令的集合就称为该计算机的指令集或指令系统。
8. 答：一条指令中通常要包括信息有：

操作码：指明该指令要进行的操作；

源操作数或其地址：参与操作的操作数；

结果的地址：操作结果存放的地址；

下一条指令的地址：显式或隐式地指明下一条要执行指令的地址。

1. 解：

提示：计算机在进行减法运算要将减法变成加法运算。

结果=1011，CF=0、OF=1、SF=1和ZF=0

1. 解：

情况1：如果，则下一条要执行指令的地址是：

情况1：如果，则下一条要执行指令的地址是：

1. 解：

**第5章 中央处理器**

参考答案：

1. 数据通路（Data path）、控制部件（Control unit）
2. 000000
3. 硬连线路控制方式、微程序控制方式
4. 一个微指令序列、一条机器指令的功能
5. 计数器法、断定法

（1）R、100010、00001、00010

（2）0x0012C200、0x00126200、1、0、0、5、0x00001238

（3）1、1、0x00FD80D4

（4）lw、j、620、1

（5）regrt、aluimm、sext、aluc

（6）2、0、0x10000010