Направление	09.03.02	Семестр	5
Учебная дисциплина	Техниче	ские средства информационн	ых систем
	DED A MEH A H	ионный билет №	1
	ЭКЭАМЕПАЦ	MOIIIIBIM BMJIET JW	<u> </u>
1. Общая характе	ристика и классификац	ия информационных систем и т	гехнических
средств ИС.			
2 4 1	(
2. Архитектура 1	6-разрядных процессор	OB.	_
-			
Билет рассмотрен		ии кафедры «Информационн	
	протокол № _	<u>5</u> от « <u>27</u> »	ноября 2020 г.
Зав.кафедрой	Шумейко И.П.	Экзаменатор	Чернега В.С.
(под	пись) (фамилия, инициалы)	(подпись)	(фамилия, инициалы)
	Севастопольский	государственный университет	
Направление	09.03.02	Семестр	5
Изучаемый предмет	Техниче	- еские средства информационн	ых систем
	DICO A MARTIA II	ноший гинет м	<u> </u>
	ЭКЗАМЕНАЦ	ИОННЫЙ БИЛЕТ №2	2
1. Способы и инс	трументальные средств	а преобразования цифровых си	гналов в аналоговые.
ЦАП на основе	е суммирования токов с	весовыми резисторами и резист	торными матрицами
типа R-2R.			
	1.		
2. Устройство и ф	рункционирование 16-р	азрядного процессора.	
Билет рассмотрен	•	ии кафедры <u>«Информационн</u>	
	протокол № _	<u>5</u> от « <u>27</u> »	ноября 2020 г.
Зав.кафедрой	Шумейко И.П.	Экзаменатор	Чернега В.С.
	пись) (фамилия, инициалы)	(подпись)	(фамилия, инициалы)

Направление	09.03.02	Семестр	5
Учебная дисциплина	Технические	средства информационны	ых систем
	ЭКЗАМЕНАЦИОН	ный билет № 3	
1. Способы преоб	разования аналоговых велич	ин в цифровые. Дискретиз	ация и квантование
сигналов.			
2. Регистры 16-ра	азрядного процессора и систе	ма команд.	
Билет рассмотрен	и утвержден на заседании ка	· · · · · · · · · · · · · · · · · · ·	
	протокол №5		ноября 2020 г.
Зав.кафедрой (подг	шумейко И.П. пись) (фамилия, инициалы)	кзаменатор (подпись)	Чернега В.С. (фамилия, инициалы)
	Севастопольский госуд	дарственный университет	
Направление	09.03.02	Семестр	5
Изучаемый предмет	Технические	средства информационны	ых систем
	ЭКЗАМЕНАЦИОН	ный билет №4	
1. АЦП последов	ательного счета. Схема и при	нцип функционирования.	
2. Команды работ	гы со строками. Программа п	ересылки массива.	
Билет рассмотрен	и утвержден на заседании ка протокол № 5	федры <u>«Информационны</u> от « 27 »	<u>не системы»</u> ноября 2020 г.
Зав.кафедрой	<u> </u>		<u> </u>
	шумейко И.П. пись) (фамилия, инициалы)	кзаменатор подпись	Чернега В.С. (фамилия, инициалы)

Направление	09.03.02	Семестр	5
Учебная дисциплина	Технические средств	а информационны	х систем
	ЭКЗАМЕНАЦИОННЫЙ Б	ИЛЕТ № 5	
1. АШП поразрялі	ным уравновешиванием и параллелы	 НОГО ТИПОВ.	
	71 1		
2 Voyanin anub	метических и логических операций.		
2. Команды арифі	метических и логических операции.		
		.IJ1	
Билет рассмотрен	и утвержден на заседании кафедры _ протокол № 5 с	<u>«информационные</u> эт « 27 »	ноября 2020 г.
Зав.кафедрой	 Шумейко И.П. Экзаменат		Чернега В.С.
(подг	<u> </u>	(подпись)	(фамилия, инициалы)
	Севастопольский государственн	ный университет	
**	00.00.00	G	_
Направление Изучаемый предмет	09.03.02 Технические средства	Семестр а информационны	<u>5</u>
1 //	•		ia cherem
	ЭКЗАМЕНАЦИОННЫЙ Б	ИЛЕТ №6	
1. Обобщенная ст	руктурная схема компьютера, виды а	рхитектур и форма	ты машинных слов.
2. Способы адрес	ации памяти и устройств ввода/вывод	ца.	
Билет рассмотрен	и утвержден на заседании кафедры	* *	
	<u> </u>	от « <u>27</u> »	ноября 2020 г.
Зав.кафедрой (подг	<u>Шумейко И.П.</u> Экзаменат пись) (фамилия, инициалы)	(подпись)	Чернега В.С. (фамилия, инициалы)

Направление	09.03.02		Семестр	5
Учебная дисциплина	Технически	е средства инф	ормационны	х систем
	ЭКЗАМЕНАЦИО	нный билет	Г № 7	
	SKS/IIVIEII/III			
				_
1. Архитектура 8-	-разрядного однокристальн	ого микропроце	ессора.	_
2. Структура и фу	ункционирование 16-разряд	 цной микро-ЭВЛ	И.	
		•		
				_
		1 11 1		
ьилет рассмотрен	и утвержден на заседании н протокол № 5	· ·	ормационные 27 »	
Зав.кафедрой	Шумейко И.П. пись) (фамилия, инициалы)	Экзаменатор	(полпись)	Чернега В.С. (фамилия, инициалы)
(поді	(фамизия, инициалы)	,	(подпись)	(фамилия, ппициалы)
	Севастопольский гос	ударственный у	ниверситет	
Направление	09.03.02		Семестр	5
Изучаемый предмет	Технически	е средства инф	ормационны	х систем
	ЭКЗАМЕНАЦИО	нный билет	Г №8	
1. Функциониров	ание и временные диаграм	 мы 8-пазпялного	э микропроцес	cco n a
т. Функциониров	мине и временные диаграм	иы о разрядного	о микропроцес	
2. Защита памяти	в процессорах второго и п	оследующих по	колений.	
Билет рассмотрен	и утвержден на заседании н	сафедры «Инd	рормационные	е системы»
1 1	протокол № <u>5</u>	OT «	2=	ноября 2020 г.
Зав.кафедрой	Шумейко И.П.	Экзаменатор		Чернега В.С.
	пись) (фамилия, инициалы)	· —	(подпись)	(фамилия, инициалы)

Направление	09.03.02	Семестр	5
Учебная дисциплина	Технические с	редства информационны	іх систем
	ЭКЗАМЕНАЦИОНЬ	НЫЙ БИЛЕТ № 9	
	`		
1 0	0	T.C.	
1. Система коман,	д 8-разрядного микропроцесс	ора. Команды пересылки д	цанных.
2. Работа процесс	ора в защищенном режиме.		
Γ			
Билет рассмотрен	и утвержден на заседании каф протокол № 5		
			1
Зав.кафедрой (подп	<u>-</u>	(подпись)	Чернега В.С. (фамилия, инициалы)
(подп	(филим, пищими)	(подписы)	(фалили, ппиднали)
	Севастопольский госуда	арственный университет	
	·		
Направление	09.03.02	Семестр	5
Изучаемый предмет	Технические с	редства информационны	іх систем
	ЭКЗАМЕНАЦИОНЬ	НЫЙ БИЛЕТ № 10	
1. Команды и про	граммирование арифметичесн	ких и логических операций	Й.
2. Поддержка мно	огозадачности и виртуальной з	памяти в ЭВМ.	
-			
Билет рассмотрен в	и утвержден на заседании каф	· <u> </u>	
	протокол №5	от « <u>27</u> »	ноября 2020 г.
Зав.кафедрой	Шумейко И.П. Эк	заменатор	Чернега В.С.

Направление	09.03.02		Семестр	5	
Учебная дисциплина	Техническ	сие средства инф	— рормационны	х систем	
	ЭКЗАМЕНАЦИ	онный биле	T №11		
1. Программиров	ание операций ввода/выво	ода данных. Поді	ключение порт	га к шине про	оцессора.
2. Архитектура 10	б-разрядного процессора	второго поколені	ия.		
Билет рассмотрен	и утвержден на заседании		* *		
	протокол №	OT «	<u>27</u> »	ноября	_ 2020 г.
Зав.кафедрой	Шумейко И.П. (фамилия, инициалы)	Экзаменатор _	(полпись)	Чер (фамилия, иници	онега В.С.
	Севастопольский го	осударственный у	университет		
Направление	09.03.02		Семестр	5	
Изучаемый предмет	Техническ	сие средства инф	рормационны	х систем	
	ЭКЗАМЕНАЦИ	онный биле	T № 12		
1. Устройство и ф	ункционирование шиннь	іх формировател	ей и буферных	к регистров.	
2. Особенности а	рхитектуры 32-разрядных	процессоров. Ст	граничная орга	низация пам	яти.
Билет рассмотрен	и утвержден на заседании протокол №		формационные (27 »	е системы» ноября	_ 2020 г.
Зав.кафедрой (подп	Шумейко И.П. пись) (фамилия, инициалы)	Экзаменатор _	(подпись)	Чер (фамилия, иници	онега В.С.

Направление	09.03.02	Семестр	5
Учебная дисциплина	Технические	средства информационнь	их систем
	ЭКЗАМЕНАЦИОН	НЫЙ БИЛЕТ № 13	
1. Устройство и ф	ункционирования контролле	ра прерываний.	
2. Архитектура су	лерскалярных процессоров т	гипа Pentium.	
Билет рассмотрен	и утвержден на заседании кас протокол № 5		
	протокол му		20201.
Зав.кафедрой (подп	шумейко И.П. (фамилия, инициалы)	кзаменатор (подпись)	Чернега В.С. (фамилия, инициалы)
Направление	Севастопольский госуд	арственный университет Семестр	5
Изучаемый предмет	Технические	средства информационнь	их систем
	ЭКЗАМЕНАЦИОН	НЫЙ БИ ЛЕТ №14	
1. Устройство и ф	ункционирование контролле	ра прямого доступа в памя	ть.
2. Архитектуры 6	4-разрядных процессоров.		
Билет рассмотрен	и утвержден на заседании кас	· ·	
Зав.кафедрой (подг		от « <u>27</u> » кзаменатор ————————————————————————————————————	ноября 2020 г. Чернега В.С. (фамилия, инициалы)

Направление	09.03.02	Семестр	5
Учебная дисциплина	Технические	средства информацион	ных систем
	ЭКЗАМЕНАНИОН	ІНЫЙ БИЛЕТ №	15
	SKSAMEHAHION		15
1. Подключение и	клавиатуры к микропроцессо	ру. Программа определен	ния нажатия любой
клавиши.			
2. Архитектура м	ногоядерных процессоров.		
2. Принсктура м	погоядерных процессоров.		
Билет рассмотрен	и утвержден на заседании ка	федры «Информацион)	ные системы»
	протокол №5	от « <u>27</u> »	ноября 2020 г.
Зав.кафедрой	Шумейко И.П. Э	кзаменатор	Чернега В.С.
	пись) (фамилия, инициалы)	(подпись)	(фамилия, инициалы)
	Севастопольский госуд	царственный университет	
	<i>J.</i>	, 1	
Направление	09.03.02	Семестр	5
Изучаемый предмет		средства информацион	ных систем
	ЭКЗАМЕНАЦИОН	пыйгипет м	16
	ЭКЭАМЕПАЦИОП	.ПDIN DNJIE I №	10
1. Подключение	устройств статической индик	ации к микропроцессору	'.
2. Обобщенная ст	груктурная схема компьютер	a Coctan u vetnoŭetno ci	истамиой плати
2. Оооощенная ст	труктурная схема компьютер	а. Состав и устроиство си	стемной платы.
Билет рассмотрен	и утвержден на заседании ка	федры «Информацион»	ные системы»
F 1 1 1.	протокол № 5	от « 27 »	ноября 2020 г.
Зав.кафедрой	-		Hanvara D.C.
	Шумейко И.П. пись) (фамилия, инициалы)	(подпись)	Чернега В.С. (фамилия, инициалы)

Направление	09.03.02	Семестр	5
Учебная дисциплина	Техническ	ие средства информационнь	іх систем
	ЭКЗАМЕНАЦИО	ОННЫЙ БИЛЕТ № 17	
1. Подключение у	стройств динамической и	ндикации к микропроцессору.	
2. Клавиатура ком	ипьютера и ее взаимодейс	твие с процессором.	
Билет рассмотрен	• •	кафедры «Информационны	
	протокол №5	от « <u>27</u> »	ноября 2020 г.
Зав.кафедрой (подг	Шумейко И.П. (фамилия, инициалы)	Экзаменатор (подпись)	Чернега В.С. (фамилия, инициалы)
(подг	(фамилия, ппициалы)	(подпись)	(фамилия, инициалы)
	Севастопольский го	сударственный университет	
Направление	09.03.02	Семестр	5
Изучаемый предмет		ие средства информационнь	
	ЭКЗАМЕНАЦИ(ОННЫЙ БИЛЕТ № 127	,
	·		
1. Схема организа	ации памяти компьютера і	и основные параметры ОЗУ.	
•	•	1 •	
2. Видеосистема в	компьютера. Принцип фун	нкционирования ЖК-монитора	a.
Билет рассмотрен	и утвержден на заседании	кафедры «Информационны	е системы»
	протокол №5	· · — · · · — · · · · · · · · · · · · ·	ноября 2020 г.
Зав.кафедрой подг	Шумейко И.П. пись) (фамилия, инициалы)	Экзаменатор (подпись)	Чернега В.С. (фамилия, инициалы)

Направление	09.03.02		Семестр	5	
Учебная дисциплина	Технические сред	ства информ	иационны	х систем	
	ЭКЗАМЕНАЦИОННЫЙ	і билет м	<u>20</u>		
1. Статические О	ЗУ с произвольным доступом.				
2. Подключение в адресации порт	порта вывода данных к шине микр гов.	опроцессора	а. Команде	ы косвенной	
Билет рассмотрен	и утвержден на заседании кафедра	ы <u>«Инфор</u> и	мационные	е системы»	
	протокол №5	от « 2	7_»	ноября	2020 г.
Зав.кафедрой	Шумейко И.П. Экзаме	енатор		Чер	нега В.С.
(под	пись) (фамилия, инициалы)	(подп	ись)	(фамилия, иници	алы)
Направление	Севастопольский государст	·	ерситет Семестр	5	
Изучаемый предмет	Технические средо	ства информ	— иационны	х систем	
	ЭКЗАМЕНАЦИОННЫЙ	Í БИЛЕТ Л	<u>20</u>		
1. ОЗУ динамиче	ского типа, схема и принцип дейс	гвия.			
2. Последователь виды транзакц	ный интерфейс USB. Общая харан ий.	теристика, с	сигналы и	форматы дан	іных,
Билет рассмотрен	и утвержден на заседании кафедря протокол №5	ы <u>«Инфор</u> от « <u>2</u>		е системы» ноября	_ 2020 г.
Зав.кафедрой (под	Шумейко И.П. пись) (фамилия, инициалы)	енатор	ись)	Чер (фамилия, иници	онега В.С.

Направление	09.03.02	Семестр	5
Учебная дисциплина	Технические	- средства информационні	ых систем
	ЭКЗАМЕНАЦИОН	НЫЙ БИЛЕТ № 21	
			<u>. </u>
1. Постоянные и	перепрограммируемые запом	инающие устройства.	
2. Особенности п	остроения классических и им	пульсных источников пит	ания компьютеров.
	•	•	•
Г.		1 11 1	
ьилет рассмотрен	и утвержден на заседании ка протокол № 5		<u>не системы»</u> ноября 2020 г.
			*
Зав.кафедрой	<u>Шумейко И.П.</u> пись) (фамилия, инициалы)	(подпись)	Чернега В.С. (фамилия, инициалы)
(поді	(фимилия, пищиши)	(подписы)	(фимилия, пинциалы)
	Севастопольский госуд	арственный университет	
Направление	09.03.02	Семестр	5
Изучаемый предмет	Технические	средства информационні	ых систем
	ЭКЗАМЕНАЦИОН	НЫЙ БИЛЕТ №	2
1. Архитектура 8-	разрядного микропроцессор	а и его функционирование	
т. т.р.ш.т.ур. с	<u>Lashwarere murbenbergereb</u>	<u></u>	
2. Видеосистема	компьютера. Принцип функц	ионирования ЖК-монитор	a.
Билет рассмотрен	и утвержден на заседании ка	федры «Информационнь	ie системы»
•	протокол №5	от « 27 »	ноября 2020 г.
Зав.кафедрой	Шумейко И.П. Э	кзаменатор	Чернега В.С.
	пись) (фамилия, инициалы)	(подпись)	(фамилия, инициалы)

Направление	09.03.02	Семестр	5
Учебная дисциплина	Техничес	кие средства информационн	ых систем
	DED A METLA HII	ОННЫЙ БИЛЕТ № 23	2
	ЭКЭАМЕПАЦИ	OIIIIBIN BNJIET JY	<u>) </u>
1. Функциониров	ание и временные диагра	ммы работы 16-разрядного ми	кропроцессора.
2 10			
2. Кэш-память и с	ее организация.		
F		1	
вилет рассмотрен	и утвержден на заседани протокол №	и кафедры <u>«Информационня</u> 5	ноября 2020 г.
			<u> </u>
Зав.кафедрой	Шумейко И.П.		Чернега В.С.
(поді	пись) (фамилия, инициалы)	(подпись)	(фамилия, инициалы)
	Севастопольский го	осударственный университет	
	Cebac Tonosiberrin T	эсудиретвенный университет	
Направление	09.03.02	Семестр	5
Изучаемый предмет		кие средства информационн	
	ЭКЗАМЕНАЦИ	ОННЫЙ БИЛЕТ №24	<u>4</u>
1. Устройство и ф	оункиионирование шинн	ых формирователей и буфернь	іх регистров.
	чения порта ввода к шине		
	•		
2. Команды ариф	метических и логических	операций.	
Билет рассмотрен	• •	и кафедры «Информационны	
	протокол №	<u>5</u> от « <u>27</u> »	ноября 2020 г.
Зав.кафедрой	Шумейко И.П.	Экзаменатор	Чернега В.С.
(подг		(подпись)	(фамилия, инициалы)

Направление	09.03.02	•	Семестр	5
Учебная дисциплина	Технические средства информационных систем			
	ЭКЗАМЕНАЦИ	ОННЫЙ БИЛЕТ Л	<u>25</u>	
1. Устройство и функционирование контроллера прямого доступа в память.				
	ymagnemipe za mie kemipe	писра примего досту	THE D HUMBITE.	
2. Способы адресации памяти и устройств ввода/вывода.				
				_
			_	_
Билет рассмотрен и утвержден на заседании кафедры «Информационные системы»				
	протокол №	от « 27	7_» ноябра	я 2020 г.
Зав.кафедрой	Шумейко И.П.	Экзаменатор		Чернега В.С.
(полг	ись) (фамилия инициалы)	(поли	ись) (фамилиз	инипиапті)