图6-1 SR锁存器的电路图符号

图6-1中有个额外的输出: Q。它读作"Q的补码""非Q"或"Q的倒置"。它与Q正好相反。当Q为1时,Q为0,反之亦然。Q和Q都可用是很有用的,正如你将看到的,这种电路设计有助于在不需要额外设置的情况下包含这个输出。

我们可以非常简单地用两个NOR门和一些连线来实现SR锁存器。也就是说,需要做些思考才能理解设计是如何工作的。考虑图6-2展示的电路,它是SR锁存器的一种实现。

在图6-2中,我们有两个NOR门在所谓的交叉耦合结构中。提醒一下,仅当两个输入都为0时,NOR门才输出1;否则,输出0。N1的输出接入N2的输入端,N2的输出接入N1的输入端。*S*和*R*是输入,*Q*和*Q*是输出。让我们通过激活和清除各种输入来看看电路是如何工作的,同时也看看输出。假设初始*S*为0,*R*为1。

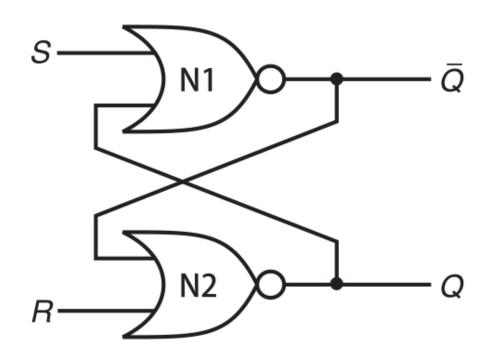


图6-2 用交叉耦合的NOR门实现SR锁存器

初始状态 (S=0, R=1):

- 1) R=1, 所以N2的输出为0。
- 2) N2的输出送入N1。
- 3) S=0, 所以N1的输出为1。
- 4) 初始*Q*=0。

总结: 当R变高时,输出变低 (见图6-3)。

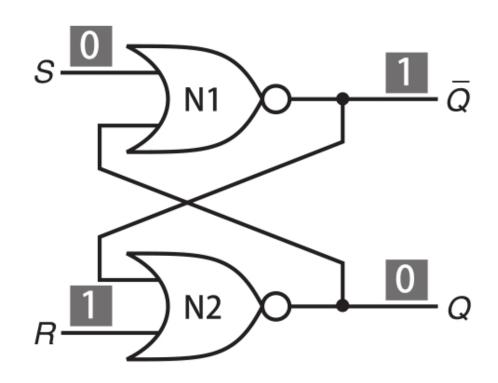


图6-3 SR锁存器,初始状态

接下来,清除所有输入 (S=0, R=0):

- 1) R变为0。
- 2) N2的另一个输入仍为1, 所以N2的输出仍为0。
- 3) 因此,*Q*仍等于0。

总结: 电路记得之前的输出状态 (见图6-4)。

接下来,激活*S*输入(S=1, R=0):

1) S变为1。

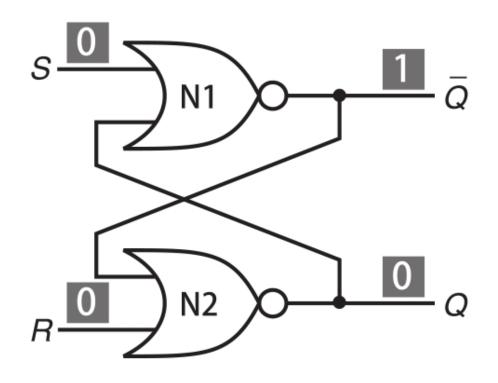


图6-4 SR锁存器,输入变低

- 2) 这使得N1的输出变为0。
- 3) 现在,N2的输入为0和0,所以N2的输出为1。
- 4) 因此, *Q*现在等于1。

总结: 把5置高使得输出变高(见图6-5)。

最后,再次清除所有输入(S=0, R=0):

1) *S*变为0。

- 2) N1的另一个输入仍为1, 所以N1的输出也还是0。
- 3) N2的输入不变。

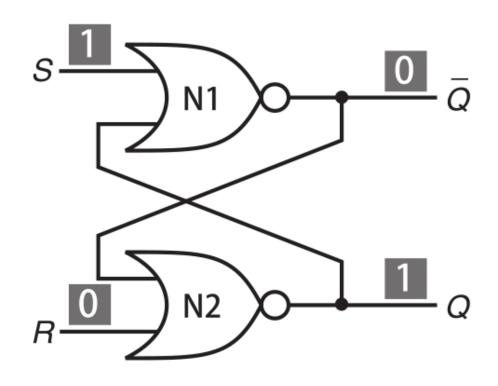


图6-5 SR锁存器, S变高

4) 因此, *Q*仍然等于1。

总结: 电路记得之前的输出状态 (见图6-6)。

综上所述,我们刚才描述了SR锁存器的预期行为,如之前在表6-1中总结的那样。当S(置位)为1时,输出Q变为1,即使S变回0,它也保持为1。当R(复位)为1时,输出Q变为0,即使R变回0,它也保持为0。这样,电路就会记得1或0,我们有了一位的存储器!即使有两个输出(Q和Q),它们也仅仅是同一个位的不同表示。请记住,同时设置S=1和R=1是无效输入。

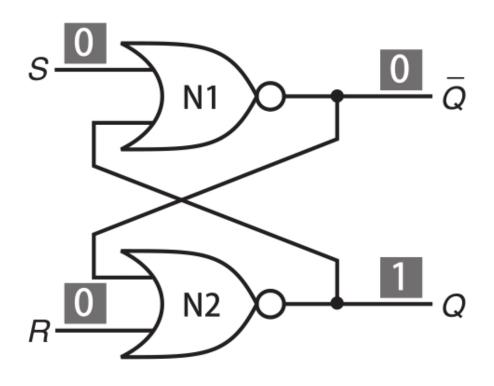


图6-6 SR锁存器, S变低

为了理解SR锁存器的行为,我们研究了当输入保持高电平然后再变低时电路的行为。但是,*S*和*R*通常只需要"脉冲"变化即可。当电路处于静止状态时,*S*和*R*都为低电平。当我们想要改变其状态时,没有理由长时间让*S*和*R*保持高电平,只需要快速将其变高,然后再变低——一个简单的输入脉冲。

通用逻辑门

我们刚刚演示了如何用NOR门构建SR锁存器。实际上,NOR门可以用来构建任何其他的逻辑电路,而不仅仅是SR锁存器。NOR门被称为通用逻辑门,可用于实现任何逻辑功能。NAND也是如此。

现在我们已经研究了SR锁存器的内部设计,接下来便可以选择用图6-1中的符号来表示SR锁存器,而不必再关注锁存器的内部结构。这是封装的另一个例子!我们把设计细节放入"黑盒",这样更易于使用这个设计,而无须担心其内部细节。我发现用简单的术语来描述SR锁存器是很有帮助的:

它是1位的存储设备,其状态Q为1或0。S输入把Q置位为1,R输入把Q复位为0。

注意

请参阅设计6搭建SR锁存器。

6.3 在电路中使用SR锁存器

现在我们有了基本的存储设备——SR锁存器,让我们通过示例电路看看它的用法。我们回到自动贩卖机的例子,用锁存器设计一个自动贩卖机电路。该电路有如下需求:

- □电路有两个输入: COIN按钮和VEND按钮。按下COIN代表插入硬币,按下VEND使机器自动售出一个商品(电路会点亮LED表示自动售出商品)。
- □电路有两个LED输出: COIN LED和VEND LED。当插入硬币时, COIN LED点亮。VEND LED点亮表示一个商品已经被自动售出。
 - □除非先插入硬币, 否则机器不会自动售出商品。
- □为了简单起见,假设只能插入一枚硬币。插入更多硬币不会改变电路 状态。
- □在自动售出商品后,通常我们希望电路自动复位,回到"无硬币"状态。但是,为了简化设计,我们将跳过自动复位,转为手动复位。

在概念层面上,自动贩卖机电路实现如图6-7所示。

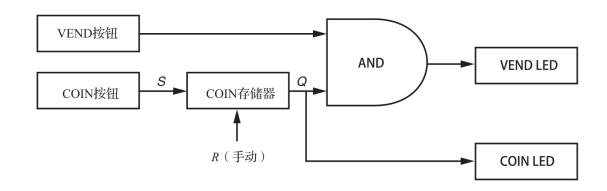


图6-7 手动复位的自动贩卖机概念电路

我们来看看图6-7。当按下COIN按钮时,COIN存储器(SR锁存器)保存"硬币已经插入"的事实。然后,这个存储器输出1,表示硬币已经插入,COIN LED亮起。当按下VEND按钮时,如果之前已经有硬币插入,AND门输出1,VEND LED亮起。如果之前没有硬币插入,但按下了VEND按钮,则无事发生。要清除COIN LED并复位设备,必须手动把"复位"输入设置为1。

注意

请参阅设计7搭建刚才描述的自动贩卖机电路。

这个基本的自动贩卖机电路演示了存储器在电路中的实际应用。由于电路中包含了存储器元件,因此VEND按钮可以根据之前是否有硬币插入表现出不同的行为。但是,一旦COIN位在存储器中被置位,它就会一直保持置位状态,直到电路被手动复位。这不够理想,所以我们把电路升级一下,让它在发生售出操作后能自动复位。

当机器售出商品后,我们希望COIN位能复位为0,因为售出行为"使用了"硬币。换句话说,售出行为也应该能让COIN存储器复位。为了实现这个逻辑,我们把AND门的输出连接到存储器复位端,如图6-8所示。这样,当VEND LED亮起时,COIN存储器复位。

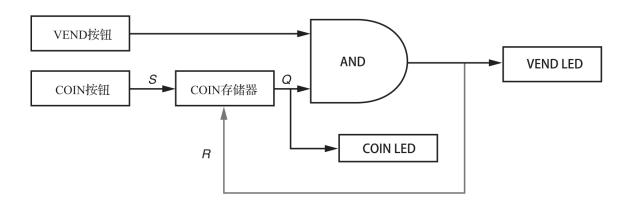


图6-8 自动复位的自动贩卖机概念电路

图6-8中展示的系统在售出商品时会复位系统,但这个设计有问题。你能找出来吗?这个问题可能不明显。如果你完成了设计7,你可能想在刚刚搭建的电路上尝试这种复位方式,即从AND门的输出连一根线到SR锁存器的*R*输入,按下COIN,然后按下VEND。

问题是,虽然复位行为符合预期,但它的速度太快了,以至于 VEND LED立刻就熄灭了,更有可能的是VEND LED压根儿就没亮过。这里 我们就有了一个设计例子,它在技术上是可行的,但运行速度太快,设备 用户看不到发生了什么。这是用户界面设计中非常常见的问题。我们构建 的设备和程序通常运行得太快,以至于我们必须故意放慢速度,以便用户 能跟上。在这种情况下,一个解决方案就是在复位线上引入延迟,这样 VEND LED就有时间在复位前亮起1~2s,如图6-9所示。

我们怎么添加延迟呢?一种方法是用电容器。电容器是一种存储能量的电气元件。当电流通过电容器时,电容器充电。电容器存储电荷能力的度量称为电容,以法拉为单位(符号为F)。一法拉是一个非常大的值,所以我们一般用微法拉(µF)为单位来对电容器评级。

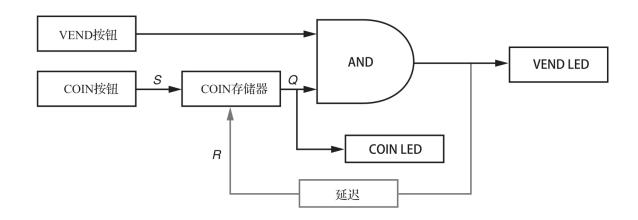


图6-9 自动延迟复位的自动贩卖机概念电路

当电容器未充电时,它的行为就像是短路。一旦电容器充电,它就像 开路一样。电容器充电或放电所需的时间由其电容和电路中的电阻控制。 大电容和电阻使电容器充电时间更长,所以我们可以用电容器和电阻在电 路中引入延迟,这个延迟是由电容器充电产生的。

注意

请参阅设计8在自动贩卖机电路中添加延迟复位功能。

到目前为止,本章对存储器的讨论仅限于单个位的设备。尽管1位存储器的应用有限,但在第7章中,我们将看到如何把一组单个位的存储单元组合在一起来表示更多的数据。

6.4 时钟信号

随着电路变得越来越复杂,我们常常需要让各种元件保持同步,以便它们能同时改变状态。对于有多个存储设备的电路,我们必须这样做,因为我们希望能确保同时设置所有存储的位。当需要同时考虑一组位时尤其如此。我们可以用时钟信号来同步多个电路元件。时钟信号(简称时钟)的电压电平在高电平和低电平之间交替变化。通常,信号以规律的节奏变化,其中,一半时间为高电平,另一半时间为低电平。我们把这种类型的信号称为方波。图6-10显示了随时间变化的5V方波时钟信号。

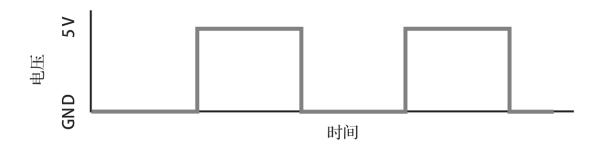


图6-10 5V方波时钟信号

一次电压上升和下降是一个脉冲。从低电平到高电平再回到低电平 (或从高电平到低电平再回到低电平)的完整振荡是一个周期。我们用每 秒周期数——也称为赫兹(Hz)——来衡量时钟信号的频率。图6-11所示时 钟信号的频率为2Hz,因为该信号在1s内完成了两次完整的振荡。

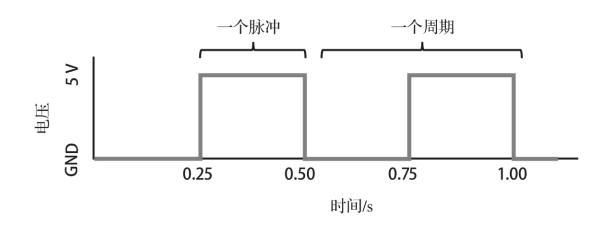


图6-11 2 Hz时钟信号

当电路使用一个时钟时,所有需要同步的元件都要连接到该时钟。每个元件都被设计为仅当出现时钟脉冲时,才允许改变状态。时钟驱动的元件通常在脉冲的上升沿或下降沿触发状态改变。在脉冲上升沿改变状态的元件被称为正边沿触发元件,在脉冲下降沿改变状态的元件被称为负边沿触发元件。图6-12提供了上升沿和下降沿的例子。

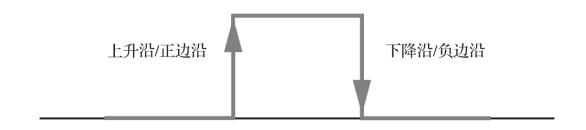


图6-12 脉冲边沿演示

本书中的图把脉冲边沿表示为垂直线,这意味着从低电平到高电平是瞬时变化的,反之亦然。但是,实际上改变状态是要花时间的,不过在这里为了方便讨论,我们假设状态改变是瞬间发生的。

注意

请参阅设计9将SR锁存器当作手动时钟。

6.5 JK触发器

使用时钟的1位存储设备称为触发器。术语"锁存器"和"触发器"的用法有些重叠,但在这里我们用"锁存器"指代无时钟的存储设备,用"触发器"指代有时钟的存储设备。你可能在其他地方会看到这两个术语可以互换使用或者有不同的含义。

让我们来研究一个特定的时钟控制存储设备: JK触发器。JK触发器是SR锁存器的扩展,所以我们来比较一下这两者,如表6-2所示。SR锁存器用输入S设置存储位,用输入R复位存储位;同样,JK触发器用输入J置位,输入K复位。当S或R设置为高电平时,SR锁存器立即改变状态,而JK触发器则只在出现时钟脉冲时改变状态。JK触发器还增加了一个额外的功能: 当J和K都设置为高电平时,输出从低电平到高电平或从高电平到低电平切换一次。

表6-2 SR锁存器与JK触发器的比较

	SR 锁存器	JK 触发器
改变状态	当 S 或 R 变高电平时,立即改变	若 J 或 K 设置为高电平,则仅当出现时钟脉冲时改变
置位	S=1	J=1
复位	R = 1	K = 1
切换	不适用	$J=1$ \coprod $K=1$

当在图中表示JK触发器时,可以使用图6-13所示的符号。

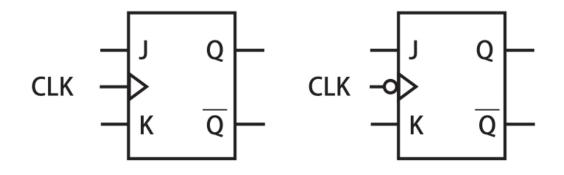


图6-13 JK触发器,正边沿触发(左),负边沿触发(右)

图6-13展示了两种版本的JK触发器。左边是正边沿触发JK触发器,这意味着它在时钟脉冲的上升沿改变状态。右边是负边沿触发JK触发器(注意CLK输入端的圆圈),它在时钟脉冲的下降沿改变状态。这两个设备的其他行为完全一样。

因此,JK触发器是1位存储设备,仅当其接收到时钟脉冲时改变状态。除了由时钟控制状态变化且能切换其值之外,它与SR锁存器非常相似。表6-3总结了JK触发器的行为。

J	К	时钟	Q(输出)	操作
0	0	脉冲	保持之前的值	保持
0	1	脉冲	0	复位
1	0	脉冲	1	置位
1	1	脉冲	翻转之前的值	 切换

表6-3 JK触发器行为总结

我们不会像对SR锁存器一样对JK触发器进行逐步解说。相反,理解JK 触发器最好的方法就是直接使用它。

注意

请参阅设计10亲自实践JK触发器。

6.6 T触发器

把J和K连接起来,将它们当作一个输入端就会创造出一个触发器,这个触发器在出现时钟脉冲时只做两件事情:要么切换其值,要么保持其值。要了解为什么会出现这种情况,请查阅表6-3并注意当,和K都是0或都是1时的行为。连接J和K是一种常用技术,这种方式下产生的触发器是T触发器。图6-14展示了T触发器的符号。

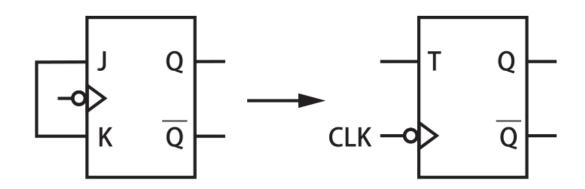


图6-14 J和K连接起来的JK触发器被称为T触发器

因此,当7为1时,T触发器只在出现时钟脉冲时切换其值。表6-4总结了T触发器的行为。

表6-4	T触发器的行为	总结
120 I	・カンスカロロンコノン	ハシンコ

Т	时钟	Q	操作
0	脉冲	保持之前的值	保持
1	脉冲	翻转之前的值	切换

6.7 在3位计数器中使用时钟

为了演示时钟在电路中的使用,我们构建一个3位计数器——个从0 计数到7的二进制电路。该电路有三个存储元件,每个都代表3位计数器中 的一位。该电路有一个时钟输入,当出现时钟脉冲时,3位计数值递增(加 1)。由于所有的位都代表一个数字,所以用时钟来同步它们的状态变化就 很重要。我们用T触发器来实现它。

表6-5 用3位数进行二进制计数

二进制数	十进制数
000	0
001	1
010	2
011	3
100	4
101	5
110	6
111	7

表6-5回顾了用3位数进行二进制计数的方法。

表6-5把3位数拆分,表示为一行的多个单值。现在,我们把每一位分配给标记为 *Q*、 *Q*和 *Q*的存储元件。 *Q*代表最低有效位, *Q*代表最高有效位,如表6-6所示。

01202

表6-6 二进制计数,每位分配给单独的存储元件