在查看图4-10中的各种逻辑门时,请注意加在符号上的小圈圈,它代表的是NOT或取反。NOT门是最简单逻辑门,它只有一个输入,其输出就是这个输入的取反结果,所以,输入1变成0,输入0变成1。NAND门的输出和NOT AND是一样的,它的输出是常规AND门输出的取反结果。NOR也是如此,因此你会在逻辑门中看到小圈圈,它代表NOT或取反。

在继续讨论其他内容之前,让我们先暂停一下,反思一下我们刚才讨论的某些方面。首先,我们研究了逻辑门内部是如何工作的。其次,我们使用这个设计,打包封装,并赋予其名称和表示符号。我们有意隐藏了电路的实现细节,同时继续记录其预期行为。我们把逻辑门的设计细节放入所谓的"黑盒"中,"黑盒"指一种已知输入和输出,但隐藏内部细节的元件。这种方法的另一个术语是封装,这是一种隐藏组件内部细节,但同时记录如何与该组件交互的设计选择。

封装是一种贯穿现代技术的设计原则。当组件设计人员希望他人能方便地使用自己的创造并能在其上进行其他构建,同时还无须完全了解其实现细节时,就会使用封装。这种方法还允许在"盒子"内部进行改进,只要输入和输出继续保持相同的行为,盒子就能像之前一样继续使用。封装的另一个优点是团队可以在大型项目上合作,并将项目的一部分封装起来。这使得每个人不需要了解每个组件的所有细节。在逻辑门中封装晶体管是本书中的第一个封装例子,但随着我们学习的推进,你将会多次看到它。

## 4.5 用逻辑门进行设计

在第2章中,我们看到了如何把多个逻辑运算符组合起来以构成更复杂的逻辑语句。现在,我们把这个思路扩展到逻辑门。一旦写好了逻辑语句或真值表,就能用逻辑门在物理上把这个逻辑实现成硬件。我们把这个原则应用到之前为如下语句创建的真值表(见表2-6)上:

IF it is sunny AND warm, OR it is my birthday, THEN I am going to the beach.

我们把它简化为

现在把这个语句用逻辑门表示为图,如图4-11所示。

如果A和B都是1,那么AND门的输出将为1。AND门的输出和C一起作为 OR门的输入。如果AND输出或C为1,那么整个输出将为1。

当我们按照输出是当前输入的函数这种方式来组合逻辑门时,这种电路被称为组合逻辑电路。也就是说,一组特定的当前输入总是能产生相同的输出。时序逻辑电路与之相反,时序逻辑电路的输出是当前输入和之前输入的函数。第6章将会介绍时序逻辑电路。现在,自己动手尝试设计一个电路,使其表示练习4-2描述的逻辑表达式。

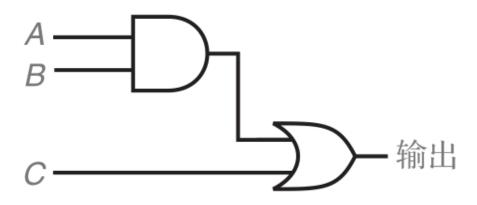


图4-11 (A AND B) OR C的逻辑门图

#### 练习4-2: 用逻辑门设计一个电路

在练习2-5中,你创建了 (A OR B) AND C的真值表。现在,以此为基础把真值表和逻辑表达式转换成电路图。为这个使用逻辑门的电路画出逻辑门图 (类似于图4-11中的那个)。答案参见附录A。

### 4.6 集成电路

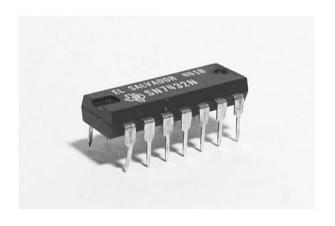
如前所述,已有公司制造销售即用型数字逻辑门。硬件设计人员可以购买这些逻辑门,并以此为基础搭建自己的硬件逻辑电路,而无须担心门

电路的内部是如何工作的。这些逻辑门是集成电路的一个例子。集成电路 (Integrated Circuit, IC) 在一个硅片上包含了多个组件, 封装后具有外部 电接触点或引脚。IC也称为芯片。

本书主要研究双列直插式封装 (Dual In-line Package, DIP) 的IC,它有具备两排平行引脚的矩形外壳。这些引脚间隔排列,所以它们可以方便地插在面包板上。制造商用微型晶体管制作IC,这种晶体管比图4-5所示的分立晶体管小得多。分立组件是只包含一个元件(比如电阻或晶体管)的电子设备。和用分立晶体管制作的电路相比,IC会让同样的小电路运行更快,价格更低。

我们之前讨论的使用电阻和晶体管的逻辑电路被称为电阻-晶体管逻辑 (Resister-Transistor Logic, RTL) 电路。制造商用这种方法制作了早期的 数字逻辑电路,但后来它们采用了其他方法,其中就包括二极管-晶体管逻辑 (Diode-Transistor Logic, DTL) 和晶体管-晶体管逻辑 (Transistor-Transistor Logic, TTL) 。TTL电路中最流行的是7400系列。这个系列的集成电路包含了逻辑门和其他数字组件。自20世纪60年代推出以来,7400系列及其后代仍然是数字电路的标准。我将重点关注7400系列,以便为你提供如何使用集成电路的真实例子。

让我们研究一个特定的7400系列集成电路。图4-12所示的是包含了4个OR门的7432芯片。



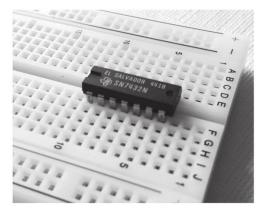


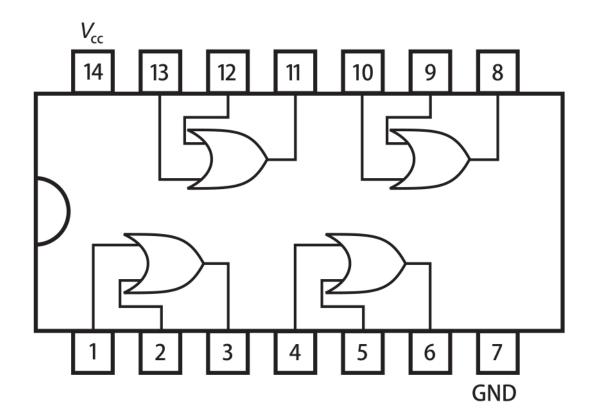
图4-12 双列直插式封装的SN7432N集成电路,右侧为插在面包板上的效果

7432 IC封装有14个引脚。每个OR门需要3个引脚,所以4个门就需要12个引脚,再加上1个正电源电压(V)引脚和1个接地引脚,总共是14个引脚。说到电压,7400系列的工作电压V是5V。也就是说,高电压(逻辑1)理想状态下是5V,低电压是0V。但实际上介于2V到5V之间的任何输入电压都被视为高电压,介于0V到0.8V之间的任何电压都被视为低电压。

CCCC

从图4-12可以看到,7432封装每边有7个引脚,可以整齐地插入面包板。当把这样的芯片插入面包板时,要保证芯片跨在面包板中心的缝隙上,以确保直接相对的引脚(比如引脚1和引脚14)之间不会意外连接。注意封装上的半圆形凹口,它能告诉你在识别引脚时芯片的方向。

图4-13给出了封装内的电路排布。这是个引脚图——标记组件电接触点或引脚的图。这种图的目的是展示组件的外部连接点,不过,引脚图一般不会记录电路的内部设计。



#### 图4-13 展示7432 IC引脚排布的引脚图

假设你想使用7432 IC 4个OR门中的一个,而且你选择了图4-13引脚图中左下方的门(连接引脚为1、2和3)。要使用这个门,需要按照表4-3来连接引脚。

表4-3 连接7432 IC中的单个门

引脚	连接
1	这是 OR 门的 A 输入,连接到 5 V 取 1,连接到 GND 取 0
2	这是 OR 门的 B 输入,连接到 5 V 取 1,连接到 GND 取 0
3	这是 OR 门的输出, 期望它为 5 V 时取 1, 为 GND 时取 0
7	接地
14	连接5V电源

7400系列包含上百个组件。这里不会全部都介绍,但图4-14给出了该系列中4个常见逻辑门的引脚排布。你可以快速在线搜索到其他7400 IC的引脚排布。

有了这些集成电路的引脚图后,你现在就掌握了物理构建练习4-2中设计的电路所需的知识。

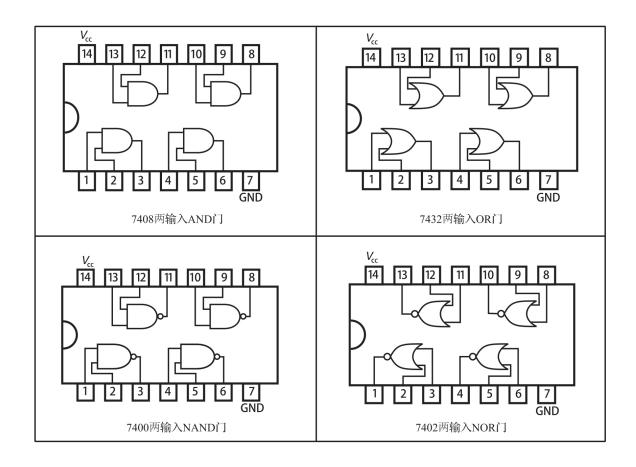


图4-14 常用7400系列集成电路的引脚图

### 注意

请参阅设计4, 搭建实现逻辑表达式 (A OR B) AND C的电路。

# 4.7 总结

本章介绍了二进制数字电路,这是一种用高低电压表示逻辑1或0的电路。你学习了开关如何被用于在物理电路中构建逻辑运算,比如AND。我们介绍了使用机械开关的局限性,并引入了一种可以用作电控开关的新电路元件——晶体管。你了解了逻辑门,一种实现逻辑功能的电路元件。我们以7400系列为例介绍了集成电路。

第5章将探索如何用逻辑门搭建电路以实现计算机的基本功能——算术运算。你会看到当简单的逻辑门一起使用时,可以实现更复杂的功能。我

们还将介绍如何用有符号数和无符号数来表示计算机中的整数。

## 设计3: 用晶体管实现逻辑运算

在这个设计中,你将用晶体管构建逻辑AND和逻辑OR的物理电路。为了搭建这些电路,你需要下列组件:

□面包板(400孔或830孔模型);
□各种电阻;
□9V电池;
□9V电池夹连接器;
□5mm或3mm红色LED;
□跨接线(用于面包板);
□两个晶体管(TO-92封装的2N2222型,也称为PN2222)。

在开始连接组件之前,你应该知道有些晶体管和集成电路是静电敏感型设备,这意味着它们可能会被静电放电损坏。你是否有过在地毯上行走,然后在触摸东西的时候感受到静电冲击的经历?这种电流变化对电子元件来说可能是致命的。即使静电对你来说小到无法察觉,也会损坏电子元件。

电子行业的专业人员通过佩戴接地腕带、在防静电区工作,以及穿特殊服装来避免这个问题。大多数业余爱好者不会遵循这样的预防措施,但你至少要意识到静电放电损坏晶体管和集成电路的风险。在处理静电敏感型设备之前,尽量避免静电积聚,并触摸接地表面(如固定插座盖的螺丝钉)来释放静电。

现在让我们回到手头的设计上。TO-92封装的2N2222有3个引脚。如果使晶体管的平面朝向你,引脚向下,那么左边的引脚就是发射极,中间的

引脚是基极,右边的引脚是集电极(见图4-5)。你还可以在线搜索 "2N2222 TO-92",了解关于这个特定晶体管更多的详细信息。

按照图4-15, 用9V电池、晶体管、电阻和LED搭建AND电路。

A和B应连接到9V(1)或接地(0)以测试输入。当预期输出为1时, LED应亮起。表4-1给出了各种输入组合的预期输出。请记住,图中的+9V 表示连接到电池的正极,接地符号表示连接到电池的负极。同时还要记 住,LED只允许电流沿一个方向流动,所以要确保较短的引脚接地。如果你的电路没有按预期的工作,请查阅附录B的"电路故障排除"部分。

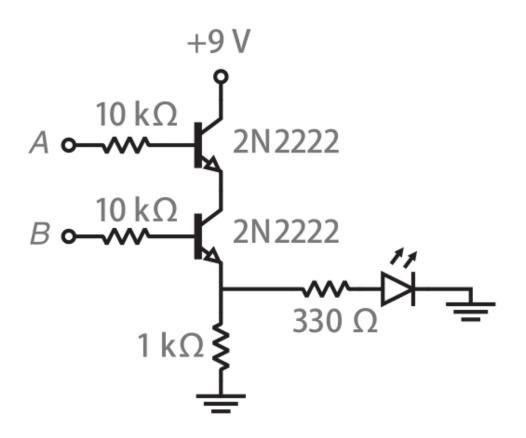
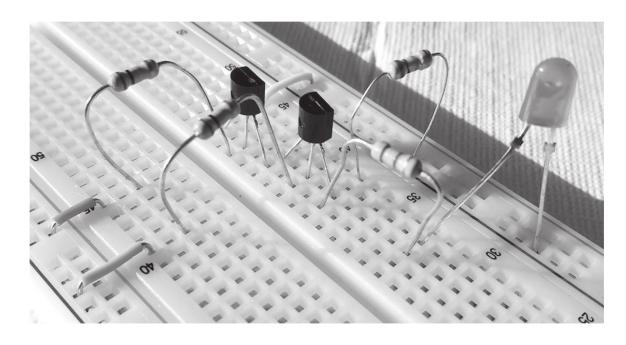


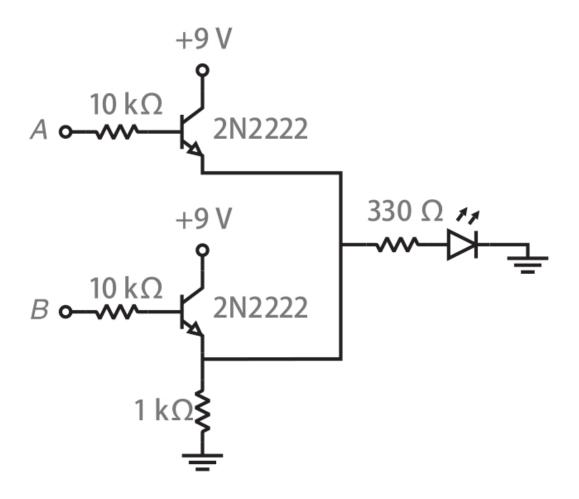
图4-15 用建议的电池、晶体管、电阻和输出LED搭建的AND电路

搭建的电路应该如图4-16所示。当然,你在面包板上的具体元件布局可能和我的不一样。

当你有了一个能用的AND电路后,让我们转向类似的OR电路。按图4-17用9V电池、晶体管、电阻和LED搭建OR电路。



▲图4-16 在面包板上搭建的图4-15中的AND电路



▲图4-17 用建议的电池、晶体管、电阻和输出LED搭建的OR电路

和前面的电路一样, A和B应连接到9V (1) 或接地 (0) 以测试输入。 当预期输出为1时, LED应亮起。表4-2给出了各种输入组合的预期输出。

# 设计4: 用逻辑门构建电路

在练习4-2中,你为 (A OR B) AND C画了电路图。如果你跳过了这个练习,我建议你回去把这个练习做一下。练习结果应类似于图4-18。

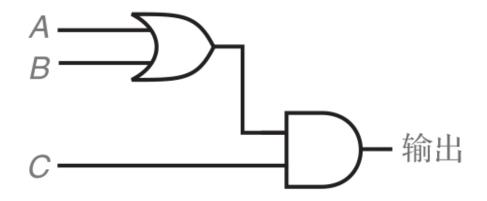


图4-18 (A OR B) AND C的逻辑门图

现在,让我们搭建这个电路!把输出引脚连接到LED (记住也包含一个电阻),这样便可以看到输出是0还是1。3个输入 (A、B、C) 可以直接连接到5V电源正极或接地。尝试连接不同的输入组合,以确保逻辑电路是按预期工作的。

对于这个设计,你需要下列组件:
□面包板;
□LED;
□与LED一起使用的限流电阻,约为220Ω;
□跨接线;
□7408集成电路(含4个AND门);
□7432集成电路(含4个OR门);
□5V电源;
□3个适合面包板的按钮或滑动开关(用于附加设计);

由于这个电路需要的是5V电源,而不是9V电源,请查阅附录B以了解如何设置。

你可能已经注意到了,组件列表建议使用220Ω电阻,而不是我们之前使用的330Ω电阻。这是因为电源电压从9V降到了5V。如同第3章描述的,电路所需要的具体电阻将取决于所用LED的正向电压。也就是说,这个电阻的值不必精确。你可以使用220Ω。200Ω或180Ω的电阻都很容易得到。图4-19中的连线图给出了搭建该电路的详细信息。

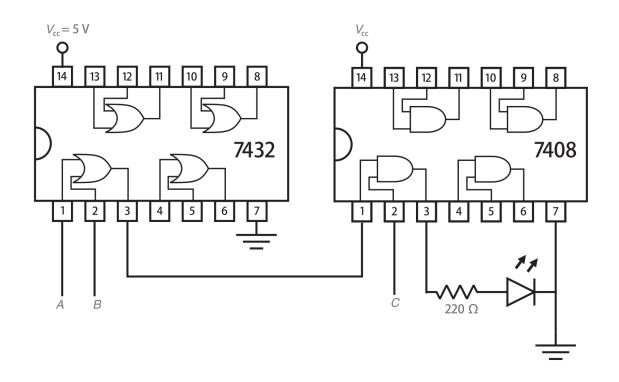


图4-19 (A OR B) AND C的电路连线图

请记住,一旦芯片放置到面包板上,其引脚就会与整行孔进行电气连接。还要记得放置集成电路时,要让它们跨越面包板中心的间隙,以确保直接相对的引脚不会意外连接。如果是在面包板上搭建的话,完整的电路将类似于图4-20所展示的。

请注意,在图4-20中,7432 IC在左侧,7408在右侧。在这个特定的布局中,顶端的正电源列连接到5V,底部的负电源列接地,但是照片里没有

显示出来。还要注意的是,这里输入A、B和C是断开的,它们需要接地或接5V以测试各种输入。

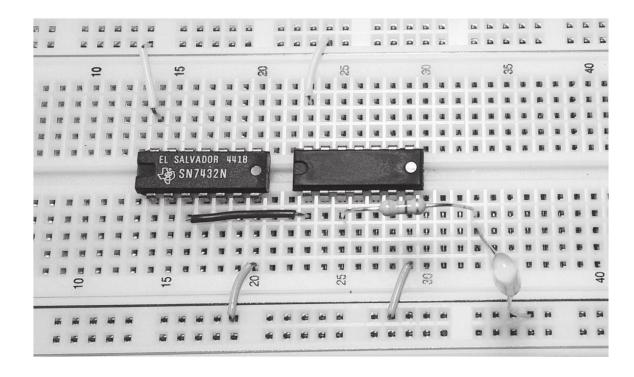


图4-20 在面包板上实现 (A OR B) AND C, 输入A、B和C保持断开

搭建完这个电路后,你可以尝试各种输入组合,以确保逻辑电路是按预期工作的。把输入连接到5V表示逻辑1,输入接地表示逻辑0。根据表4-4给出的 (A OR B) AND C的真值表检查电路的行为。如果电路没有按预期工作,请查阅附录B排除故障。

表4-4 (A OR B) AND C的真值表

A	В	С	输 出
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

手动在接地和5V之间移动输入线并不理想。更好的设计是把输入*A、B* 和*C*连接到机械开关,这样就能方便地改变输入,而不用重新接线。作为附加设计,让我们增加一些机械开关来控制输入。你的第一反应可能是把开关放在输入和*V*之间,如图4-21所示,当闭合开关时,就把该输入连接到5V,即逻辑1。

CC

可惜的是,图4-21展示的方法有问题。开关闭合时电路按预期工作,但开关断开时不是。你可能希望开关断开会在输入A产生0V,但事实并非如此。当开关断开时,输入A的电压"浮动",其值不可预测。请记住图4-21的输入A代表7432 OR门的输入引脚。这个输入被设计连接高电压或低电压,让它断开会使逻辑门处于未定义的状态。我们要为开关连线,以便当这个开关断开时出现可预测的低电压。如图4-22所示,我们可以使用下拉电阻来实现这一点,下拉电阻也是一种普通电阻,用于在输入未连接高电压时"拉"低输入。



图4-21 开关位于1/和输入之间。提示:别这样做

CC

我们来考虑如图4-22所示增加了下拉电阻后会发生什么。要了解7432 集成电路的输入在各种条件下的响应,我们可以查看制造商数据表中描述 的电压和电流特性。这里不做详细介绍(你可以在网上查找7432芯片的数 据表),总之,当开关断开时,有小电流从输入A经过电阻流到接地引脚。

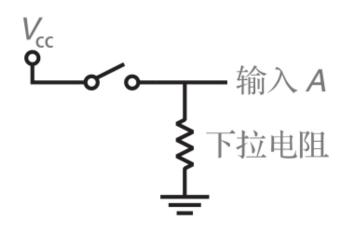


图4-22 使用下拉电阻保证数字输入正确

如果我们使用低阻值的电阻,从输入A流出的电流就会使输入的电压足够低,可以记录为逻辑0。当开关闭合时,输入直接连接到V,输入将会是逻辑1。对于74LS系列组件(见附录B),阻值为470Ω或1kΩ的下拉电阻一般都适用于逻辑门输入。之所以推荐这些值,是因为它们通常可用且容易满足我们的要求。阻值高于1kΩ的电阻不能可靠地用作74LS组件的下拉电阻。当使用下拉电阻时,你可以搭建带开关的完整电路,如图4-23所示。

CC