

$$M(x) = D_{n-1}x^{n-1} + D_{n-2}x^{n-2} + \cdots + D_1x^1 + D_0x^0$$

将信息码组左移 k 位,得 $M(x) \cdot x^k$,即成 $n+k$ 位信息码组:

$$D_{n-1+k} D_{n-2+k} \cdots D_{2+k} D_{1+k} D_{0+k} \underbrace{0000 \cdots 0}_{k \text{ 位}}$$

空出的 k 位用来拼接 k 位校验位。

CRC 码就是用多项式 $M(x) \cdot x^k$ 除以生成多项式 $G(x)$ (即产生校验码的多项式),所得余数作为校验位。为了得到 k 位余数(校验位), $G(x)$ 必须是 $k+1$ 位。

设所得余数为 $R(x)$,商为 $Q(x)$,则有

$$M(X) \cdot x^k = Q(x) \cdot G(x) + R(x)$$

将余数拼接在左移了 k 位后的信息位后面,就构成了这个有效信息的 CRC 码。这个 CRC 码用多项式表示为

$$\begin{aligned} M(x) \cdot x^k + R(x) &= [Q(x) \cdot G(x) + R(x)] + R(x) \\ &= [Q(x) \cdot G(x)] + [R(x) + R(x)] \\ &= Q(x) \cdot G(x) \quad (\text{模 } 2 \text{ 和}) \end{aligned}$$

因此,所得 CRC 码是一个可被生成多项式 $G(x)$ 除尽的数码。如果 CRC 码在传输过程中不出错,其余数必为 0;如果传输过程中出错,则余数不为 0,再由该余数指出哪一位出错,即可纠正。

例 4.15 已知有效信息为 1100,试用生成多项式 $G(x) = 1011$ 将其编成 CRC 码。

解:有效信息 $M(x) = 1100 = x^3 + x^2 \quad (n=4)$

由 $G(x) = 1011 = x^3 + x + 1$

得 $k+1=4$

所以 $k=3$

将有效信息左移 3 位后再被 $G(x)$ 模 2 除,即

$$\begin{aligned} M(x) \cdot x^3 &= 1100000 = x^6 + x^5 \\ \frac{M(x)x^3}{G(x)} &= \frac{1100000}{1011} = 1110 + \frac{010}{1011} \quad (\text{模 } 2 \text{ 除}) \end{aligned}$$

所以 $M(x) \cdot x^3 + R(x) = 1100000 + 010 = 1100010$ 为 CRC 码。

总的信息位为 7 位,有效信息位为 4 位,故上述 1100010 码又称 (7,4) 码。这里的 (7,4) 码即为码制,还可以有 (7,3) 码制和 (7,6) 码制等。

2. CRC 码的译码和纠错

将收到的循环校验码用约定的生成多项式 $G(x)$ 去除,如果无错,则余数应为 0,如果某一位出错,则余数不为 0。不同的出错位其余数也不同,表 4.6 列出了对应 $G(x) = 1011$ 的出错模式。

表 4.6 对应 $G(x)=1011$ 的 $(7,4)$ 循环的出错模式

序号	N_1	N_2	N_3	N_4	N_5	N_6	N_7	余数	出错位
正确	1	1	0	0	0	1	0	000	无
错误	1	1	0	0	0	1	1	001	7
	1	1	0	0	0	0	0	010	6
	1	1	0	0	1	1	0	100	5
	1	1	0	1	0	1	0	011	4
	1	1	1	0	0	1	0	110	3
	1	0	0	0	0	1	0	111	2
	0	1	0	0	0	1	0	101	1

可以证明,更换不同的待测码字,余数和出错位的对应关系不变,只与码制和生成多项式有关。表 4.6 给出的关系只对应 $G(x)=1011$ 的 $(7,4)$ 码,对于其他码制或选用其他生成多项式,出错模式将发生变化。

如果循环码有一位出错,被 $G(x)$ 模 2 除将得到一个不为 0 的余数。如果对余数补 0 继续除下去,将发现各次所得余数将按表 4.6 顺序循环。例如,第 7 位出错,其余数为 001,补 0 后再除,第二次余数为 010,以后依次为 100,011...,反复循环,这就是“循环码”的名称由来。这个特点正好用来纠错,即当出现不为零的余数后,一方面对余数补 0 继续做模 2 除,另一方面将被检测的校验码字循环左移。由表 4.6 可知,当出现余数为 101 时,出错位也移到了 N_1 位置。可通过异或门将其纠正后在下一次移位时送回 N_7 。这样当移满一个循环[对 $(7,4)$ 码共移 7 次]后,就得到一个纠正后的码字。

值得指出的是,并不是任何一个 $(k+1)$ 位多项式都可以作为生成多项式。从检错和纠错的要求出发,生成多项式应满足以下要求:

- ① 任何一位发生错误,都应该使余数不为零。
- ② 不同位发生错误应使余数不同。
- ③ 对余数继续做模 2 除,应使余数循环。

达到上述要求的数学关系比较复杂,读者若有兴趣可查阅有关资料。

4.4.7 光盘存储器

1. 概述

光盘(Optical Disk)是利用光学方式进行读/写信息的圆盘。光盘存储器是在激光视频唱片和数字音频唱片基础上发展起来的。应用激光在某种介质上写入信息,然后再利用激光读出信息,这种技术称为光存储技术。如果光存储使用的介质是磁性材料,即利用激光在磁记

录介质上存储信息,就称为磁光存储。通常把采用非磁性介质进行光存储的技术称为第一代光存储技术,它不能把内容抹掉重写新内容。磁光存储技术是在光存储技术基础上发展起来的,称为第二代光存储技术,主要特点是可擦除重写。根据光存储性能和用途的不同,光盘存储器可分为三类。

(1) 只读型光盘(CD-ROM)

这种光盘内的数据和程序是由厂家事先写入的,使用时用户只能读出,不能修改或写入新的内容。它主要用于电视唱片和数字音频唱片,可以获得高质量的图像和高保真的音乐。在计算机领域里,主要用于检索文献数据库或其他数据库,也可用于计算机的辅助教学等。因它具有ROM特性,故称为CD-ROM(Compact Disk-ROM)。

(2) 只写一次型光盘(WORM)

这种光盘允许用户写入信息,写入后可多次读出,但不能写入一次,而且不能修改,故称其为“写一次型”(Write Once Read Many, WORM),主要用于计算机系统上的文件存档,或写入的信息不再需要修改的场合。

(3) 可擦写型光盘

这种光盘类似磁盘,可以重复读/写。从原理上来看,目前仅有光磁记录(热磁反转)和相变记录(晶态-非晶态转变)两种。它是很有前途的辅助存储器。1989年下半年可擦写型5.25英寸的光盘,双面格式化的容量达到500~650 MB。2004年索尼公司的Pro DATA光盘单面容量已高达25 GB,读取速度每秒11 MB,刻录速度每秒9 MB。

2. 光盘的存取原理

光盘存储器利用激光束在记录表面上存储信息,根据激光束和反射光的强弱不同,可以实现信息的读/写。由于光学读/写头和介质保持较大的距离,因此,它是非接触型读/写的存储器。

对于只读型和只写一次型光盘而言,写入时,将光束聚焦成直径为小于 $1\text{ }\mu\text{m}$ 的微小光点,使其能量高度集中,在记录的介质上发生物理或化学变化,从而存储信息。例如,激光束以其热作用熔化盘表面的光存储介质薄膜,在薄膜上形成小凹坑,有坑的位置表示记录“1”,没坑的位置表示“0”。又比如,有些光存储介质在激光照射下,使照射点温度升高,冷却后晶体结构或晶粒大小会发生变化,从而导致介质膜光学性质发生变化(如折射率和反射率),利用这一现象便可记录信息。

读出时,在读出光束的照射下,在有凹处和无凹处反射的光强是不同的,利用这种差别,可以读出二进制信息。由于读出光束的功率只有写入光束的 $1/10$,因此不会使盘面熔出新的凹坑。

可擦写光盘利用激光在磁性薄膜上产生热磁效应来记录信息(称为磁光存储)。其原理是:在一定温度下,对磁介质表面加一个强度高于该介质矫顽力的磁场,就会发生磁通翻转,便可用于记录信息。矫顽力的大小是随温度而变的。倘若设法控制温度,降低介质的矫顽力,那么外加磁场强度便很容易高于此矫顽力,使介质表面磁通发生翻转。磁光存储就是根

据这一原理来存储信息的。它利用激光照射磁性薄膜,使其被照处温度升高,矫顽力下降,在外磁场 HR 作用下,该处发生磁通翻转,并使其磁化方向与外磁场 HR 一致,就可视为寄存“1”。不被照射处或 HR 小于矫顽力处可视为寄存“0”。通常把这种磁记录材料因受热而发生磁性变化的现象称为热磁效应。

图 4.79(a)表示在记录方向外加一个小于矫顽力的磁场 HR,其介质表面不发生翻转;图 4.79(b)表示激光照射处温度上升,外加的磁场 HR 大于矫顽力,而使其发生磁通翻转;图 4.79(c)表示照射后,将磁通翻转保持下来,即写入了信息。

擦除信息和记录信息原理一样,擦除时外加一个和记录方向相反的磁场 HR,对已写入的信息用激光束照射,并使 HR 大于矫顽力,那么,被照射处又发生反方向磁化,使之恢复为记录前的状态。

这种利用激光的热作用改变磁化方向来记录信息的光盘称为磁光盘。

3. 光盘存储器的组成

光盘存储器与磁盘存储器很相似,它也由盘片、驱动器和控制器组成。驱动器同样有读/写头、寻道定位机构、主轴驱动机构等。除了机械电子机构外,还有光学机构。图 4.80 是写一次型光盘的光学系统的示意图。

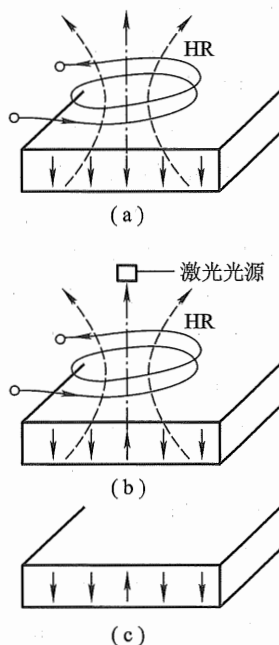


图 4.79 磁光记录原理

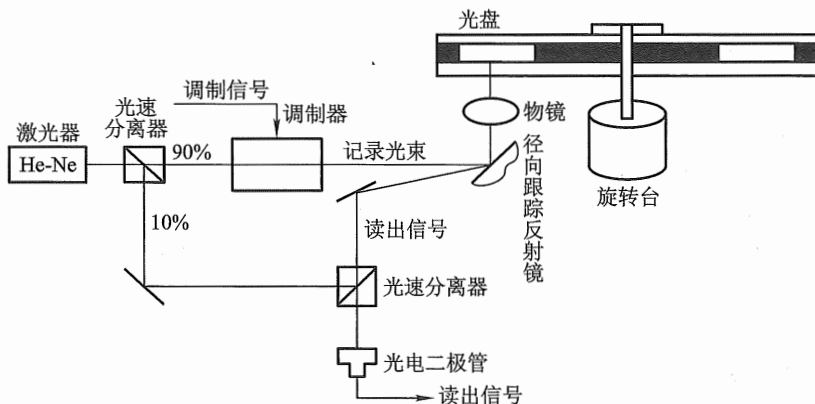


图 4.80 写一次型光盘光学系统的示意图

图中激光器产生的光束经分离器分离后,其中 90% 的光束用作记录光束,10% 的光束作为读出光束。记录光束经调制器,由聚焦系统向光盘记录信息。读出光束经几个反射镜射到光盘盘片,读出光信号再经光电二极管输出。

光盘盘片的形状与磁盘盘片类似,但记录材料不同。只读型光盘与只写一次型光盘都是三

层式结构。第一层为基板,第二层为涂覆在基板上的一层铝质反射层,最上面一层为很薄的金属膜。反射层和金属薄膜的厚度取决于激光源的波长 λ ,两者厚度之和为 $\lambda/4$ 。金属膜的材料一般是碲(Te)的合金组成,这种材料在激光源的照射下会熔成一个小凹坑,用以表示“1”或“0”。

4. 光盘存储器与其他辅助存储器的比较

光盘、硬盘、软盘、磁带在记录原理上很相似,都属于表面介质存储器。它们都包括头、精密机械、马达及电子线路等。在技术上都可采用自同步技术、定位和校正技术。它们都包含盘片、控制器、驱动器等。但由于它们各自的特点和功能不同,使其在计算机系统中的应用各不相同。

光盘是非接触式读/写信息,光学头与盘面的距离几乎比磁盘的磁头与盘面的间隙大1万倍,互不摩擦,介质不会被破坏,大大提高了光盘的耐用性,其使用寿命可长达数十年以上。

光盘可靠性高,对使用环境要求不高,机械振动的问题甚少,不需要采取特殊的防震和防尘措施。

由于光盘是靠直径小于 $1\text{ }\mu\text{m}$ 的激光束写入每位信息,因此记录密度高,可达 10^8 位/ cm^2 ,约为磁盘的10~100倍。

光盘记录头分量重,体积大,使寻道时间长约30~100 ms。写入速度低,约为0.2 s,平均存取时间为100~500 ms,与主机交换信息速度不匹配。因此,它不能代替硬盘,只能作为硬盘的后备存储器。

光盘的介质互换性好,存储容量大,可用于文献档案、图书管理、多媒体等方面的应用。但由于目前价格比较贵,故尚不能替代磁带机。

硬磁盘存储器容量大,数据传输率比光盘高(采用磁盘阵列,数据传输率可达100 Mbps),等待时间短。它作为主存的后备存储器,用以存放程序的中间和最后结果。

软磁盘存储器容量小,数据传输率低,平均寻道时间长,而且是接触式存取,盘片不固定在驱动器中,运行时有大量的灰尘进入盘面,易造成盘面磨损或出现误码,不易提高位密度。近年来软盘已逐渐被淘汰。

磁带存储器的历史比磁盘更久,20世纪60年代后期逐渐被磁盘取代。它的数据传输率更低,采用接触式记录,容量也很大,每兆字节价格较低,记录介质也容易装卸、互换和携带,可用作硬盘的后备存储器。据统计,80%的磁带被用作磁盘的后备存储器,20%的磁带用作计算机的输入输出数据和文件的存储。

思考题与习题

4.1 解释概念:主存、辅存、Cache、RAM、SRAM、DRAM、ROM、PROM、EPROM、EEPROM、CDROM、Flash Memory。

4.2 计算机中哪些部件可用于存储信息,按其速度、容量和价格/位排序说明。

4.3 存储器的层次结构主要体现在什么地方,为什么要分这些层次,计算机如何管理这些层次?

4.4 说明存取周期和存取时间的区别。

4.5 什么是存储器的带宽?若存储器的数据总线宽度为32位,存取周期为200 ns,则存储器的带宽是多少?

4.6 某机字长为32位,其存储容量是64 KB,按字编址其寻址范围是多少?若主存以字节编址,试画出主存字地址和字节地址的分配情况。

4.7 一个容量为16 K×32位的存储器,其地址线和数据线的总和是多少?当选用下列不同规格的存储芯片时,各需要多少片?

1 K×4位, 2 K×8位, 4 K×4位, 16 K×1位, 4 K×8位, 8 K×8位

4.8 试比较静态RAM和动态RAM。

4.9 什么叫刷新?为什么要刷新?说明刷新有几种方法。

4.10 半导体存储器芯片的译码驱动方式有几种?

4.11 一个8 K×8位的动态RAM芯片,其内部结构排列成256×256形式,读/写周期为0.1 μs。试问采用集中刷新、分散刷新及异步刷新三种方式的刷新间隔各为多少?

4.12 画出用1 024×4位的存储芯片组成一个容量为64 K×8位的存储器逻辑框图。要求将64 K分成4个页面^①,每个页面分16组,共需多少片存储芯片?

4.13 设有一个64 K×8位的RAM芯片,试问该芯片共有多少个基本单元电路(简称存储基元)?欲设计一种具有上述同样多存储基元的芯片,要求对芯片字长的选择应满足地址线和数据线的总和为最小,试确定这种芯片的地址线和数据线,并说明有几种解答。

4.14 某8位微型计算机地址码为18位,若使用4 K×4位的RAM芯片组成模块板结构的存储器,试问:

- (1) 该机所允许的最大主存空间是多少?
- (2) 若每个模块板为32 K×8位,共需几个模块板?
- (3) 每个模块板内共有几片RAM芯片?
- (4) 共有多少片RAM?
- (5) CPU如何选择各模块板?

4.15 设CPU共有16根地址线,8根数据线,并用 \overline{MREQ} (低电平有效)作访存控制信号, R/\overline{W} 作读/写命令信号(高电平为读,低电平为写)。现有这些存储芯片:ROM(2 K×8位,4 K×4位,8 K×8位),RAM(1 K×4位,2 K×8位,4 K×8位)及74138译码器和其他门电路(门电路自定)。

试从上述规格中选用合适的芯片,画出CPU和存储芯片的连接图。要求如下:

- (1) 最小4 K地址为系统程序区,4096~16383地址范围为用户程序区。
- (2) 指出选用的存储芯片类型及数量。
- (3) 详细画出片选逻辑。

4.16 CPU假设同上题,现有8片8 K×8位的RAM芯片与CPU相连。

- (1) 用74138译码器画出CPU与存储芯片的连接图。
- (2) 写出每片RAM的地址范围。

(3) 如果运行时发现不论往哪片RAM写入数据,以A000H为起始地址的存储芯片都有与其相同的数据,分析故障原因。

^① 将存储器分成若干个容量相等的区域,每一个区域可看作一个页面。

(4) 根据(1)的连接图,若出现地址线 A_{13} 与 CPU 断线,并搭接到高电平上,将出现什么后果?

4.17 写出 1100、1101、1110、1111 对应的汉明码。

4.18 已知接收到的汉明码(按配偶原则配置)为 1100100、1100111、1100000、1100001,检查上述代码是否出错?第几位出错?

4.19 已知接收到下列汉明码,分别写出它们所对应的欲传送代码。

1100000(按偶性配置)

1100010(按偶性配置)

1101001(按偶性配置)

0011001(按奇性配置)

1000000(按奇性配置)

1110001(按奇性配置)

4.20 欲传送的二进制代码为 1001101,用奇校验来确定其对应的汉明码,若在第 6 位出错,说明纠错过程。

4.21 为什么在汉明码纠错过程中,新的检测位 $P_4P_2P_1$ 的状态即指出了编码中错误的信息位?

4.22 某机字长为 16 位,常规的存储空间为 64 K 字,若想不改用其他高速的存储芯片,而使访存速度提高到 8 倍,可采取什么措施?画图说明。

4.23 设 CPU 共有 16 根地址线,8 根数据线,并用 $\overline{M}/\overline{IO}$ 作为访问存储器或 I/O 的控制信号(高电平为访存,低电平为访 I/O), \overline{WR} (低电平有效)为写命令, \overline{RD} (低电平有效)为读命令。设计一个容量为 64 KB 的采用低位交叉编址的 8 体并行结构存储器。现有右图所示的存储芯片及 74138 译码器。

画出 CPU 和存储芯片(芯片容量自定)的连接图,并写出图中每个存储芯片的地址范围(用十六进制数表示)。

4.24 一个 4 体低位交叉的存储器,假设存取周期为 T ,CPU 每隔 $1/4$ 存取周期启动一个存储体,试问依次访问 64 个字需多少个存取周期?

4.25 什么是程序访问的局部性?存储系统中哪一级采用了程序访问的局部性原理?

4.26 计算机中设置 Cache 的作用是什么?能不能把 Cache 的容量扩大,最后取代主存,为什么?

4.27 Cache 制作在 CPU 芯片内有什么好处?将指令 Cache 和数据 Cache 分开又有什么好处?

4.28 设主存容量为 256 K 字,Cache 容量为 2 K 字,块长为 4。

(1) 设计 Cache 地址格式,Cache 中可装入多少块数据?

(2) 在直接映射方式下,设计主存地址格式。

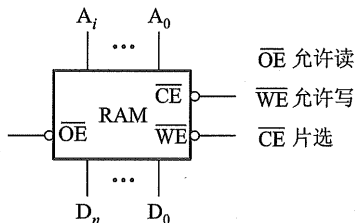
(3) 在四路组相联映射方式下,设计主存地址格式。

(4) 在全相联映射方式下,设计主存地址格式。

(5) 若存储字长为 32 位,存储器按字节寻址,写出上述三种映射方式下主存的地址格式。

4.29 假设 CPU 执行某段程序时共访问 Cache 命中 4 800 次,访问主存 200 次,已知 Cache 的存取周期是 30 ns,主存的存取周期是 150 ns,求 Cache 的命中率以及 Cache-主存系统的平均访问时间和效率,试问该系统的性能提高了多少?

4.30 一个组相联映射的 Cache 由 64 块组成,每组内包含 4 块。主存包含 4 096 块,每块由 128 字组成,访



存地址为字地址。试问主存和 Cache 的地址各为几位?画出主存的地址格式。

4.31 设主存容量为 1 MB,采用直接映射方式的 Cache 容量为 16 KB,块长为 4,每字 32 位。试问主存地址为 ABCDEH 的存储单元在 Cache 中的什么位置?

4.32 设某机主存容量为 4 MB,Cache 容量为 16 KB,每字块有 8 个字,每字 32 位,设计一个四路组相联映射(即 Cache 每组内共有 4 个字块)的 Cache 组织。

(1) 画出主存地址字段中各段的位数。

(2) 设 Cache 的初态为空,CPU 依次从主存第 0,1,2,⋯,89 号单元读出 90 个字(主存一次读出一个字),并重复按此次序读 8 次,问命中率是多少?

(3) 若 Cache 的速度是主存的 6 倍,试问有 Cache 和无 Cache 相比,速度约提高多少倍?

4.33 简要说明提高访存速度可采取的措施。

4.34 反映主存和外存的速度指标有何不同?

4.35 画出 RZ、NRZ、NRZ1、PE、FM 写入数字串 1011001 的写电流波形图。

4.36 以写入 10010110 为例,比较调频制和改进调频制的写电流波形图。

4.37 画出调相制记录 01100010 的驱动电流、记录磁通、感应电势、同步脉冲及读出代码等几种波形。

4.38 磁盘组有 6 片磁盘,最外两侧盘面可以记录,存储区域内径 22 cm,外径 33 cm,道密度为 40 道/cm,内层密度为 400 位/cm,转速 3 600 r/min。

(1) 共有多少存储面可用?

(2) 共有多少柱面?

(3) 盘组总存储容量是多少?

(4) 数据传输率是多少?

4.39 某磁盘存储器转速为 3 000 r/min,共有 4 个记录盘面,每毫米 5 道,每道记录信息 12 288 字节,最小磁道直径为 230 mm,共有 275 道,求:

(1) 磁盘存储器的存储容量。

(2) 最高位密度(最小磁道的位密度)和最低位密度。

(3) 磁盘数据传输率。

(4) 平均等待时间。

4.40 采用定长数据块记录格式的磁盘存储器,直接寻址的最小单位是什么?寻址命令中如何表示磁盘地址?

4.41 设有效信息为 110,试用生成多项式 $G(x) = 11011$ 将其编成循环冗余校验码。

4.42 有一个(7,4)码,生成多项式 $G(x) = x^3 + x + 1$,写出代码 1001 的循环冗余校验码。

4.43 磁表面存储器和光盘存储器记录信息的原理有何不同?

4.44 试从存储容量、存取速度、使用寿命和应用场合方面比较磁盘、磁带和光盘存储器。

附录 4A 相联存储器

相联存储器既可按地址寻址,又可按内容(通常是某些字段)寻址,为与传统存储器区别,又称为按内容寻址的存储器。

相联存储器的每个字由若干字段组成,每个字段描述了一个对象的属性,也称一个内容。例如,在存储学生信息的相联存储器中,可分为学号、姓名、年龄、班号、成绩等字段(参见图 4.82)。

相联存储器的基本组成如图 4.81 所示。

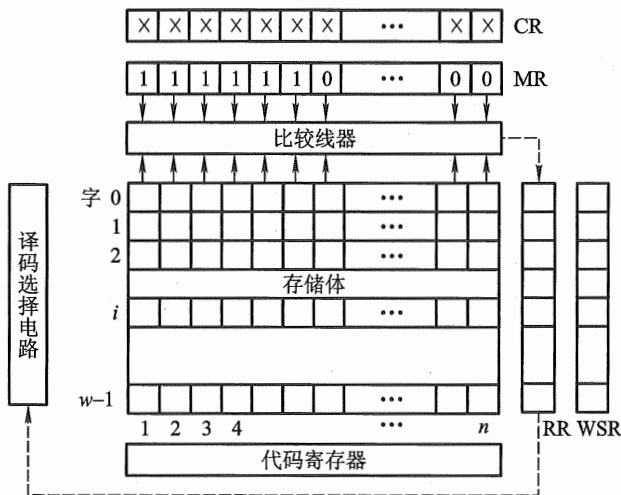


图 4.81 相联存储器基本组成框图

图中检索寄存器 CR 用来存放检索字,其位数与相联存储器的字长相等。屏蔽寄存器 MR 用来存放屏蔽码,其位数与检索寄存器位数相同,其内容与需要检索的字段有关。如需检索 CR 的高 6 位字段(称为检索项),则 MR 的高 6 位为“1”,其余各位为“0”,即把 CR 中的第 7~ n 位屏蔽掉,也即这些位不参加比较。比较线路是把检索项和所有存储单元的相应位进行比较,如果比较结果相等,就将符合寄存器 RR 的相应位置“1”。RR 又称为查找结果寄存器,其位数等于相联存储器的字数。如果比较结果第 i 个字满足要求,则 RR 的第 i 位为“1”,其余各位为“0”;如果同时有 5 个字都满足要求,则 RR 中就有 5 位为“1”。有的相联存储器还设有字选择寄存器 WSR,用来确定哪些存储字参与检索。若 WSR 某位为“1”,则表示对应的存储字参与检索,而对应 WSR 某位为“0”的存储字则不参与检索。可见 WSR 的位数与存储器字数相同。代码寄存器用来存放从存储体中读出的代码,或存放写至存储体中的代码。

相联存储器有三种基本操作:读、写、检索(比较)。读、写操作与传统存储器相同,检索只能按内容进行。例如,某系学生的考试成绩已存入相联存储器中,如图 4.82 所示。要求列出总分在 580~600 分范围内的学生名单,可通过两次查找来完成。第一次找出总分大于 579 的学生名单,第二次找出总分小于 601 的学生名单。可见总分字段是关键字,故需要将 MR 中对应的位置成“1”,其他字段置成“0”。第一次查找时,CR 中的“总分”字段是 579(二进制表

示),查找结果送入RR。第二次查找时,将CR中“总分”字段改为“601”,并且将RR的内容送至WSR,这样,第二次查找只需查WSR中对应“1”的各个存储字。最后将查找结果送入RR,此时RR中为“1”的各位所对应的学生,其成绩便在580~600分之间。通过打印机将名单打印出来。

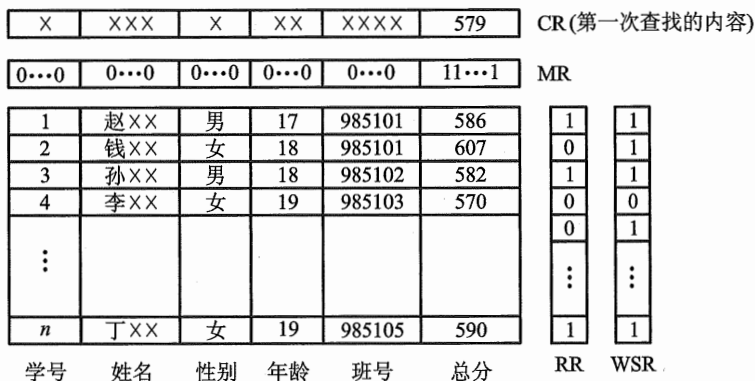


图 4.82 相联存储器检索举例

这里需要特别指出的是,相联存储器每次查找是将所有存储字的相关字段与检索项同时进行比较,这是由相联存储器的具体电路实现的。如果是按地址访问的存储器,查找时则必须一次读出一个存储字,逐一与检索项进行比较。如果设存储器有 M 个单元,那么按地址访问的存储器检索出某一单元,平均需进行 $M/2$ 次操作,而相联存储器仅需进行一次检索操作。由此可见,相联存储器大大提高了处理速度。

相联存储器还可以进行各种比较,如大于、小于、相等、不等、求最大值、求最小值、相似、接近以及其他各种类型的逻辑检索。因此,相联存储器的每个单元不仅能存储,还要能进行逻辑运算,需增加很多逻辑电路,所以也称为分布逻辑存储器。显然,其电路比一般存储器复杂得多,故相联存储芯片比一般存储芯片昂贵。随着大规模集成电路集成度的提高,相联存储芯片已由4 K位、8 K位发展到20 K位,商品化容量已经达到256×48位。

相联存储器的原理在Cache中得到应用。例如,在Cache中将主存的字块标记同时与每个缓存字块的“标记”进行比较,就可迅速判断出该主存字块是否“命中”。若比较相等,表示命中,即可从缓存中读出信息;若不等,即不命中,则需将新的主存块调入缓存。

此外,相联存储器还广泛应用于虚拟存储器中,还常用于数据库和知识库中。近年来,相联存储器在语音识别、图像处理、数据流计算机和Prolog机中也都有所应用。

第 5 章 输入输出系统

除了 CPU 和存储器两大模块外,计算机硬件系统的第三个关键部分是输入输出模块,又称输入输出系统。随着计算机系统的不断发展,应用范围的不断扩大,I/O 设备的数量和种类也越来越多,它们与主机的联络方式及信息的交换方式也各不相同。因此,输入输出系统涉及的内容极其繁杂,既包括具体的各类 I/O 设备,又包括各种不同的 I/O 设备如何与主机交换信息。本章重点分析 I/O 设备与主机交换信息的三种控制方式(程序查询、中断和 DMA)及其相应的接口功能和组成,对几种常用的 I/O 设备也进行简单介绍,旨在使读者对输入输出系统有一个较清晰的认识,进一步加深对整机工作的理解。

5.1 概述

5.1.1 输入输出系统的发展概况

输入输出系统的发展大致可分为 4 个阶段。

1. 早期阶段

早期的 I/O 设备种类较少,I/O 设备与主存交换信息都必须通过 CPU,如图 5.1 所示。

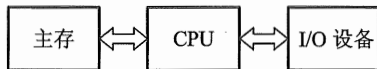


图 5.1 I/O 设备通过 CPU 与主存交换信息

这种交换方式延续了相当长的时间。当时的 I/O 设备具有以下几个特点。

- 每个 I/O 设备都必须配有一套独立的逻辑电路与 CPU 相连,用来实现 I/O 设备与主机之间的信息交换,因此线路十分散乱、庞杂。
- 输入输出过程是穿插在 CPU 执行程序过程之中进行的,当 I/O 设备与主机交换信息时,CPU 不得不停止各种运算,因此,I/O 设备与 CPU 是按串行方式工作的,极浪费时间。
- 每个 I/O 设备的逻辑控制电路与 CPU 的控制器紧密构成一个不可分割的整体,它们彼此依赖,相互牵连,因此,欲增添、撤减或更换 I/O 设备是非常困难的。

在这个阶段中,计算机系统硬件价格十分昂贵,机器运行速度不高,配置的 I/O 设备不多,主机与 I/O 设备之间交换的信息量也不大,计算机应用尚未普及。

2. 接口模块和 DMA 阶段

这个阶段 I/O 设备通过接口模块与主机连接,计算机系统采用了总线结构,如图 5.2 所示。

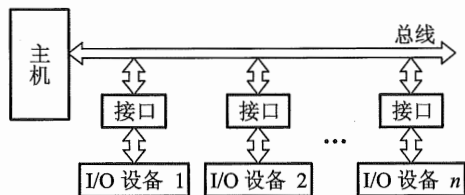


图 5.2 I/O 设备通过接口与主机交换信息

通常,在接口中都设有数据通路和控制通路。数据经过接口既起到缓冲作用,又可完成串-并变换。控制通路用以传送 CPU 向 I/O 设备发出的各种控制命令,或使 CPU 接受来自 I/O 设备的反馈信号。许多接口还能满足中断请求处理的要求,使 I/O 设备与 CPU 可按并行方式工作,大大地提高了 CPU 的工作效率。采用接口技术还可以使多台 I/O 设备分时占用总线,使多台 I/O 设备互相之间也可实现并行工作方式,有利于整机工作效率的提高。

虽然这个阶段实现了 CPU 和 I/O 设备并行工作,但是在主机与 I/O 设备交换信息时,CPU 要中断现行程序,即 CPU 与 I/O 设备还不能做到绝对的并行工作。

为了进一步提高 CPU 的工作效率,又出现了直接存储器存取(Direct Memory Access, DMA)技术,其特点是 I/O 设备与主存之间有一条直接数据通路,I/O 设备可以与主存直接交换信息,使 CPU 在 I/O 设备与主存交换信息时能继续完成自身的工作,故资源利用率得到了进一步提高。

3. 具有通道结构的阶段

在小型和微型计算机中,采用 DMA 方式可实现高速 I/O 设备与主机之间成组数据的交换,但在大中型计算机中,I/O 设备配置繁多,数据传送频繁,若仍采用 DMA 方式会出现一系列问题。

① 如果每台 I/O 设备都配置专用的 DMA 接口,不仅增加了硬件成本,而且为了解决众多 DMA 接口同时访问主存的冲突问题,会使控制变得十分复杂。

② CPU 需要对众多的 DMA 接口进行管理,同样会占用 CPU 的工作时间,而且因频繁地进入周期挪用阶段,也会直接影响 CPU 的整体工作效率(详见 5.6 节)。

因此在大中型计算机系统中,采用 I/O 通道的方式进行数据交换。图 5.3 所示为具有通道结构的计算机系统。

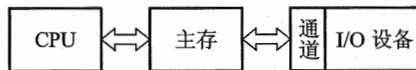


图 5.3 I/O 设备通过通道与主机交换信息

通道是用来负责管理 I/O 设备以及实现主存与 I/O 设备之间交换信息的部件,可以视为一种具有特殊功能的处理器。通道有专用的通道指令,能独立地执行用通道指令所编写的输入输出程序,但不是一个完全独立的处理器。它依据 CPU 的 I/O 指令进行启动、停止或改变工作状态,是从属于 CPU 的一个专用处理器。依赖通道管理的 I/O 设备在与主机交换信息时,CPU 不直接参与管理,故提高了 CPU 的资源利用率。

4. 具有 I/O 处理机的阶段

输入输出系统发展到第四阶段,出现了 I/O 处理机。I/O 处理机又称为外围处理机 (Peripheral Processor),它基本独立于主机工作,既可完成 I/O 通道要完成的 I/O 控制,又可完成码制变换,格式处理,数据块检错、纠错等操作。具有 I/O 处理机的输入输出系统与 CPU 工作的并行性更高,这说明 I/O 系统对主机来说具有更大的独立性。

本章主要介绍第二阶段的输入输出系统,有关通道及 I/O 处理机管理 I/O 系统的内容将在“计算机体系结构”课程中讲述。

5.1.2 输入输出系统的组成

输入输出系统由 I/O 软件和 I/O 硬件两部分组成。

1. I/O 软件

输入输出系统软件的主要任务如下:

- ① 将用户编制的程序(或数据)输入主机内。
- ② 将运算结果输送给用户。
- ③ 实现输入输出系统与主机工作的协调等。

不同结构的输入输出系统所采用的软件技术差异很大。一般而言,当采用接口模块方式时,应用机器指令系统中的 I/O 指令及系统软件中的管理程序便可使 I/O 设备与主机协调工作。当采用通道管理方式时,除 I/O 指令外,还必须有通道指令及相应的操作系统。即使都采用操作系统,不同的机器其操作系统的复杂程度差异也是很大的。

(1) I/O 指令

I/O 指令是机器指令的一类,其指令格式与其他指令既有相似之处,又有所不同。I/O 指令可以和其他机器指令的字长相等,但它还应该能反映 CPU 与 I/O 设备交换信息的各种特点,如它必须反映出对多台 I/O 设备的选择,以及在完成信息交换过程中,对不同设备应做哪些具体操作等。图 5.4 示意了 I/O 指令的一般格式。

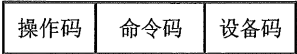


图 5.4 I/O 指令的一般格式

图中的操作码字段可作为 I/O 指令与其他指令(如访存指令、算逻指令、控制指令等)的判别代码;命令码体现 I/O 设备的具体操作;设备码是多台 I/O 设备的选择码。

I/O 指令的命令码一般可表述如下几种情况。

- 将数据从 I/O 设备输入主机。例如,将某台设备接口电路的数据缓冲寄存器中的数据读

入 CPU 的某个寄存器(如累加器 ACC)。

- 将数据从主机输出至 I/O 设备。例如,将 CPU 的某个寄存器(如 ACC)中的数据写入某台设备接口电路的数据缓冲寄存器内。

- 状态测试。利用命令码检测各个 I/O 设备所处的状态是“忙”(Busy)还是“准备就绪”(Ready),以便决定下一步是否可进入主机与 I/O 设备交换信息的阶段。

- 形成某些操作命令。不同 I/O 设备与主机交换信息时,需要完成不同的操作。例如,磁带机需要正转、反转、读、写、写文件结束等;对于磁盘驱动器,需要读扇区、写扇区、找磁道、扫描记录标识符等。这里值得注意的是,在第 4 章中,按磁盘机和磁带机的功能来看,它们都被视为存储系统的一部分;但从管理角度来看,调用这些设备与调用其他 I/O 设备又有共同之处。因此,本章又将它们视为 I/O 设备。

I/O 指令的设备码相当于设备的地址。只有对繁多的 I/O 设备赋以不同的编号,才能准确选择某台设备与主机交换信息。

(2) 通道指令

通道指令是对具有通道的 I/O 系统专门设置的指令,这类指令一般用以指明参与传送(写入或读取)的数据组在主存中的首地址;指明需要传送的字节数或所传送数据组的末地址;指明所选设备的设备码及完成某种操作的命令码。这类指令的位数一般较长,如 IBM 370 机的通道指令为 64 位。

通道指令又称为通道控制字(Channel Control Word, CCW),它是通道用于执行 I/O 操作的指令,可以由管理程序存放在主存的任何地方,由通道从主存中取出并执行。通道程序即由通道指令组成,它完成某种外围设备与主存之间传送信息的操作。例如,将磁带记录区的部分内容送到指定的主存缓冲区内。

通道指令是通道自身的指令,用来执行 I/O 操作,如读、写、磁带走带及磁盘找道等。而 I/O 指令是 CPU 指令系统的一部分,是 CPU 用来控制输入输出操作的指令,由 CPU 译码后执行。在具有通道结构的计算机中,I/O 指令不实现 I/O 数据传送,主要完成启、停 I/O 设备,查询通道和 I/O 设备的状态及控制通道所做的其他操作。具有通道指令的计算机,一旦 CPU 执行了启动 I/O 设备的指令,就由通道来代替 CPU 对 I/O 设备的管理。

2. I/O 硬件

输入输出系统的硬件组成是多种多样的,在带有接口的 I/O 系统中,一般包括接口模块及 I/O 设备两大部分。图 5.2 中的接口电路实际上包含许多数据传送通路和有关数据,还包含控制信号通路及其相应的逻辑电路(详见 5.3 节)。

图 5.5 是具有通道的 I/O 系统的示意图。

一个通道可以和一个以上的设备控制器相连,一个设备控制器又可以控制若干台同一类型的设备。例如,IBM 360 系统的一个通道可以连接 8 个设备控制器,一个设备控制器又与 8 台设备相连,因此,一个通道可以管理 64 台设备。如果一台计算机有 6 个通道,便可带动 384 台设备。当然,实际上由于设备利用率和通道的频带影响,主机不可能带动这么多的设备。

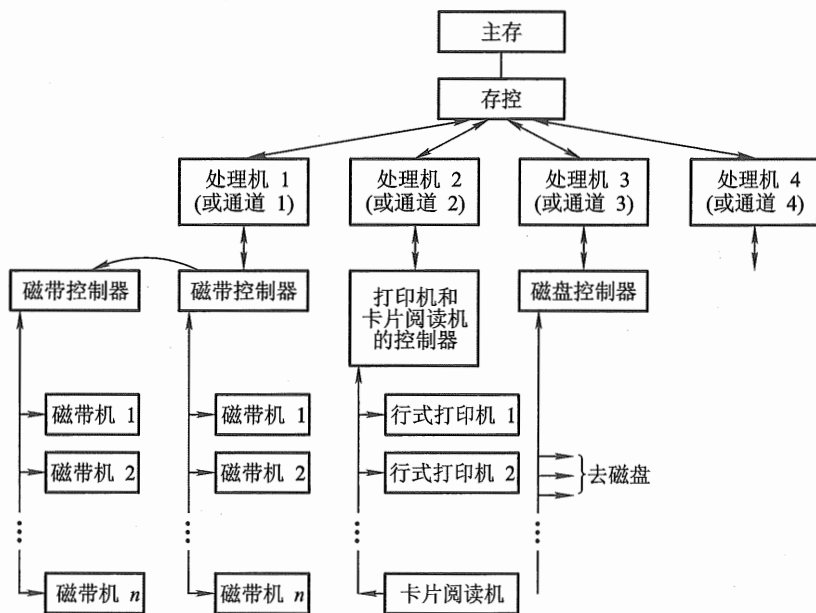


图 5.5 具有通道的 I/O 系统

5.1.3 I/O 设备与主机的联系方式

I/O 设备与主机交换信息和 CPU 与主存交换信息相比,有许多不同点。例如,CPU 如何对 I/O 设备编址;如何寻找 I/O 设备号;信息传送是逐位串行还是多位并行;I/O 设备与主机以什么方式进行联络,使它们彼此都知道对方处于何种状态;I/O 设备与主机是怎么连接的,等等。这一系列问题统称为 I/O 设备与主机的联系方式。

1. I/O 设备编址方式

通常将 I/O 设备码看作地址码,对 I/O 地址码的编址可采用两种方式:统一编址或不统一编址。统一编址就是将 I/O 地址看作存储器地址的一部分。例如,在 64 K 地址的存储空间中,划出 8 K 地址作为 I/O 设备的地址,凡是在这 8 K 地址范围内的访问,就是对 I/O 设备的访问,所用的指令与访存指令相似。不统一编址就是指 I/O 地址和存储器地址是分开的,所有对 I/O 设备的访问必须有专用的 I/O 指令。显然统一编址占用了存储空间,减少了主存容量,但无须专用的 I/O 指令。不统一编址由于不占用主存空间,故不影响主存容量,但需设 I/O 专用指令。因此,设计机器时,需根据实际情况权衡考虑选取何种编址方式。

当设备通过接口与主机相连时,CPU 可以通过接口地址来访问 I/O 设备。

2. 设备寻址

由于每台设备都赋予一个设备号,因此,当要启动某一设备时,可由 I/O 指令的设备码字段