

▲图3-26 简单的LED电路

图3-27是我的LED的照片，它按照前面的描述连接。看看这光芒！希望你的LED在电路完成时也能亮起来。

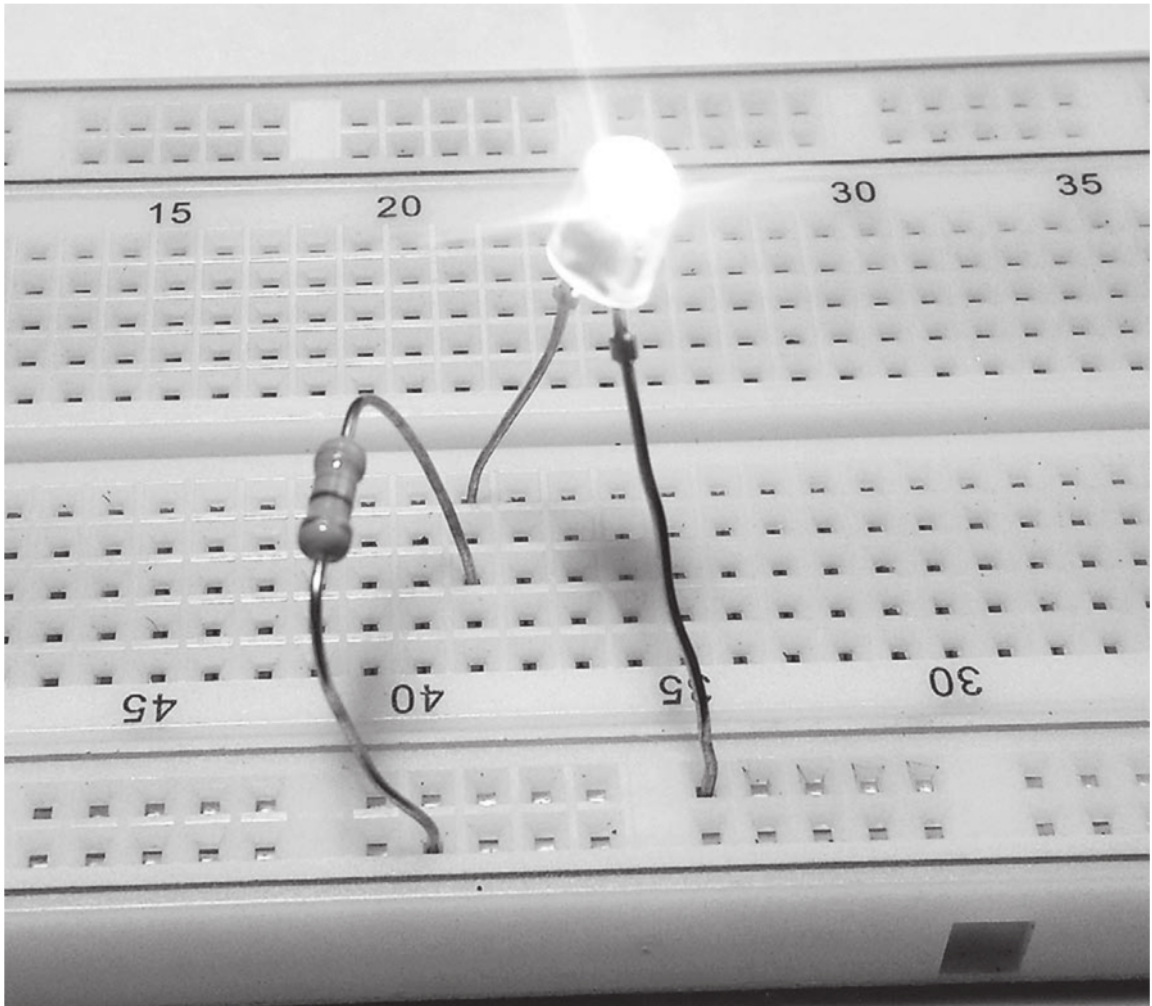


图3-27 发光的LED，这里没有展示连接的电池

第4章

数字电路

到目前为止，我们已经介绍了计算机的两个方面。首先，计算机在0/1二进制系统中工作。其次，计算机是建立在电路上的电子设备。现在，是时候把这两个方面结合起来了。本章将定义数字电路的含义。我们将研究实现数字电路的方法，探讨晶体管在其中所扮演的角色。最后，我们将研究逻辑门和集成电路，它们是我们将在后面章节介绍的更复杂组件的构建块。

4.1 什么是数字电路

你可能已经注意到，我们在第3章搭建的电路不是数字电路——它们是模拟电路。在这些电路中，电压、电流和电阻的值可以在很大范围内变化。这并不奇怪：我们的世界本身就是模拟世界！不过，计算机是在数字领域中工作的，要理解计算机，就需要了解数字电路。如果我们想让电路是数字的，首先必须在电子学的背景下定义其含义，这样我们就可以利用模拟组件来搭建数字电路。

数字电路处理表示有限状态的信号。本书涉及的是二进制数字电路，所以只考虑0和1两种状态。我们一般用电压来表示数字电路中的0或1，其中0表示低电压，1表示高电压。通常，“低电压”意味着0V，“高电压”往往是5V、3.3V或1.8V，具体值取决于电路的设计。实际上，数字电路不需要精确的电压来记录1或0，相反，常常是用某电压范围来记录1或0。例如，在标称5V的数字电路中，2~5V之间的任何电压都被记录为1，0~0.8V之间的任何电压都被视为0。任何其他电压等级都会导致电路的未定义行为，应该避免。

一般，接地是数字电路中的最低电压，电路中所有其他的电压相对于接地而言都是正的。如果数字电路由电池供电，我们就认为电池的负极是

接地的。其他类型的DC电源也是这样的，负极被认为是接地的。

当说到数字电路中的0和1时，会出现大量的术语和缩写，它们表示的意思都是一样的。这些术语常常可以互换使用。下面是一些常见的表示0和1的术语：

□0：低电压、低电平、LO、关、接地、GND、假；

□1：高电压、高电平、HI、开、 $V+$ 、真。

4.2 用机械开关实现逻辑运算

现在我们已经确定了用高电压和低电压表示数字电路中的1和0，接下来就考虑如何构建一个数字电路。我们想要一个电路，其输入和输出电压始终是预定的高值或低值，或者至少在允许范围之内。为了完成这个任务，我们引入一个非常简单和熟悉的电路元件：机械开关。开关很有用，因为它本质上就是数字化的。它要么闭合，要么断开。当开关闭合时，它就像一根单纯的铜线，电流可以自由通过。当开关断开时，它就像一个开路，没有电流通过。我们用图4-1所示的符号表示开关。



图4-1 开关的电路图符号——断开（左），闭合（右）

开关符号传递了这样一个想法，即当开关断开时是开路；当开关闭合时是闭合电路。你可以把开关符号或开关本身看成可以打开或关闭的栅栏门。当开关闭合时，电流流经开关。在真实世界中，开关有各种形状和大小，如图4-2所示。

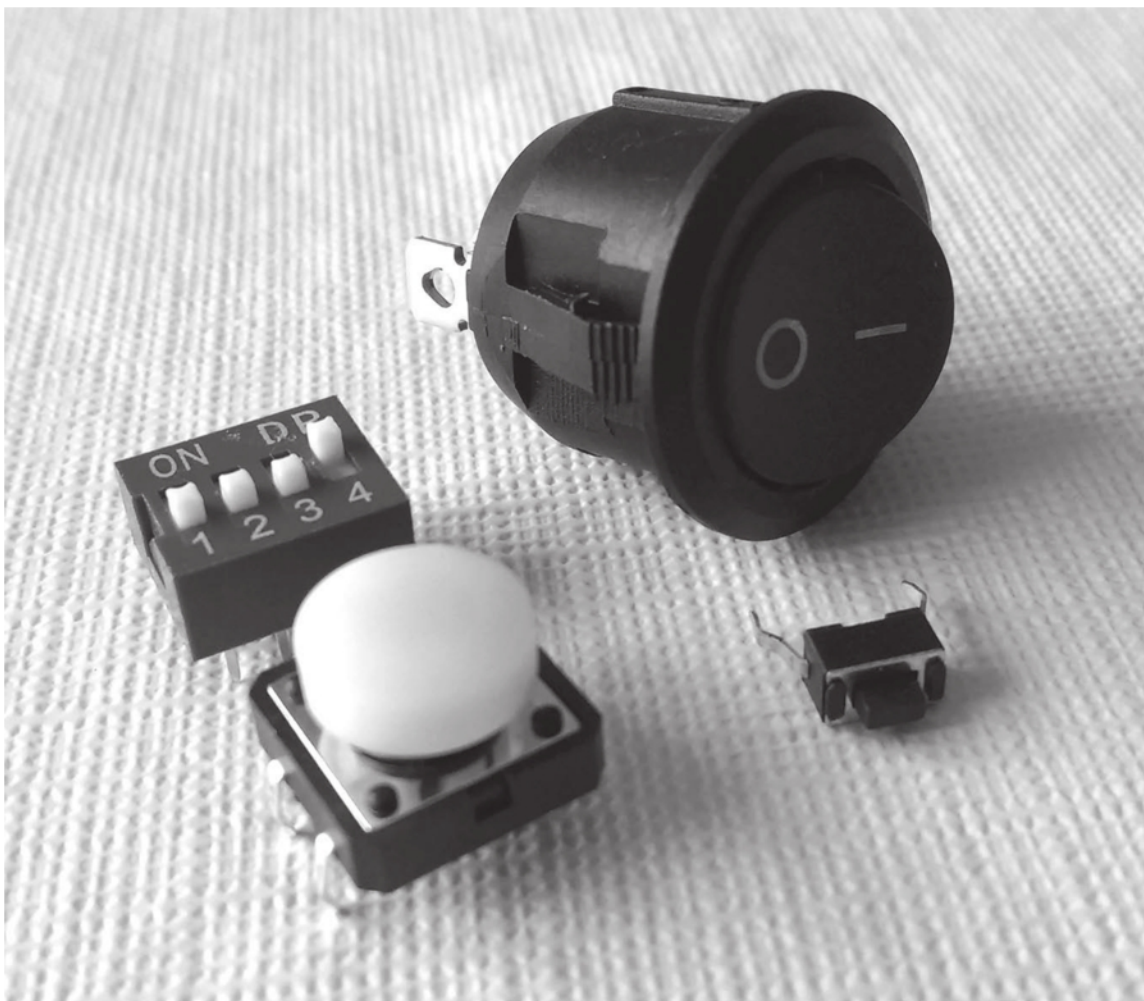


图4-2 一些开关

注意图4-2，离我们最近的两个开关是按钮，你可能不会把它们当作开关。按钮也称为瞬时开关，因为只有在按下按钮的时候开关才会闭合。释放按钮上的压力，开关就会断开。

现在我们已经引入了一个容易打开和关闭的电路元件，就让我们用开关来构建一个数字电路，使其行为类似于AND运算符。如果你还记得第2章的内容的话，那么就会知道，仅当两个输入都为1时，逻辑AND的输出才为1，否则输出都为0。提醒一下，表4-1重复给出了AND的真值表。

表4-1 AND真值表

| <i>A</i> | <i>B</i> | 输出 |
|----------|----------|----|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

现在，我们按照下面的规则把它转换成电路：

□输入*A*和*B*用机械开关表示。用打开的开关表示0，用关闭的开关表示1。

□输出由电路中特定点的电压决定，称为*V*。

out

□如果*V*近似为5V，输出就是1，如果*V*近似为0V，输出就是0。

outout

考虑图4-3所示的电路，这是用开关实现的逻辑AND。

只要图4-3中的任何一个开关是断开的（0），就没有电流流动，*V*为0V。只要两个开关都是闭合的（1），就能形成一条接地的路径，电流流动，*V*为5V。也就是说，如果*A*和*B*都是1，那么输出就为1。

outout

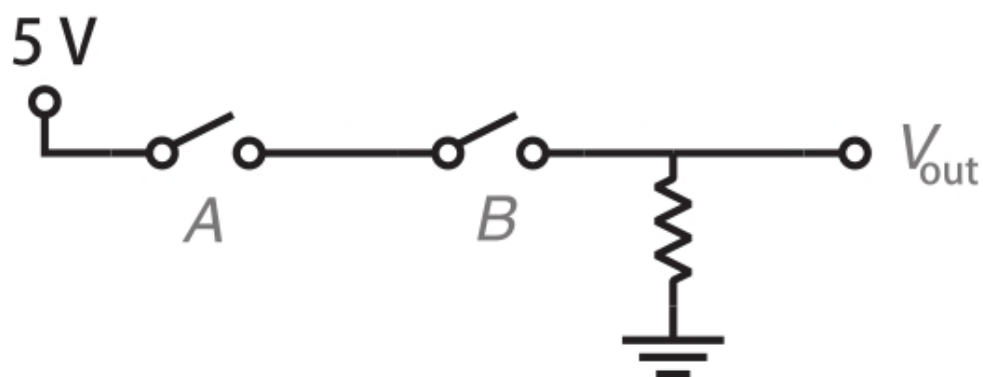


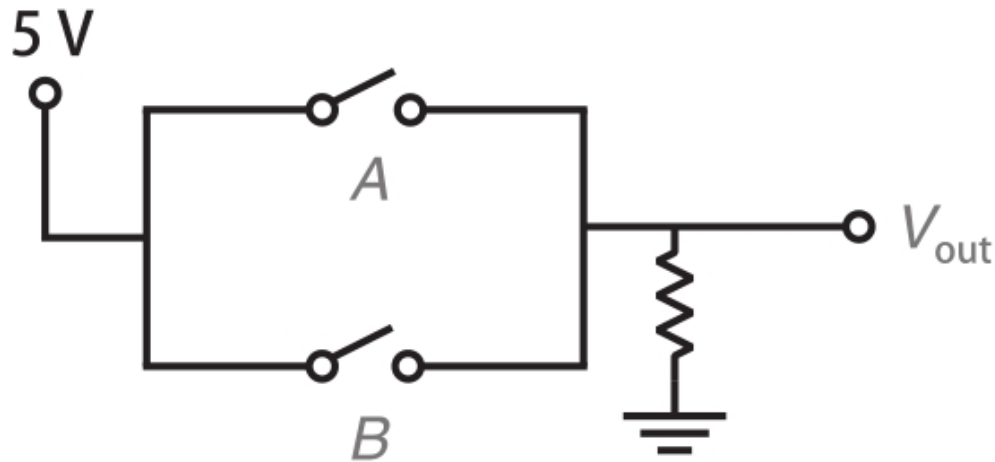
图4-3 用开关实现的逻辑AND

让我们对逻辑OR采用同样的方法。OR的真值表如表4-2所示。

看一下图4-4中的电路，这是用开关实现的逻辑OR。

▼表4-2 OR真值表

| A | B | 输出 |
|-----|-----|----|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |



▲图4-4 用开关实现的逻辑OR

在图4-4中，当两个开关都断开（0）时，没有电流经过， V 为0V，即逻辑0。当任何一个开关闭合（1）时，就会有电流经过， V 为5V。也就是说，如果A或B是1，那么输出就是1。

outout

4.3 神奇的晶体管

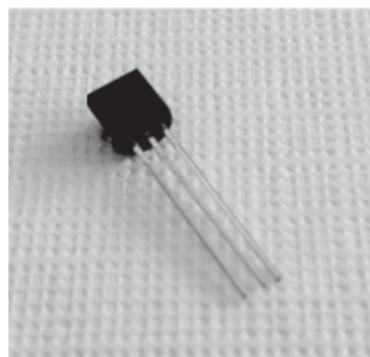
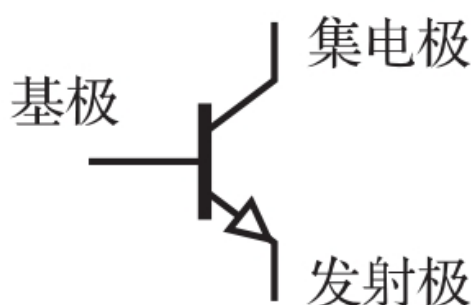
在我们设计数字电路的任务中，刚才讨论的基于开关的电路是一个很好的起点。但是，在计算机设备中，我们实际上不能使用机械开关。计算机的输入数量巨大，通过切换开关来控制这些输入不是很好的设计。此外，计算机设备需要把多个逻辑电路连接到一起，使一个电路的输出成为另一个电路的输入。要实现这一点，开关需要电气控制，而不是机械控制。我们不想要机械开关，想要电子开关。幸运的是，有个电路元件可以当作电子开关：晶体管！

晶体管是一种控制电流通断（开关功能）或放大电流的器件。在这里，我们重点关注晶体管的开关功能。晶体管是现代电子产品（包括计算机设备）的基础。晶体管主要有两种类型：双极结晶体管

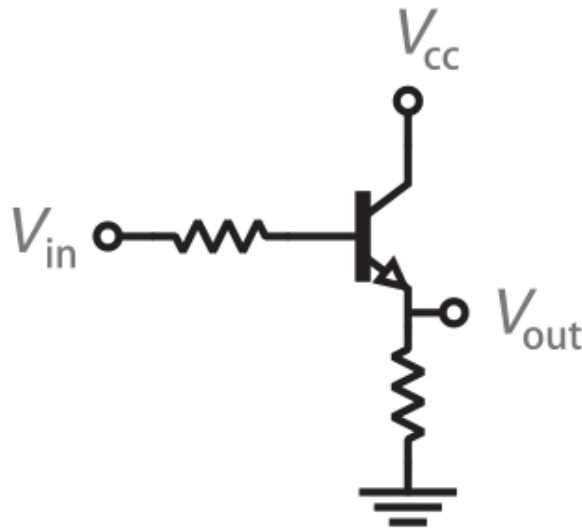
(Bipolar Junction Transistor, BJT) 和场效应晶体管 (Field-Effect Transistor, FET)。这两种类型的差异与我们这里的讨论无关，为了简单起见，我们只关注一种类型：BJT。

BJT有三个端子：基极、集电极和发射极。BJT有两种类型：NPN和PNP。两者的差异在于它们对基极电流应用的响应方式。在这里，我们关注的是NPN BJT。图4-5给出了NPN晶体管的电路图符号和照片。

在NPN晶体管中，在基极施加小电流可使更大的电流从集电极流向发射极。换句话说，如果我们把晶体管当作开关，那么在基极施加电流就像打开晶体管一样，而移除电流就像关闭晶体管。让我们看看晶体管怎样用作电子开关，如图4-6所示。



▲图4-5 NPN晶体管的电路图符号（左）和照片（右）



▲图4-6 用作开关的NPN晶体管

在图4-6中，NPN晶体管连接了一对电阻。 V 是施加到集电极的正电源电压。它为电路供电。 V 中的“cc”代表“公共集电极”

(common collector)， V 是NPN电路中正电源电压的典型名称。 V 是我们想要控制的电压，我们希望当作为开关的晶体管打开时，这个电压为高电压，当这个开关关闭时，这个电压为低电压。 V 充当开关的电气控制电压。我们可以用电压 V 来控制开关，而不是像开闭机械元件那样控制开关。

ccccccoutinin

让我们考虑一下，如果把 V 设置为低电压或高电压时会发生什么。如果 V 为低电压（如接地时），那么没有电流经过晶体管的基极。由于基极没有电流，因此晶体管集电极和发射极之间开路。这意味着 V 也为低电压，如图4-7所示。

ininout

图4-7的左边是我们正在讨论的晶体管电路，右边是表示同样状态的开关电路。换句话说，左边的电路实际上和右边的一样，右边只是用开关替换了晶体管，以表明在这种状态下，晶体管就像是断开的开关。

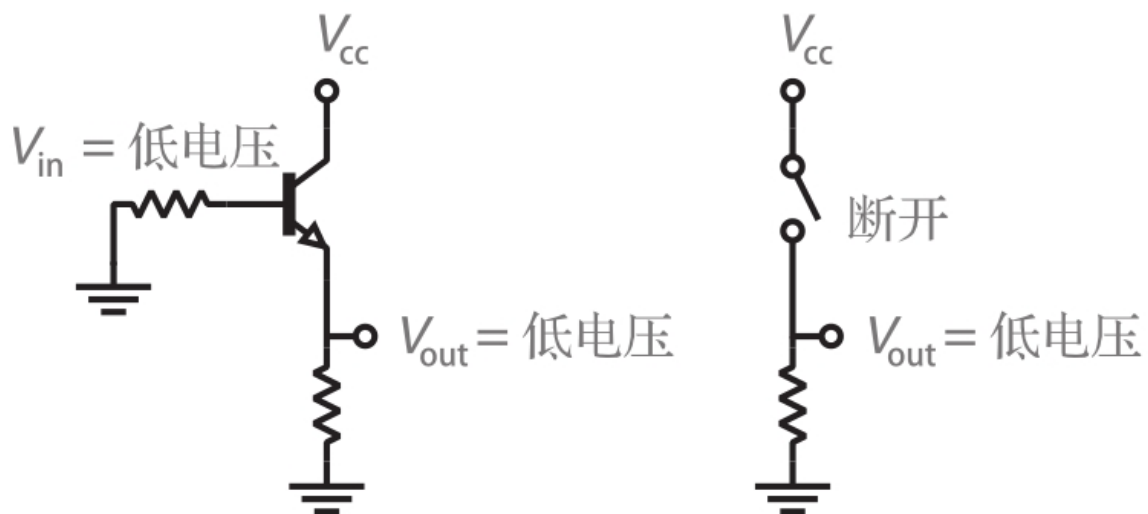


图4-7 NPN晶体管如处于断开状态的开关

如果 V 为低电压，那么没有电流经过；如果 V 为高电压，那么电流流向晶体管的基极。这个电流使得晶体管把电流从集电极传导到发射极。这意味着 V 有效连接到 V ，所以输出为高电压，如图4-8所示。

ininoutcc

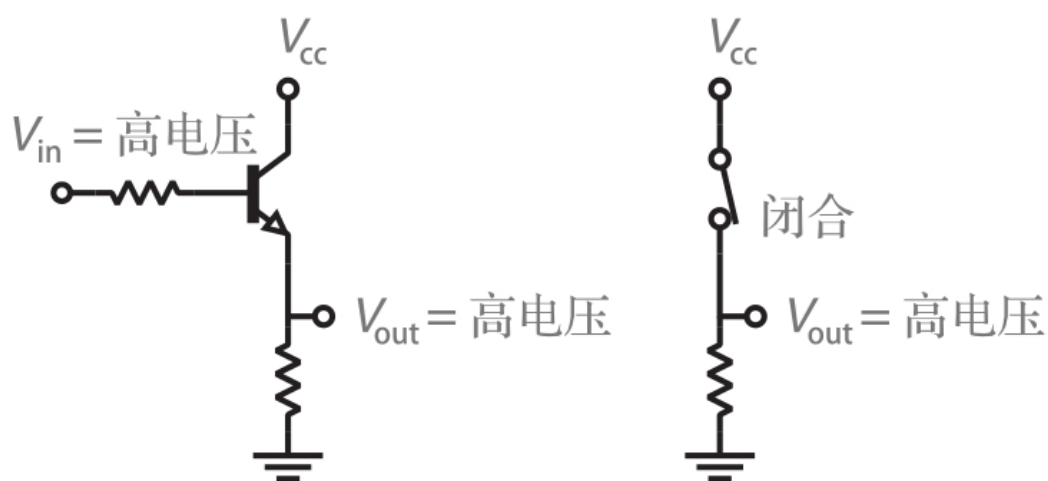


图4-8 NPN晶体管如处于闭合状态的开关

图4-8的左边是我们正在讨论的晶体管电路，右边是具有同样状态的开关电路，在这种状态下，晶体管就像是闭合的开关。

4.4 逻辑门

现在我们已经确定了晶体管可以当作电控开关，可以搭建电路组件来实现逻辑功能，其中的输入和输出可以是高电压和低电压。这种组件称为逻辑门。让我们从之前设计的AND电路开始，并用晶体管替换机械开关。这样做的好处是只需要改变电压就能修改电路的输入，不再需要拨动机械开关。虽然机械开关是人类和电路交互的好方法，但电子开关允许多个电路相互交互——一个电路的输出可以很容易成为另一个电路的输入。

前面我们用机械开关搭建了一个AND电路（见图4-3）。现在，我们用晶体管作为开关完成同样的事情，如图4-9所示。

在图4-9中，如果 V_A 和 V_B 是高电压（逻辑1），那么电流流经两个晶体管， V 也为高电压（逻辑1）。如果 V_A 和 V_B 是低电压（逻辑0），那么没有电流流动， V 也为低电压（逻辑0）。这个电路实现了逻辑AND。

outout

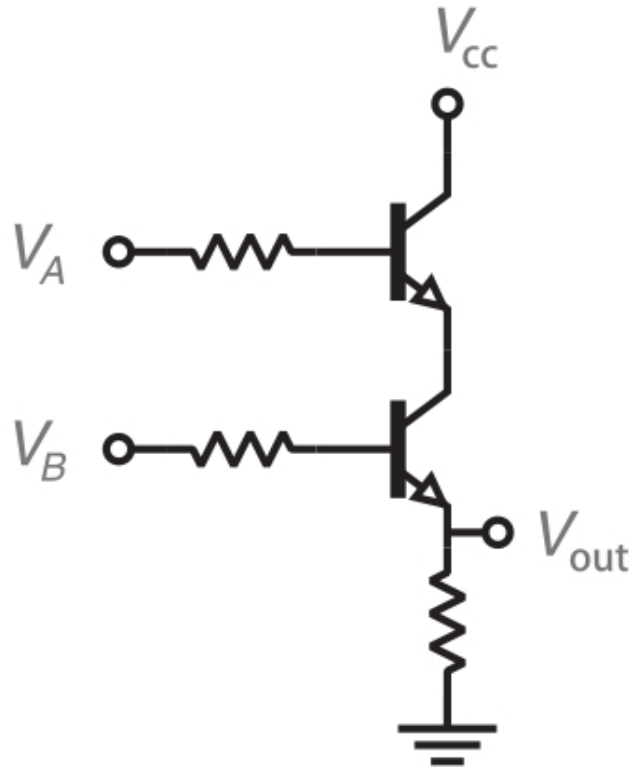


图4-9 用晶体管实现的逻辑AND

可以用类似的方法以晶体管实现逻辑OR。我把它作为练习和设计任务留给你。

练习4-1：用晶体管设计逻辑OR

画出逻辑OR电路的电路图，用晶体管作为输入 A 和输入 B 。采用图4-4所示的机械开关电路，但要用NPN晶体管代替开关。方案参见附录A。

注意

请参阅设计3，用晶体管搭建逻辑AND和逻辑OR的电路。

我们刚才看到了如何用晶体管和电阻搭建逻辑门，即实现逻辑功能的电路。从现在开始，我会隐藏实现逻辑门的细节，把整个门看作一个电路组件。这不仅是观察逻辑门的理论方法，也是这些电路元件实际的使用方

法。我们可以购买已经组装好并物理封装成一个组件的逻辑门，所以，一般没必要使用晶体管自己搭建逻辑门，除非是在教学练习时。各种逻辑门已经被定义了标准电路图符号，你可以在图4-10中看到一些常用的逻辑门电路图符号。




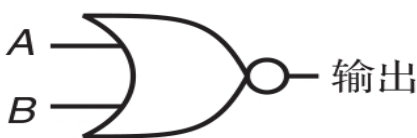
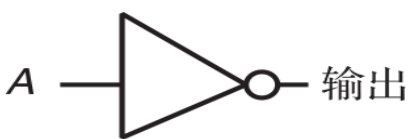
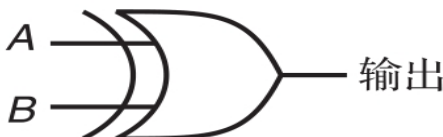
| 类型 | 符号 | 真值表 | | | | | | | | | | | | | | | |
|------|---|---|---|----|----|---|---|---|---|---|---|---|---|---|---|---|---|
| AND |  | <table><tr><th>A</th><th>B</th><th>输出</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table> | A | B | 输出 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 |
| A | B | 输出 | | | | | | | | | | | | | | | |
| 0 | 0 | 0 | | | | | | | | | | | | | | | |
| 0 | 1 | 0 | | | | | | | | | | | | | | | |
| 1 | 0 | 0 | | | | | | | | | | | | | | | |
| 1 | 1 | 1 | | | | | | | | | | | | | | | |
| OR |  | <table><tr><th>A</th><th>B</th><th>输出</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table> | A | B | 输出 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |
| A | B | 输出 | | | | | | | | | | | | | | | |
| 0 | 0 | 0 | | | | | | | | | | | | | | | |
| 0 | 1 | 1 | | | | | | | | | | | | | | | |
| 1 | 0 | 1 | | | | | | | | | | | | | | | |
| 1 | 1 | 1 | | | | | | | | | | | | | | | |
| NAND |  | <table><tr><th>A</th><th>B</th><th>输出</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table> | A | B | 输出 | 0 | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 |
| A | B | 输出 | | | | | | | | | | | | | | | |
| 0 | 0 | 1 | | | | | | | | | | | | | | | |
| 0 | 1 | 1 | | | | | | | | | | | | | | | |
| 1 | 0 | 1 | | | | | | | | | | | | | | | |
| 1 | 1 | 0 | | | | | | | | | | | | | | | |
| NOR |  | <table><tr><th>A</th><th>B</th><th>输出</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table> | A | B | 输出 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 |
| A | B | 输出 | | | | | | | | | | | | | | | |
| 0 | 0 | 1 | | | | | | | | | | | | | | | |
| 0 | 1 | 0 | | | | | | | | | | | | | | | |
| 1 | 0 | 0 | | | | | | | | | | | | | | | |
| 1 | 1 | 0 | | | | | | | | | | | | | | | |
| NOT |  | <table><tr><th>A</th><th>输出</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table> | A | 输出 | 0 | 1 | 1 | 0 | | | | | | | | | |
| A | 输出 | | | | | | | | | | | | | | | | |
| 0 | 1 | | | | | | | | | | | | | | | | |
| 1 | 0 | | | | | | | | | | | | | | | | |
| XOR |  | <table><tr><th>A</th><th>B</th><th>输出</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table> | A | B | 输出 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 |
| A | B | 输出 | | | | | | | | | | | | | | | |
| 0 | 0 | 0 | | | | | | | | | | | | | | | |
| 0 | 1 | 1 | | | | | | | | | | | | | | | |
| 1 | 0 | 1 | | | | | | | | | | | | | | | |
| 1 | 1 | 0 | | | | | | | | | | | | | | | |

图4-10 常用逻辑门电路图符号