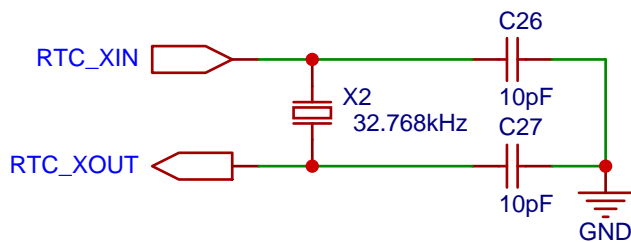
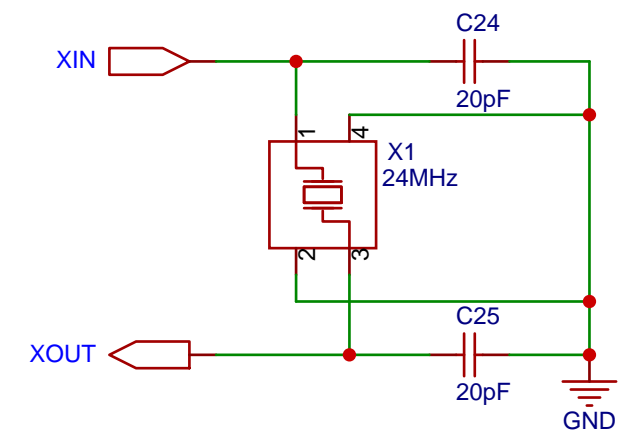
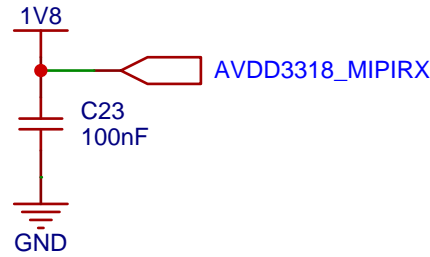
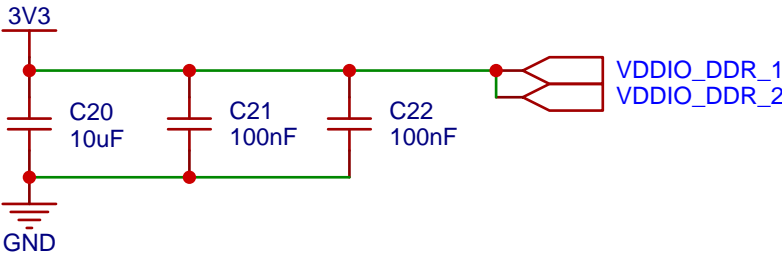
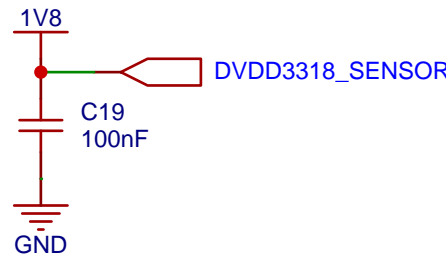
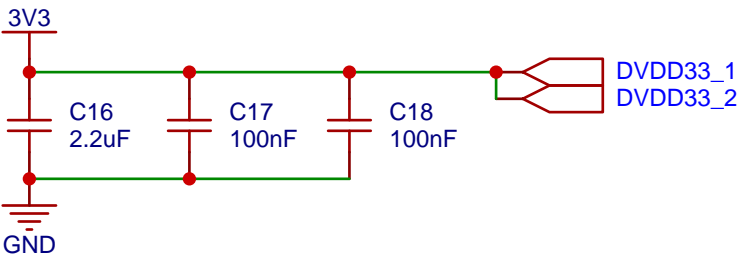
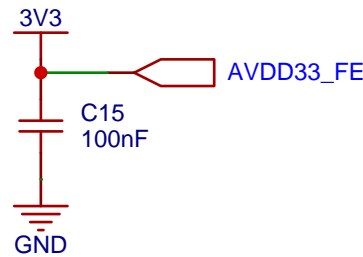
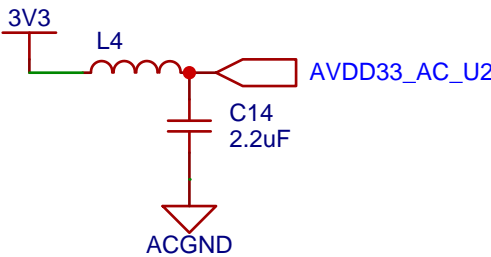
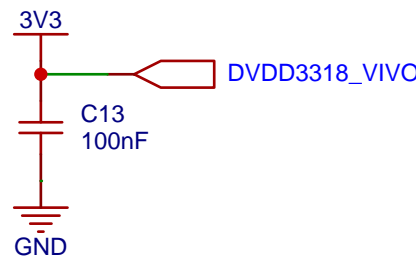
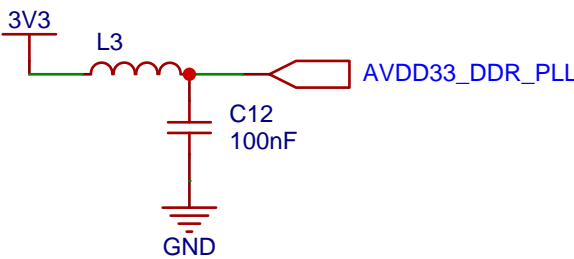
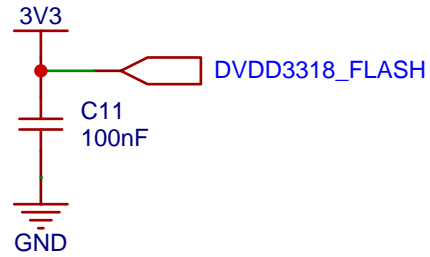
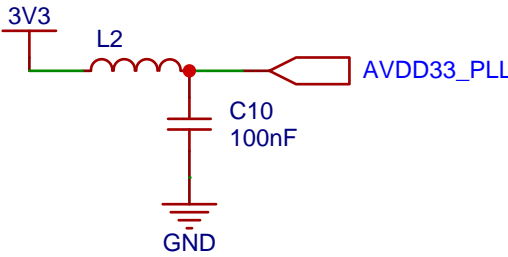
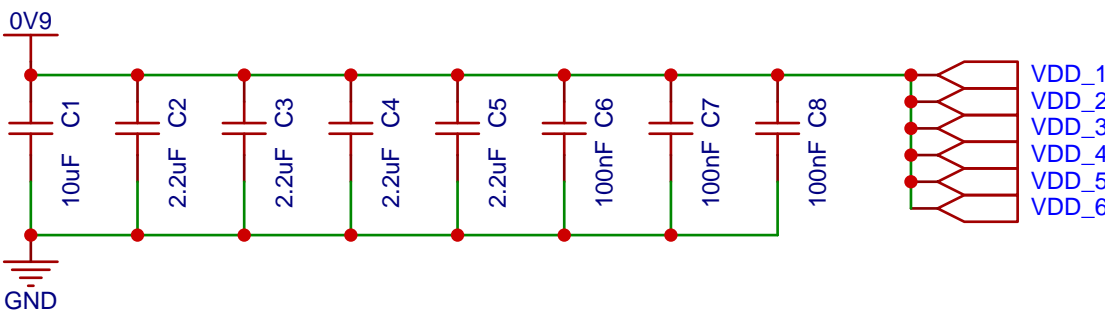
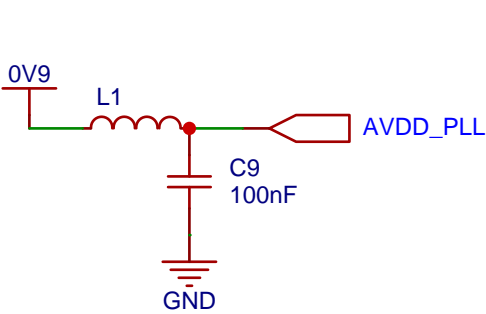
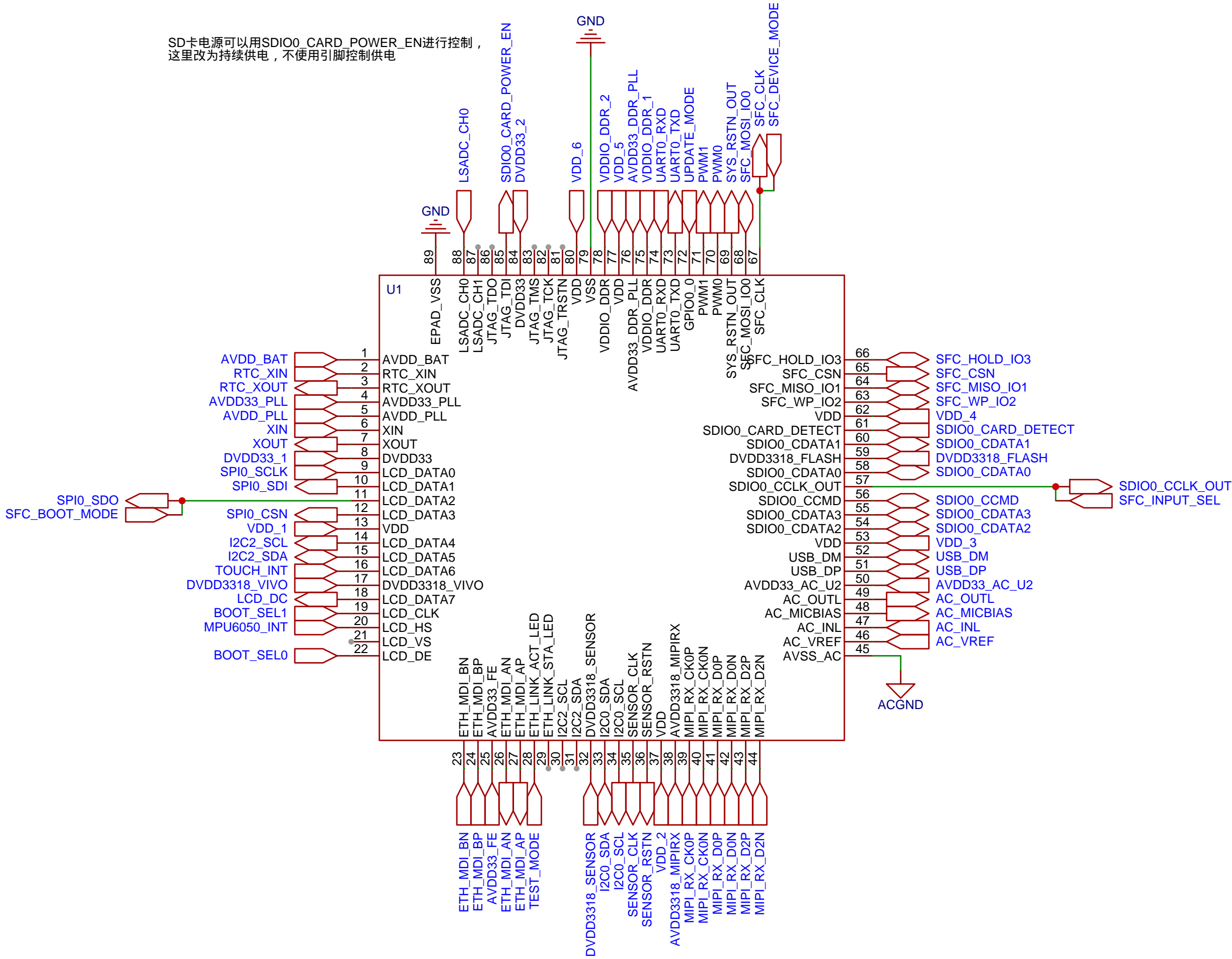


从海思官方PCB来看，10uF电容相对来说比较靠近0.9V电源输出端
13脚附近2.2uF
37脚附近0.1uF
53脚附近0.1uF，2.2uF
62脚附近0.1uF
77，80脚附近两颗2.2uF并联
海思手册要求电源部分PCB布局完全照搬官方PCB
受布局设计所限只能做到尽可能接近

SD卡电源可以用SDIO0_CARD_POWER_EN进行控制，
这里改为持续供电，不使用引脚控制供电



Schematic	Schematic1	Update Date	2022-08-31
		Create Date	2022-06-18
Page	main		Part Number
Drawn	嘉立创EDA	Action_2_Poor_v1	
Reviewed	嘉立创EDA		
		VER	SIZE
		V0.1	A3
		PAGE	1 OF 7
		深圳嘉立创科技发展有限公司	

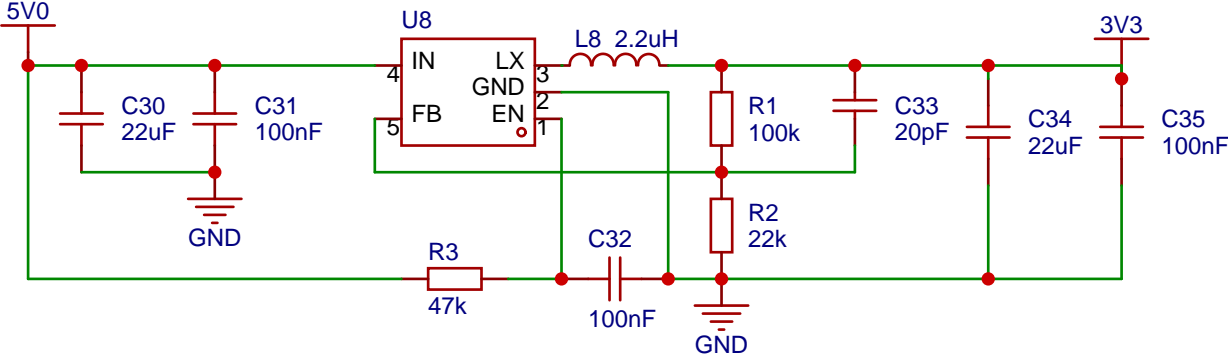
上电延迟计算公式
Vcc电源电压，V0电容初始电压，Vt为t时刻电压
 $t=RC*\ln((V_{cc}-V_0)/(V_{cc}-V_t))$

SY8032 SY8088 SY8089 完全兼容，输出电流不同
EN有效电压不同

3.3V和0.9V的电流比较大，特别是0.9V，峰值电流可能达到1A以上
这里视情况替换大功率芯片

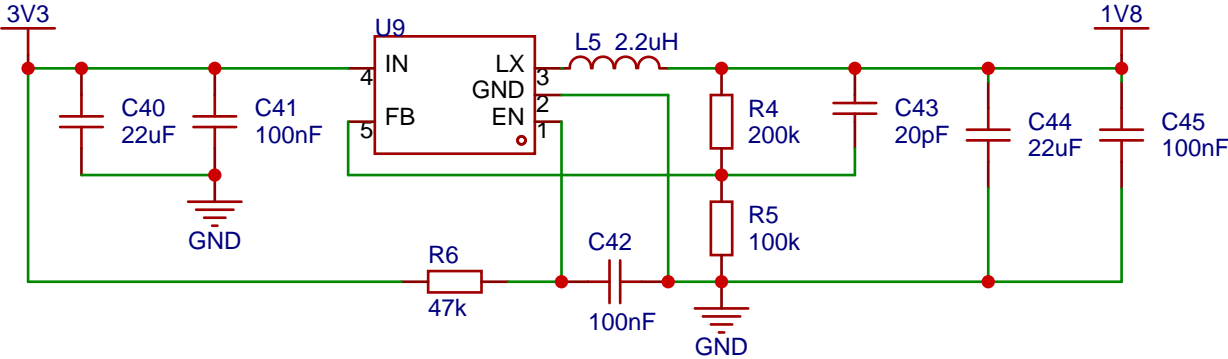
降压 $V_{OUT}=(R1*0.6)/R2+0.6$
R1=150k R2=33k VOUT=3.327
R1=68k R2=15k VOUT=3.32
R1=100k R2=22k VOUT=3.327

上电延迟
CE最低有效电压1.2V
 $47k*0.1u*\ln(5.0/3.8)=1.67ms$



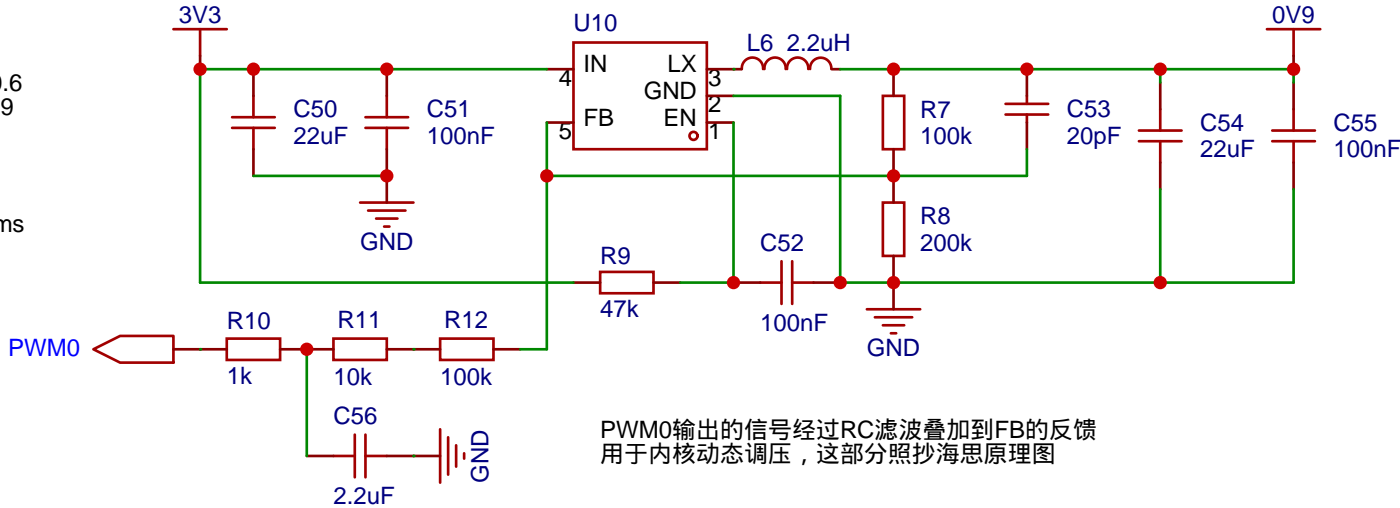
降压 $V_{OUT}=(R1*0.6)/R2+0.6$
R1=20k R2=10k VOUT=1.8

上电延迟
CE最低有效电压1.2V
 $20k*0.1u*\ln(3.3/2.1)=0.9ms$



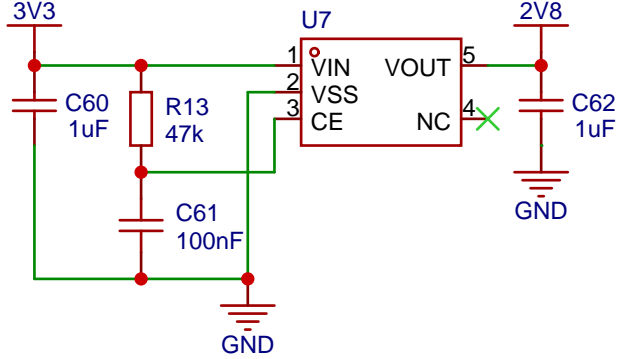
降压 $V_{OUT}=(R1*0.6)/R2+0.6$
R1=10k R2=20k VOUT=0.9

上电延迟
CE最低有效电压1.2V
 $47k*0.1u*\ln(3.3/2.1)=2.12ms$



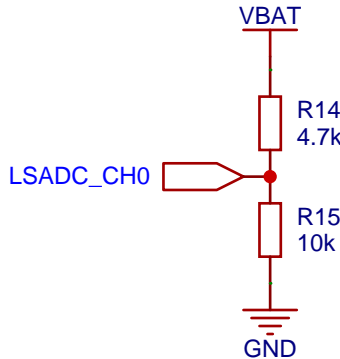
实测这部分电路有问题，按照海思原理图连接后输出电压1.4V，芯片发热严重，不能正常工作，猜测需要设置相关寄存器，但没有在手册中找到如何设置动态调压的内容，因此贴片时不要焊接R10；想偷懒可以R10、R11、R12、C56都不焊

上电延迟
CE最低有效电压1.0V
 $47k*0.1u*\ln(3.3/2.3)=1.69ms$

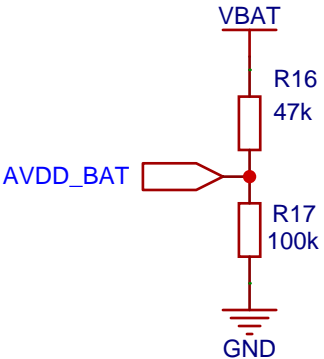


OV5640的上电时序要求：
上电时序先1.8V，后2.8V，延时大于0ms即可
注意单点接地

LSADC_CH0做电池检测



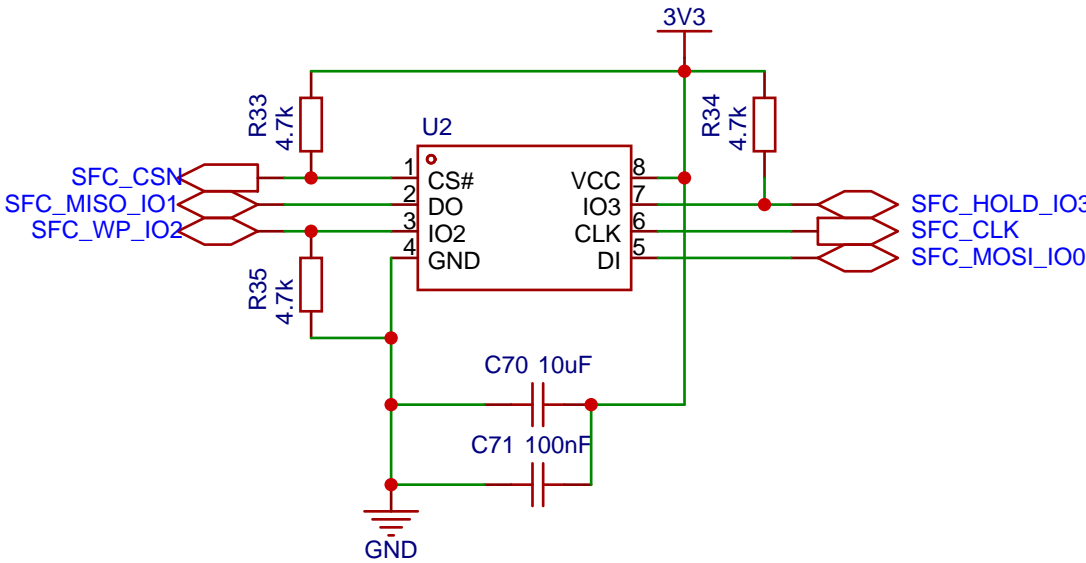
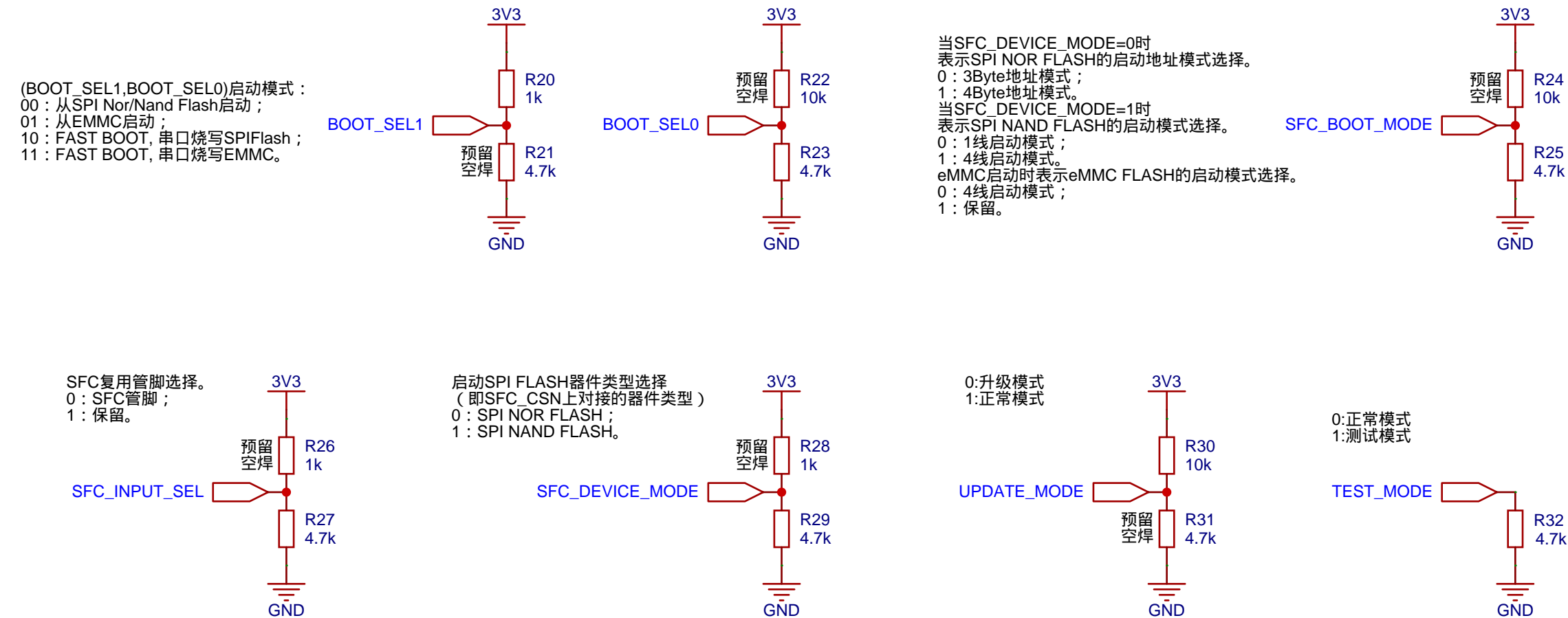
VBAT经电阻分压限流后接到AVDD_BAT做RTC电源
查询手册可知，RTC工作电流只需要几微安



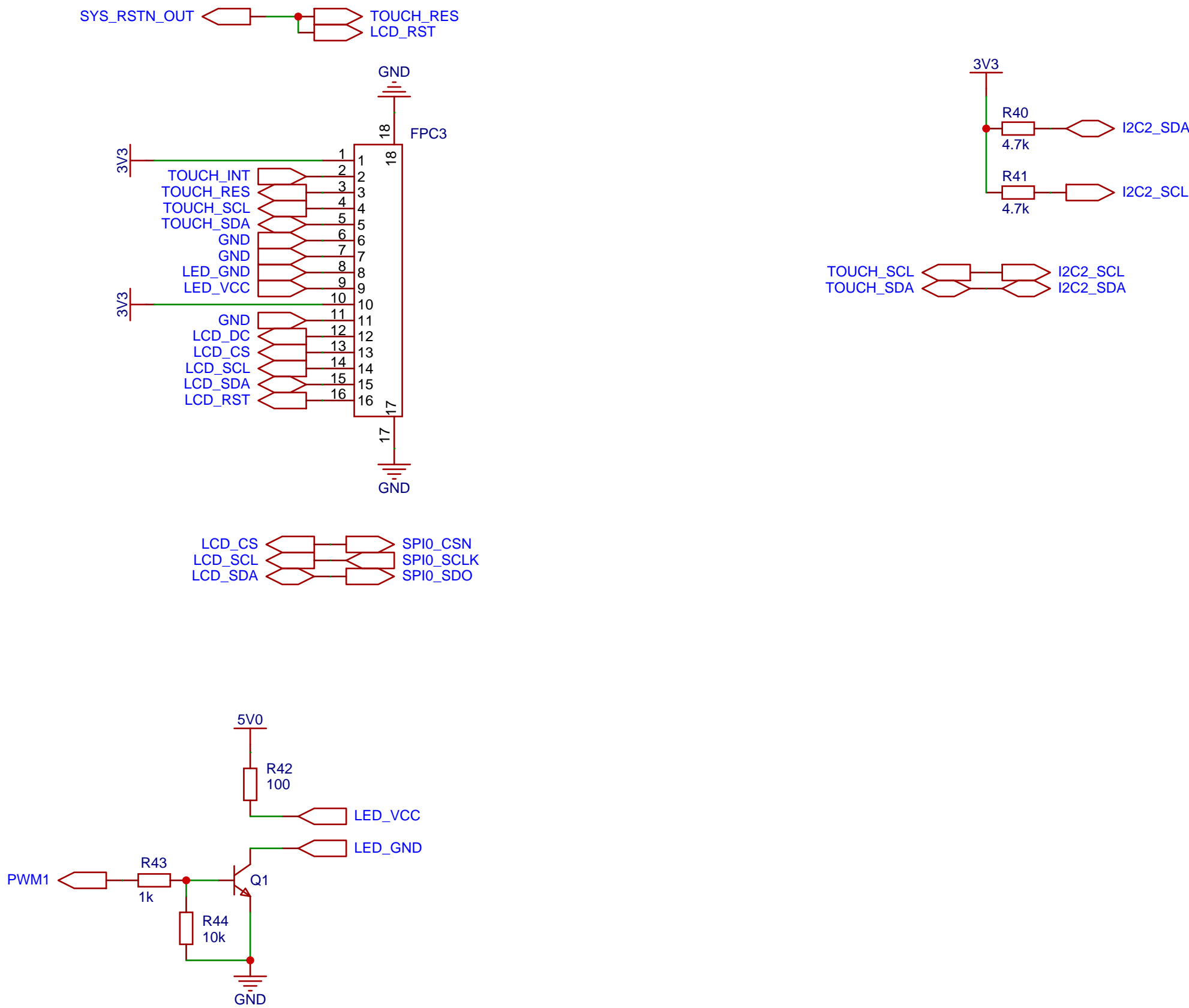
Schematic	Schematic1			Update Date	2022-11-02
				Create Date	2022-06-18
Page	power			Part Number	JLPCPB-001
Drawn	嘉立创EDA	Action_2_Poor_v1			
Reviewed	嘉立创EDA				
		VER	SIZE	PAGE 2	OF 7
立创EDA		V0.1	A3	深圳嘉立创科技发展有限公司	

如果这些管脚和外设器件的信号管脚有连接，那么必须在该信号上设计上下拉电阻来确定配置管脚的初始状态，BOOT_SEL1/SFC_INPUT_SEL/SFC_DEVICE_MODE 信号做上拉设计时电阻阻值推荐 1k，其他信号上拉电阻阻值推荐 10k，下拉电阻阻值统一推荐 4.7k。

摘自《Hi3516EV200 硬件设计用户指南》

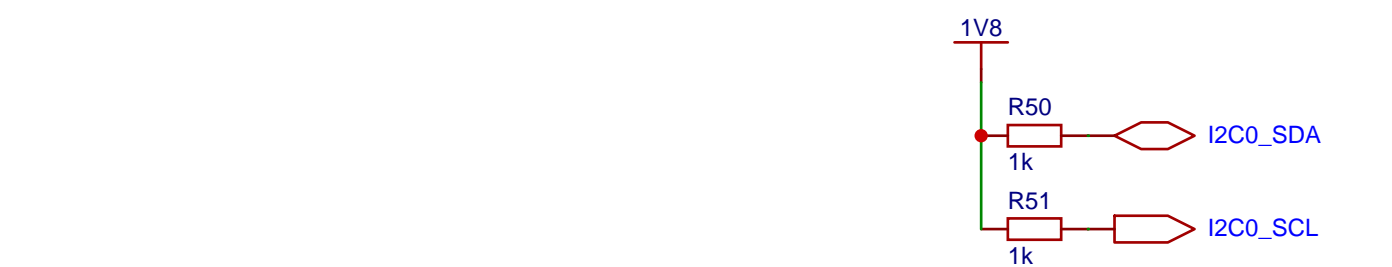


Schematic	Schematic1			Update Date	2022-08-31
				Create Date	2022-06-26
Page	storage_boot			Part Number	JLCPCB-001
Drawn	嘉立创EDA	Action_2_Poor_v1			
Reviewed	嘉立创EDA				
		VER	SIZE	PAGE 3	OF 7
立创EDA		V0.1	A3	深圳嘉立创科技发展有限公司	

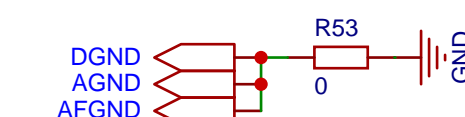
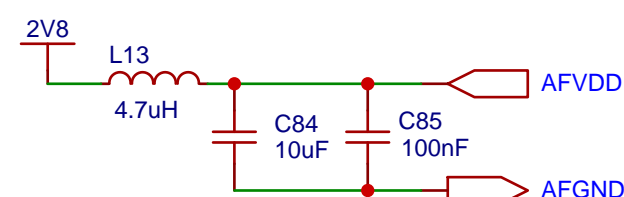
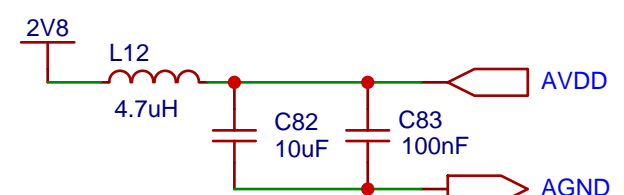
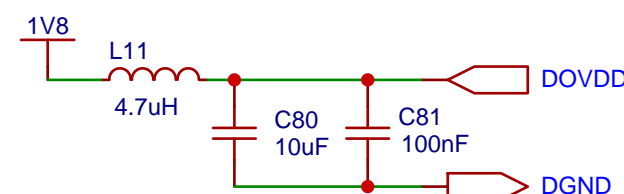
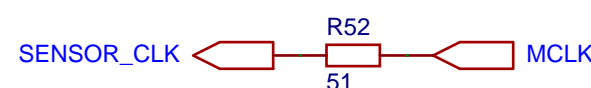


Q1管可用三极管或MOS，比如9014、8050、SI2302等，一定要注意引脚顺序！三极管和MOS管的引脚不一定等价兼容！
R42限流电阻的大小请根据屏幕的背光电流进行计算，并且使用MOS管需要考虑MOS导通电阻，使用三极管需要考虑导通压降
使用PWM或IO控制背光开关与亮度则全部焊接
屏幕常亮则不接R43、R44、Q1管，短接Q1管的2脚，3脚，并将R42替换为合适的限流电阻大约在100到200欧姆之间

Schematic	Schematic1			Update Date	2022-09-08
				Create Date	2022-06-18
Page	screen			Part Number	JLCPCB-001
Drawed	嘉立创EDA	Action_2_Poor_v1			
Reviewed	嘉立创EDA				
		VER	SIZE	PAGE 4	OF 7
立创EDA		V0.1	A3	深圳嘉立创科技发展有限公司	

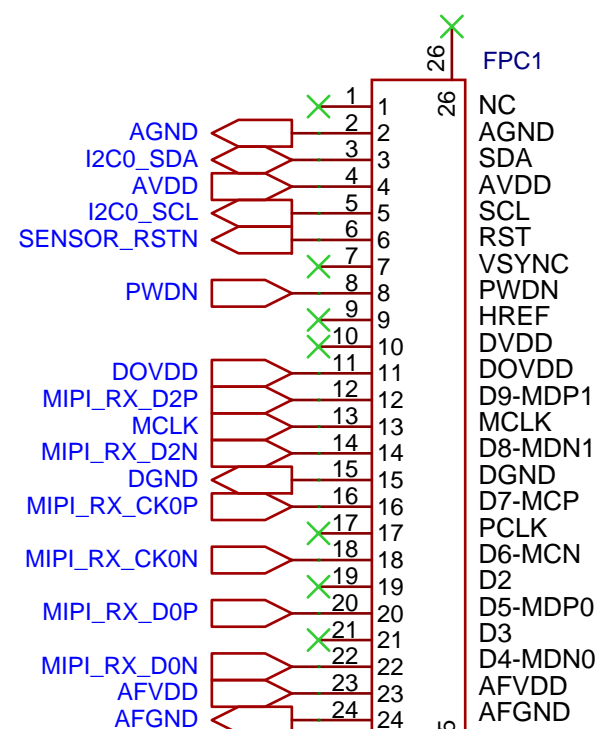


PWDN掉电使能，高有效，不使用则接数字地

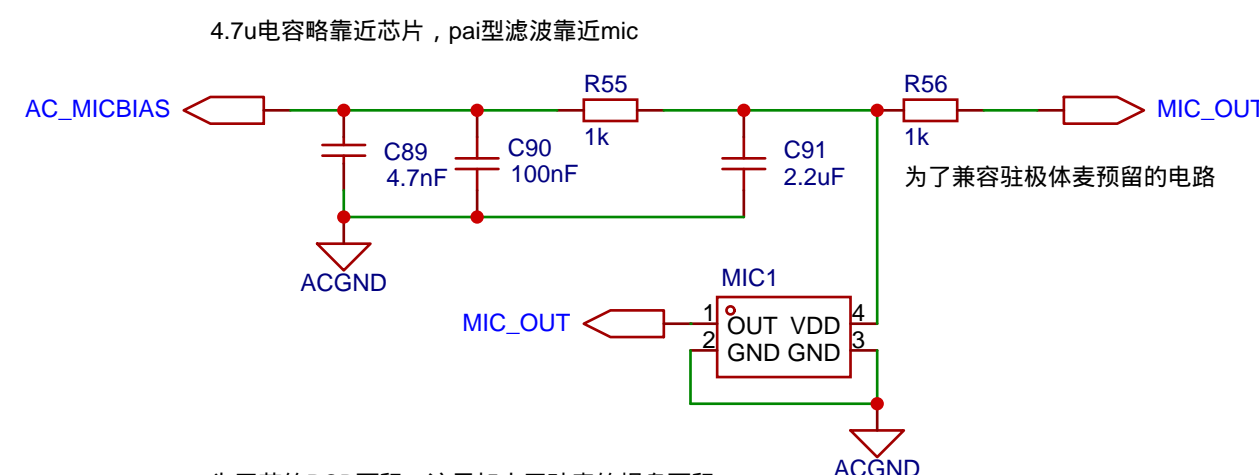
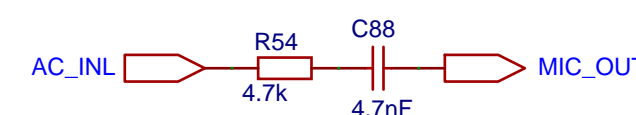
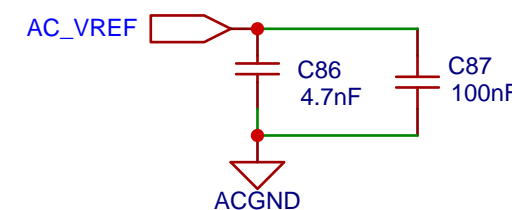
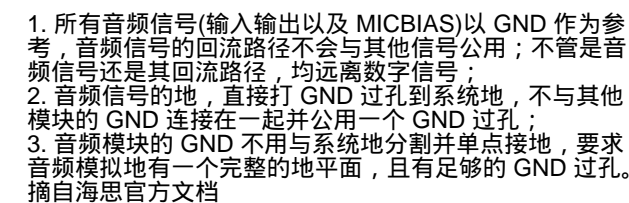


模拟地和数字地在外点单接地

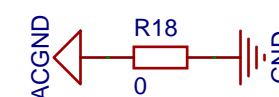
OV5640的1.8V工作电流持续峰值可以达到140mA
L11,L12,L13 备选替换型号
C86090
C131082
C139243
C295681




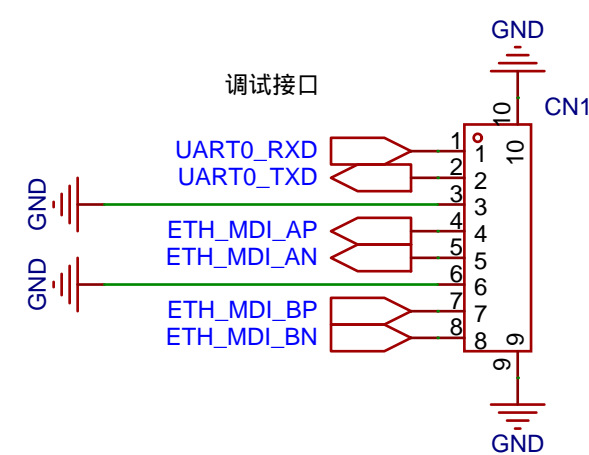
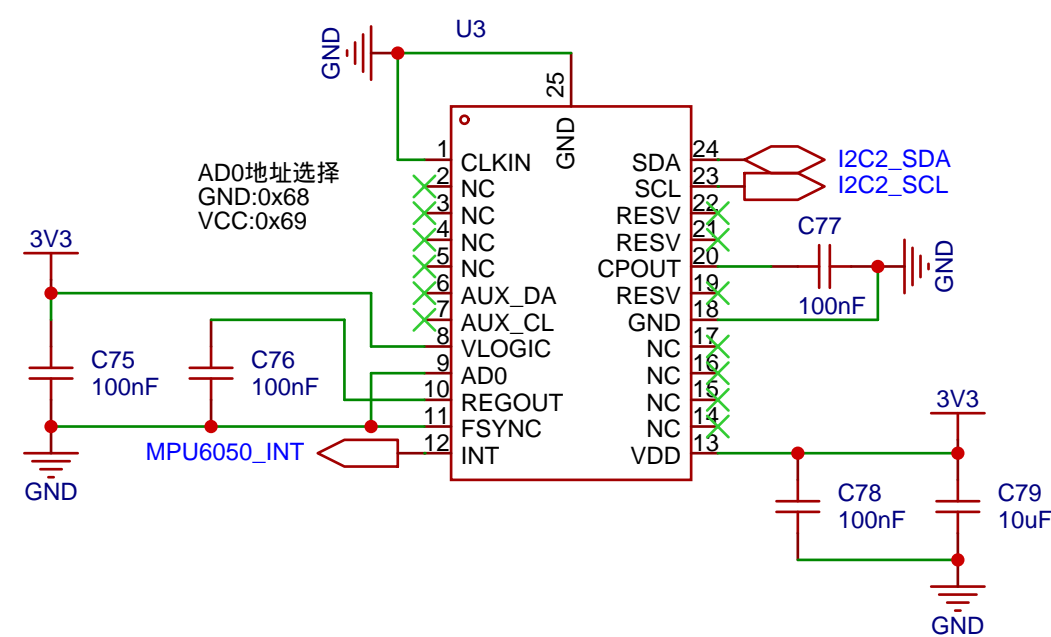
AVDD 模拟电源 2.8V
AFVDD 电教电源 2.8V
DOVDD IO电源
DVDD 数字电源，视DOVDD而定
DOVDD=1.8V时建议采用内置电源
DOVDD=2.8V时建议采用外置1.5V电源



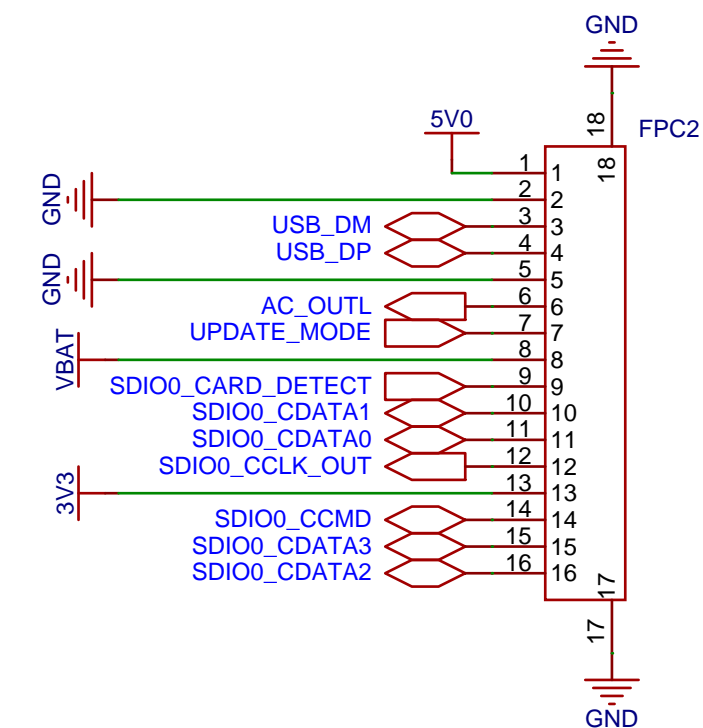
为了节约PCB面积，这里加大了硅麦的焊盘面积
驻极体麦要焊接R56，引脚焊接在硅麦的OUT和GND
硅麦不用焊接R56，正常焊接即可




Schematic	Schematic1			Update Date	2022-08-31
Page	video_audio			Create Date	2022-06-18
				Part Number	JLPCB-001
Drawed	嘉立创EDA	Action_2_Poor_v1			
Reviewed	嘉立创EDA				
		VER	SIZE	PAGE	5 OF 7
		V0.1	A3	深圳嘉立创科技发展有限公司	



这个连接器故意选择这个封装，因为他的焊盘比较大，开发调试期间完全可以不焊接器件直接从焊盘上飞线，如果想要焊接连接器也可以，开发完成后记得拆掉，因为它比较高，装入外壳后会占据电池空间



Schematic	Schematic1			Update Date	2022-08-31
				Create Date	2022-06-18
Page	other			Part Number	JLPCB-001
Drawed	嘉立创EDA	Action_2_Poor_v1			
Reviewed	嘉立创EDA				
		VER	SIZE	PAGE	6 OF 7
		V0.1	A3	深圳嘉立创科技发展有限公司	

不是每个人都舍得用SMT，因此为了尽可能方便手工焊接，我尽量选用了0603的封装。
目前电容全部采用0603及以上封装，对于焊接后续不会修改的电阻采用0402封装，对于boot相关电阻，为方便后续修改采用0603封装

主板元件密集，因此在上下两侧添加工艺边，并在工艺边上添加SMT的定位孔和光学点位点
MIPI信号线、USB信号线需要阻抗匹配，但是我没做（连上就行，又不是不能用，无非就是信号差一点，狗头.jpg。其实是个人能力有限，希望有大佬能指点一二！）
主控的封装为 QFN-88_L9.0-W9.0-P0.35-BL-EP5.26，立创提供的封装引脚太短，无法手工焊接，本原理图中专门加长了引脚，MPU6050的封装同样加长引脚
3.3V和0.9V需要的功率较大，建议选用输出电流1.5A以上的芯片，1.8V需要的功率较小，使用输出电流1A的芯片就可以
所有容阻元件均已替换为基础库元件，SMT生产节约换料费，基础库元件查询网址
<https://www.jlc.com/portal/smtComponentList.html>

以下元件默认不加入BOM，如需SMT一定记得修改
电源相关
C56 R10 R11 R12
BOOT相关
R21 R22 R24 R26 R28 R31
音频相关
R56
芯片
U1
接插件
CN1

Schematic	Schematic1			Update Date	2022-11-14
				Create Date	2022-06-18
Page	doc			Part Number	JLCPCB-001
Drawed	嘉立创EDA	Action_2_Poor_v1			
Reviewed	嘉立创EDA				
		VER	SIZE	PAGE 7	OF 7
立创EDA		V0.1	A3	深圳嘉立创科技发展有限公司	