



计算机组成原理部分试题

注1：以下部分题目的答题量远超真题，在408答题卡上可能写不下，可以在草稿纸或笔记本上答题

注2：可以先跳到第5题，从第5题开始做。今晚直播主要探讨操作系统部分的试题。

1.某字长为8位的计算机中，带符号整数采用补码表示， $a=-68, b=-80$ 。 a 和 b 分别存放在寄存器A和B中（可用 $A_7 \sim A_0$ 表示寄存器A的最高位到最低位，其他寄存器类似），请问：

(1) 寄存器A和B中的内容分别为？

(2) 若 $a+b$ 后的结果存放在寄存器C中，则寄存器C的内容是什么？运算结果是否正确？此时，符号标志SF、溢出标志OF、和零标志ZF各是什么？加法器最高位进位 F_{out} 是什么？

(3) 若 $a-b$ 后的结果存放在寄存器D中，则寄存器D的内容是什么？运算结果是否正确？此时，符号标志SF、溢出标志OF、和零标志ZF各是什么？加法器最高位进位 F_{out} 是什么？

(4) 请画出 8bit 带标志位的补码加法器的示意图，结合示意图，说明该加法器是如何实现减法运算的？

(5) 结合 (4) 的图示，给出 OF、SF、ZF、CF 的逻辑表达式，并说明每个标志位的含义和作用。

(6) 在C语言中，我们常使用 if-else 语句实现程序的分支结构。①如果 $a、b$ 是带符号整数，那么计算机硬件是如何判断条件 $if(a \geq b)$ 是否满足的？②如果 $a、b$ 是无符号整数，那么计算机硬件是如何判断条件 $if(a \geq b)$ 是否满足的？

2.有如下C语言过程：

```
int sum(int n)
{
    int i=1;
    int result=0;
    for (i=1;i<=n;i++)
        result+=i;
    result*=2;
    return result;
}
```

对应的部分汇编代码为：



```
1    movl    8(%ebp),%ecx
2    movl    $0,%eax
3    movl    $1,%edx
4    cmpl    %ecx,%edx
5    jg      L2
6 L1:  addl    %edx,%eax
7    addl    $1,%edx
8    cmpl    %ecx,%edx
9    jle     L1
10 L2:  sal     $1,%eax
11    ret
```

请问：

- (1) 该过程计算结果为？
- (2) eax、edx、ecx分别用于保存哪个变量？返回值在哪个寄存器中？
- (3) 请解释该汇编语言中，如何实现 for 循环？
- (4) 第10条汇编指令 sal 实现了算数左移，该指令对应C语言中哪句代码？还可以用别的指令实现同样的功能吗？
- (5) 哪几条指令会产生程序执行流的转移？

3.某程序中有如下循环代码段P：“for(int i = 0; i < N; i++) sum+=A[i];”。假设编译时变量sum和i分别分配在寄存器R1和R2中。常量N在寄存器R6中，数组A的首地址在寄存器R3中。程序段P起始地址为0804 8100H，对应的汇编代码和机器代码如下表所示。

编号	地址	机器代码	汇编代码	注释
1	08048100H	00022080H	loop: sll R4, R2, 2	(R2)<<2 → R4
2	08048104H	00083020H	add R4, R4, R3	(R4) + (R3) → R4
3	08048108H	8C850000H	load R5, 0(R4)	((R4) + 0) → R5
4	0804810CH	00250820H	add R1, R1, R5	(R1) + (R5) → R1
5	08048110H	20420001H	add R2, R2, 1	(R2) + 1 → R2
6	08048114H	1446FFFAH	bne R2, R6, loop	if(R2)!= (R6) goto loop

执行上述代码的计算机M采用32位定长指令字，其中分支指令bne采用如下格式：



31 26	25 21	20 16	15 0
OP	Rs	Rd	OFFSET

OP为操作码；Rs和Rd为寄存器编号；OFFSET为偏移量，用补码表示。请回答下列问题，并说明理由。

- 1) M的存储器编址单位是什么？
- 2) 已知sll指令实现左移功能，数组A中每个元素占多少位？
- 3) 表中bne指令的OFFSET字段的值是多少？已知bne指令采用相对寻址方式，当前PC内容为bne指令地址，通过分析表中指令地址和bne指令内容，推断出bne指令的转移目标地址计算公式。
- 4) 若M采用如下“按序发射、按序完成”的5级指令流水线：IF（取值）、ID（译码及取数）、EXE（执行）、MEM（访存）、WB（写回寄存器），且硬件不采取任何转发措施，分支指令的执行均引起3个时钟周期的阻塞，则P中哪些指令的执行会由于数据相关而发生流水线阻塞？哪条指令的执行会发生控制冒险？为什么指令1的执行不会因为与指令5的数据相关而发生阻塞？
- 5) 模仿下图画出上述6条指令的指令流水线。

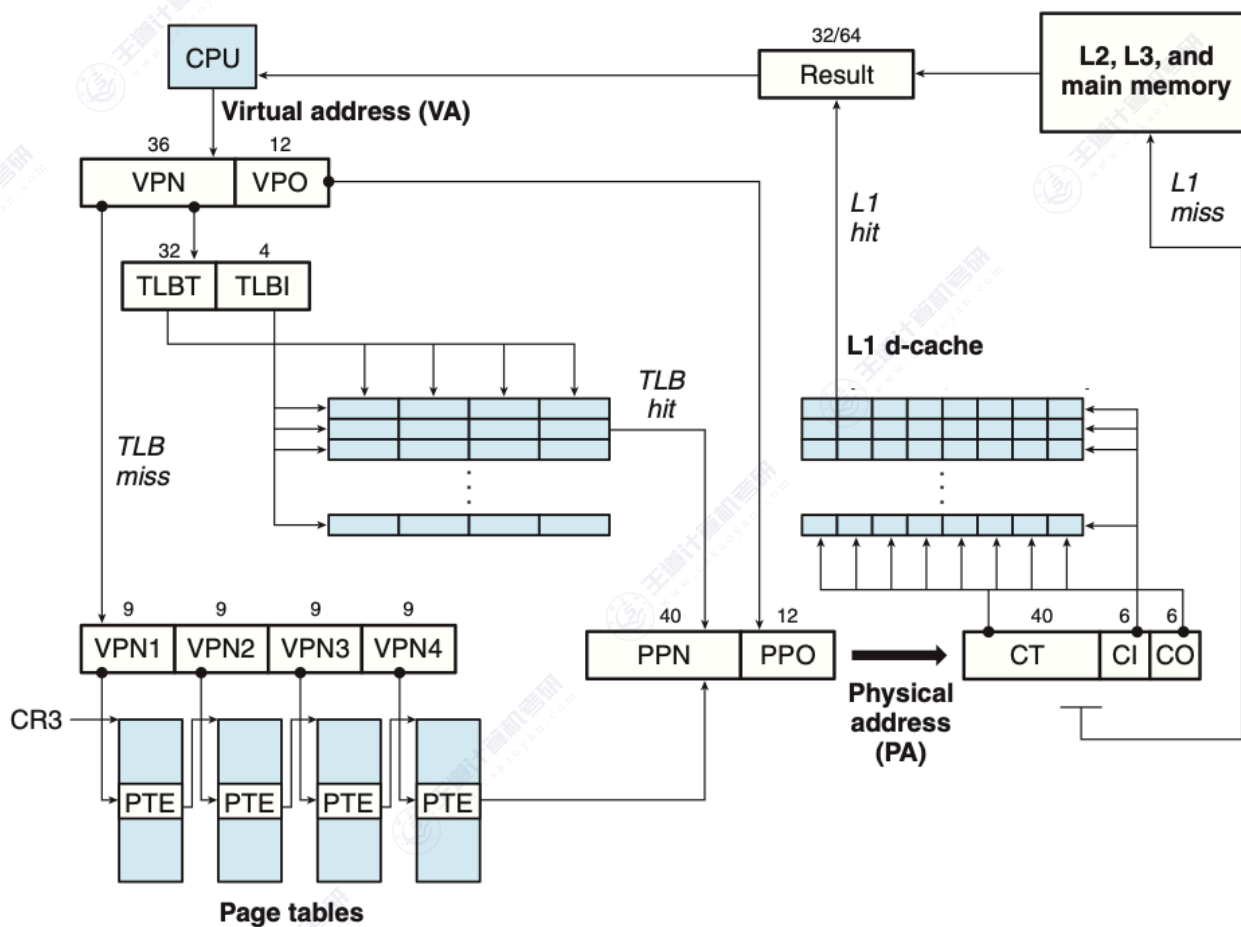
指令	时间单元													
	1	2	3	4	5	6	7	8	9	10	11	12	13	14
I ₁	IF	ID	EX	M	WB									
I ₂		IF	ID	EX	M	WB								
I ₃			IF				ID	EX	M	WB				
I ₄							IF				ID	EX	M	WB

4.假定某输入设备A的速度为 n B/s，对应I/O接口中有一个 32位数据缓冲寄存器，请回答下列问题，并给出计算过程。

- (1) 若设备A采用程序查询I/O方式，CPU每隔 t_1 会进行一次程序查询，每次程序查询时间开销为 t_2 （两次程序查询之间的时间间隔是 t_1 ，也就是说 t_2 是 t_1 的子区间），为了使设备A的输入数据不丢失，需要满足什么条件？
- (2) 若设备A采用中断控制方式，中断处理的时间总开销为 t_3 ，则结合（1）中的条件，要让中断控制方式的效率比程序查询方式的效率更高，需要满足什么条件？
- (3) 若设备A采用DMA控制方式，DMA预处理和后处理的时间总开销为 t_4 ，DMA传送块大小为 d 字节，假设DMA与CPU之间没有访存冲突，则要让DMA控制方式的效率比中断控制方式的效率更高，需要满足什么条件？

5.下面是 Intel Core i7 地址转换过程的简要示意图，已知该机按字节编址，请根据图示回答下面的问题：

- 1) 该CPU支持的虚拟地址空间大小是多少？物理地址空间大小是多少？
- 2) 该处理器支持几级页表？每个页面的大小是多少？每个页表项的大小是多少？
- 3) TLB采用什么映射方式？图示中 TLBT、TLBI 的作用是什么？请描述从虚拟地址转化为物理地址的过程。
- 4) Cache采用什么映射方式？每个Cache行的数据大小是多少？图示中 CT、CI、CO 的作用是什么？
- 5) 若Cache采用LRU替换策略，且采用写回法，请画出每个Cache行的结构，并计算图中 L1 d-Cache 的实际大小是多少？
- 6) 请描述根据物理地址访问图中Cache的过程。





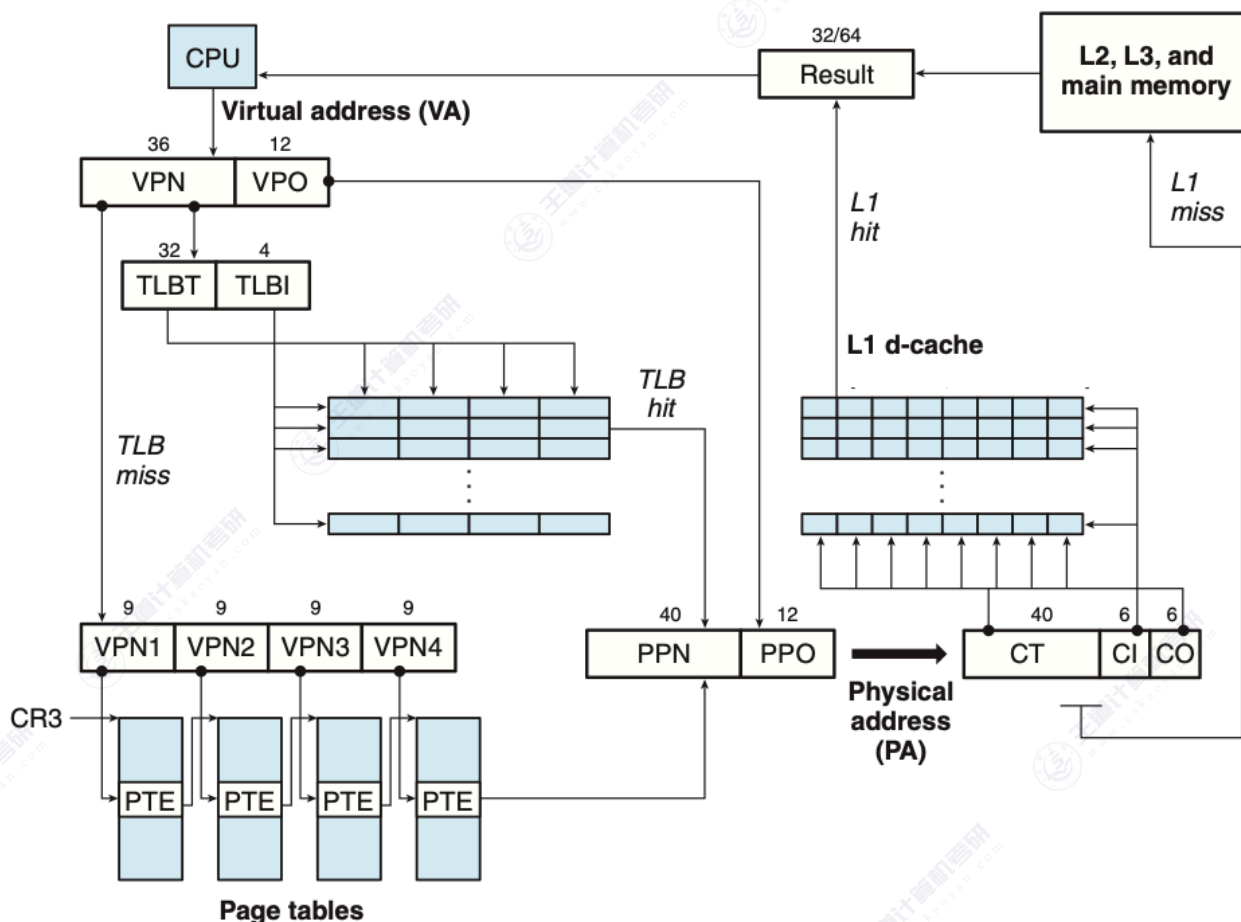


操作系统部分试题

注1：以下部分题目的答题量远超真题，在408答题卡上可能写不下，可以在草稿纸或笔记本上答题

注2：不考操作系统的同学可以跳过这部分试题

6.下面是 Intel Core i7 地址转换过程的简要示意图，已知该机按字节编址，请根据图示回答下面的问题：



- 1) 该CPU支持的虚拟地址空间大小是多少？物理地址空间大小是多少？（同计组第5题）
- 2) 该处理器支持几级页表？每个页面的大小是多少？每个页表项的大小是多少？（同计组第5题）
- 3) 若TLB命中率为98%，TLB访问时间1ns，内存访问时间100ns。并假设当TLB miss时才开始访问内存中的页表，且各级页表常驻内存，则平均的地址转换时间是多少？
- 4) TLB访问时间1ns，内存访问时间100ns。并假设当TLB miss 时才开始访问内存中的页表，只有顶级页表常驻内存。查多级页表的过程中，下一级页表未调入内存的概率是 1%。已知处理一个缺页中断平均需要8ms。如果要满足平均地址转换时间小于2ns，那么TLB命中率需要至少多少？
- 5) 地址转换完成后，得到目标物理地址。访问目标物理地址的过程中，Cache命中率为98%，Cache访问时间1ns，内存访问时间100ns。并假设访问 Cache 的同时就开始访问内存。当发生缺页时，若有一个可用的空页或被置换的页未被修改，则它处理一个缺页中断需要5ms；若被置换的页已被修改，则处理一缺页中断因增加写回外存时间而需要10ms。发生缺页时，60%的概率需要置换一个被修改的页面，为保证访问目标物理地址的平均时间不超过80ns，可接受的最大缺页中断率是多少？



7.下面这个图是 Intel core i7 页表项的结构，每个页表项 大小为8B。其中：

- P：有效位，或者翻译为存在位（Present），表示页面是否已经调入内存，p=0则缺页，p=1则不缺页。
- R/W：用 0/1 表示这个页面是否“只能读”，还是“可读可写”。比如存储常量的页面，就可以设置为只能读。
- U/S：用 0/1 表示这个页面在用户态下是否可访问，还是只有内核态下能访问。
- A：访问位，表示最近有没有被访问过，可以被置换算法使用。
- D：脏位，表示页面信息是否被修改过。当这个页面的数据被“写”过，就脏了。
- 第 12~51 位，共40bit，表示下一级页框号。

63	62	52	51	12	11	9	8	7	6	5	4	3	2	1	0
XD	Unused	Page physical base addr				Unused	G	0	D	A	CD	WT	U/S	R/W	P=1

回答下列问题：

- 1) 结合第6题的条件，判断该CPU可支持的最大物理内存是多少？
- 2) 当用户进程尝试访问操作系统内核区时，系统是如何处理这种非法访问行为的？
- 3) 结合页表项示意图，简述操作系统内核是如何实现改进型 Clock 算法的？
- 4) 第7个bit为0表示这一级页表大小为为 4KB；为1表示这一级的页表大小为4MB。但是，只有顶级页表才允许第7个bit为1，为什么？

8.某男子足球俱乐部，有非常多的教练、队员。每次足球训练开始之前，教练、球员都需要先进入更衣室换衣服，可惜俱乐部只有一个更衣室。教练们脸皮薄，无法接受和别人共用更衣室。队员们脸皮厚，可以和其他队员一起使用更衣室。更衣完成后，才可以参加足球训练。

- 1) 起初，俱乐部规定：如果队员和教练都要使用更衣室，则应该让教练优先。请使用P、V操作描述上述过程的互斥与同步，并说明所用信号量及初值的含义。
- 2) 后来，因很多队员无法忍受教练优先的特权现象，俱乐部更改了规定——为体现“人人平等”的团队作风，队员和教练应遵循“先到先得”的原则，公平地使用更衣室。请使用P、V操作描述上述过程的互斥与同步，并说明所用信号量及初值的含义。

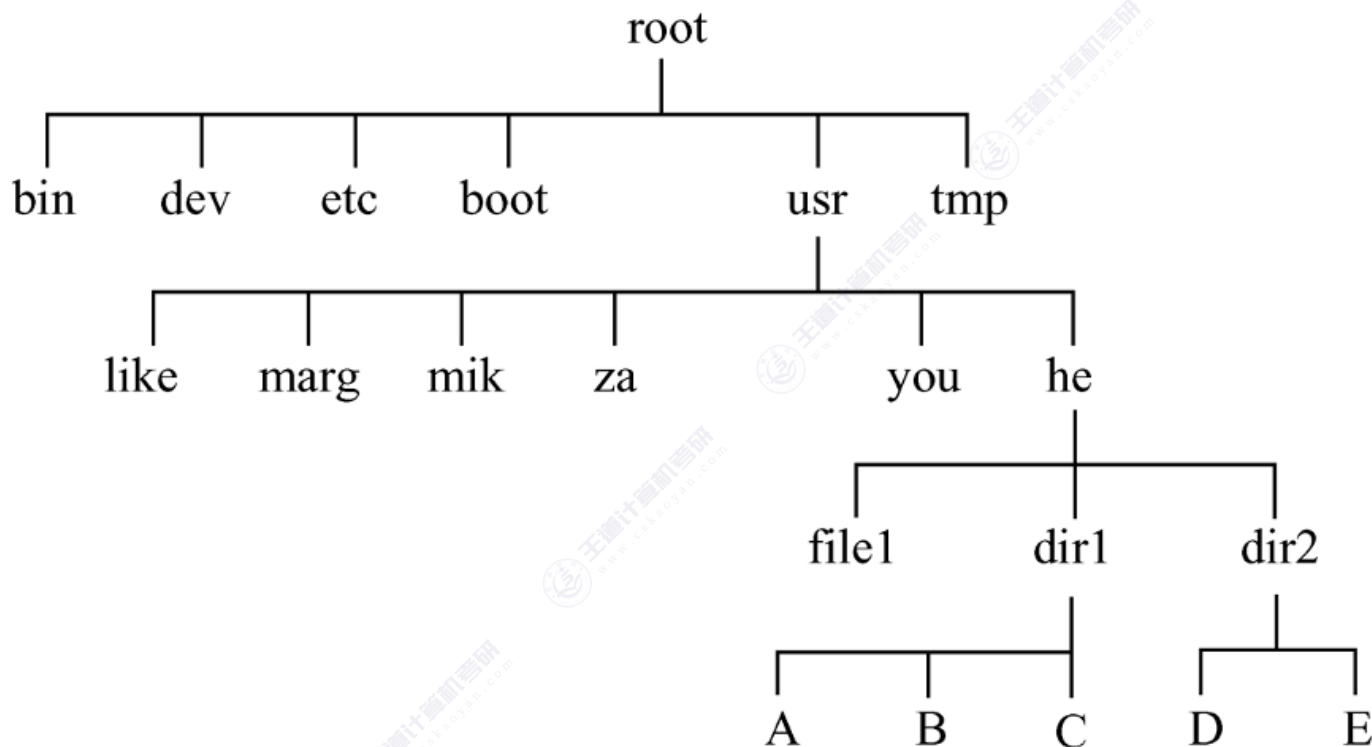


9.俗话说，“干饭人，干饭魂，干饭人吃饭得用盆”。一荤、一素、一汤、一米饭，是每个干饭人的标配。饭点到了，很多干饭人奔向食堂。每个干饭人进入食堂后，需要做这些事：拿一个盆打荤菜，再拿一个盆打素菜，再拿一个盆打汤，再拿一个盆打饭，然后找一个座位坐下干饭，干完饭把盆还给食堂，然后跑路。现在，食堂里共有N个盆，M个座位。请使用P、V操作描述上述过程的互斥与同步，并说明所用信号量及初值的含义。

10.某个文件系统中，外存为硬盘。物理块大小为512B，有文件A包含598个记录，每个记录占255B，每个物理块放2个记录。文件A所在的目录如下图所示。

文件目录采用多级树形目录结构，由根目录结点、作为目录文件的中间结点和作为信息文件的树叶组成，每个目录项占127B，每个物理块放4个目录项，根目录的第一块常驻内存。试问：

- 1) 若文件的物理结构采用链式存储方式，链指针地址占2B，那么要将文件A读入内存，至少需要存取几次硬盘？
- 2) 若文件为连续文件，那么要读文件A的第487个记录至少要存取几次硬盘？
- 3) 一般为减少读盘次数，可采取什么措施，此时可减少几次存取操作？



11.有一个文件系统如下图1所示。图中的方框表示目录，圆圈表示普通文件。根目录常驻内存，目录文件组织成链接文件，不设FCB，普通文件组织成索引文件。目录表指示下一级文件名及其磁盘地址（各占2B，共4B）。若下级文件是目录文件，指示其第一个磁盘块地址。若下级文件是普通文件，指示其FCB的磁盘地址。每个目录的文件磁盘块的最后4B供拉链使用。下级文件在上级目录文件中的次序在图中为从左至右。每个磁盘块有512B，与普通文件的一页等长。

普通文件的FCB组织如下图2所示。其中，每个磁盘地址占2B，前10个地址直接指示该文件前10页的地址。第11个地址指示一级索引表地址，一级索引表中每个磁盘地址指示一个文件页地址；第12个地址指示二级索引表地址，二级索引表中每个地址指示一个一级索引表地址；第13个地址指示三级索引表地址，三级索引表中每个地址指示一个二级索引表地址。请问：

- 1) 一个普通文件最多可有多少个文件页？
- 2) 若要读文件J中的某一页，最多启动磁盘多少次？
- 3) 若要读文件W中的某一页，最少启动磁盘多少次？
- 4) 根据3)，为最大限度减少启动磁盘的次数，可采用什么方法？此时，磁盘最多启动多少次？

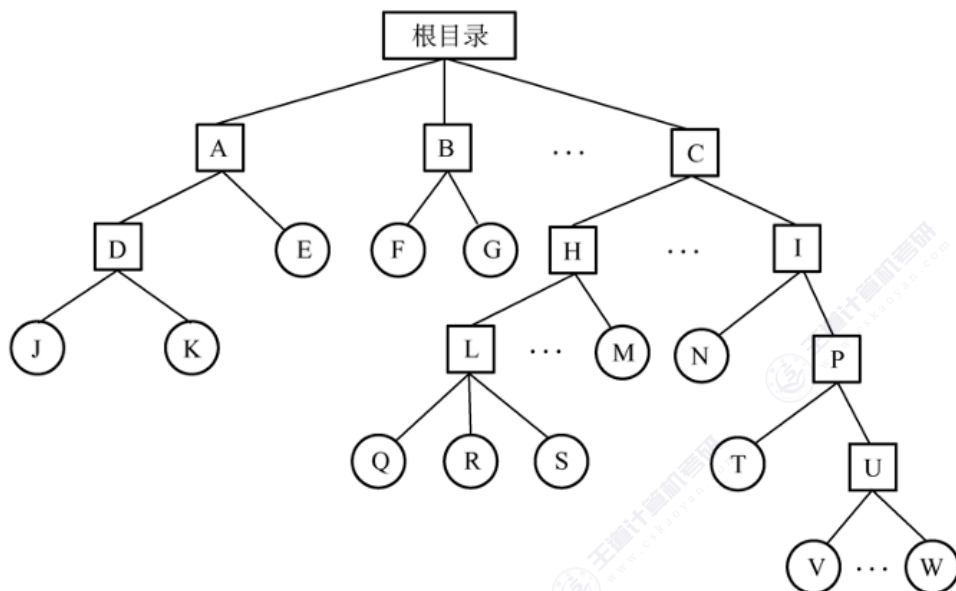


图 A 某树形结构文件系统框图

该文件的有关描述信息	
1	磁盘地址
2	磁盘地址
3	磁盘地址
⋮	⋮
11	磁盘地址
12	磁盘地址
13	磁盘地址

图 B FCB 组织