

华中科技大学

2023

数字电路与逻辑设计  
实验报告

专 业： 计算机科学与技术

班 级： CS2206

学 号： U202215525

姓 名： 冯子潇

电 话： 19971684822

邮 件： 289080103@qq.com

完成日期： 2023 年 12 月 25 日

## 实验报告及电路设计评分细则

评 分 项 目	满分	得分	备注	
文档格式（段落、行 间距、缩进、图表、 编号等）	15			实验报告 总分
实验总体设计	10			
实验过程	50			
遇到的问题及处理	10			
设计方案存在的不足	5			
心得（含思政）	5			
意见和建议	5			
电路（头歌）	100			
教师签名			日 期	

备注：实验过程将从电路的复杂度、是否考虑竞争和险象、电路的美观等方面进行评分。

实验课程总分=电路（头歌）\*0.4+实验报告\*0.6

---

---

## 目 录

<b>1</b>	<b>实验概述 .....</b>	<b>1</b>
1.1	实验名称 .....	1
1.2	实验目的 .....	1
1.3	实验环境 .....	1
1.4	实验内容 .....	1
1.5	实验要求 .....	3
<b>2</b>	<b>实验总体设计 .....</b>	<b>4</b>
2.1	实验总体设计思路 .....	4
2.2	实验总体设计框架 .....	4
<b>3</b>	<b>实验过程 .....</b>	<b>6</b>
3.1	7 段数码管驱动电路设计 .....	6
3.2	无符号比较器（2 位、4 位、8 位） .....	7
3.3	2 选 1 选择器设计（2 位、8 位） .....	11
3.4	十进制可逆计数器（包含状态机、输出函数及整体电路） .....	13
3.5	两位十进制可逆计数器 .....	19
3.6	交通灯状态机 .....	22
3.7	交通灯输出函数设计 .....	25
3.8	交通灯控制系统 .....	28
<b>4</b>	<b>设计总结与心得 .....</b>	<b>34</b>
4.1	实验总结 .....	34
4.1.1	遇到的问题及处理 .....	34
4.1.2	设计方案存在的不足 .....	35
4.2	实验心得 .....	36
4.3	意见与建议 .....	37

---

---

## 1 实验概述

### 1.1 实验名称

交通灯系统设计。

### 1.2 实验目的

本实训将提供一个完整的数字逻辑实验包，从真值表方式构建 7 段数码管驱动电路，到逻辑表达式方式构建比较器，多路选择器，利用同步时序逻辑构建 BCD 计数器，最终集成实现为交通灯控制系统。

实验由简到难，层次递进，从器件到部件，从部件到系统，通过本实验的设计、仿真、验证 3 个训练过程使同学们掌握小型数字电路系统的设计、仿真、调试方法以及电路模块封装的方法。

### 1.3 实验环境

软件：logisim-hust-20200118.exe 软件一套。

平台：<https://www.educoder.net/shixuns/g8vqp5xw/challenges>

### 1.4 实验内容

某个主干道与次干道公路十字交叉路口，为确保人员、车辆安全、迅速地通过，在交叉路口的每个入口处设置了红、绿、黄三色信号灯。红灯禁止通行；绿灯允许通行；黄灯亮提醒行驶中的车辆减速通行。交通灯控制系统示意图如图 1-1 所示。

设计一个交通灯控制系统，具体内容及要求如下：

#### （1）输入信号

输入信号包括高峰期信号 H，主干道通行请求 PCM，次干道通行请求 PCC 和总控制台控制信号 Online。

#### （2）输出信号

输出信号包括 1 个 7 段数码管显示数字，用于显示红灯、绿灯和黄灯的剩余时间；6 个 Led 灯，用于显示主干道和次干道的红灯、绿灯和黄灯。

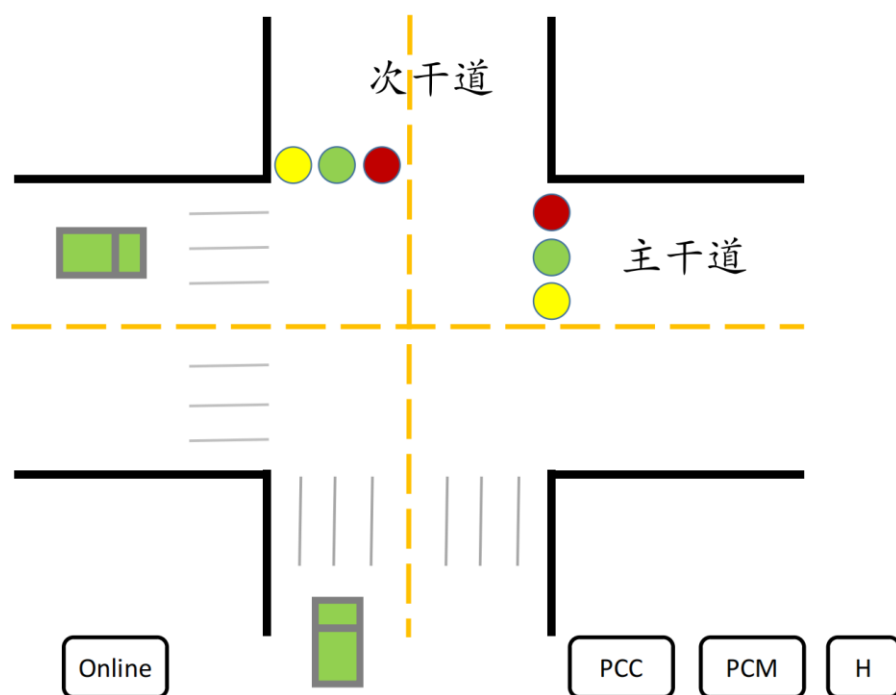


图 1-1 交通灯控制系统示意图

### (3) 具体功能

- a. 路口指示灯规则为：“红--绿--黄”循环；
- b. 控制参数假设：红灯 15 秒，绿灯 12 秒，黄灯 3 秒；
- c. 通行请求定义：主干道通行请求（PCM）包括：主干道方向有车辆信号和次干道有行人通过信号；次干道通行请求（PCC）包括：次干道方向有车辆信号和主干道有行人通过信号。
- d. 通行规则 1：主干道和次干道均无通行请求，主、次干道两边黄灯“闪亮”。提示：“通过时要注意观察”；
- e. 通行规则 2：主、次干道一边有通行请求，一边无通行请求，有通行请求一边绿灯亮，它的倒计时时间为 16s，归 0 后重新开始倒计时。
- f. 通行规则 3：只有主干道有通行请求 PCM，此时接收到次干道通行请求 PCC，则在绿灯倒计时为 0 时，考虑次干道方向的车辆或行人通行；只有次干道有通行请求的情况类似。
- g. 通行规则 4：非高峰时期，主、次干道均有通行请求时，主、次干道交替通行。
- h. 通行规则 5：高峰时期，主、次干道均有通行请求时，主、次干道交替通行，主干道放行时间（绿灯时间+黄灯时间）加倍。

---

---

i. 通行规则 6: 由交通控制中心发出的总控制台控制信号 (Online), 当 Online=1, 本地交通灯控制器控制权“失效”, 且主干道放行, 次干道禁止通行、当 Online=0 本地交通灯控制器恢复控制权 (接着原来的状态进行运行)。

## 1.5 实验要求

- (1) 根据给定的实验包, 将交通灯控制系统切分为一个个实验单元;
- (2) 对每一个实验单元, 按要求设计电路并使用 Logisim 软件进行虚拟仿真;
- (3) 设计好的电路在 educoder 平台上提交并进行评测, 直到通过全部关卡。

## 2 实验总体设计

### 2.1 实验总体设计思路

首先确定状态个数。初步设定了五个状态，分别为主次干道闪黄灯 S0、主干道绿灯次干道红灯 S1、主干道黄灯次干道红灯 S2、主干道红灯次干道绿灯 S3、主干道红灯次干道黄灯 S4。考虑到状态 S2 当且仅当状态 S1 出现才会跟着出现，故将状态 S2 包含状态 S1 中，状态转换受倒计时信号控制（后文有具体解释）。同理，将状态 S4 包含在状态 S3 中。这样总体设计图更加清晰明了，且不会影响功能的实现。

其次确定输入信号个数。共设计了 5 个输入信号，分别为主干道通行请求（PCM）、次干道通行请求（PCC）、高峰信号（H）、倒计时信号（Time）和总控制台控制信号（Online）。

输出信号中数码管用于显示红灯、绿灯和黄灯的剩余时间，受倒计时信号控制；6 个 Led 灯，用于显示主干道和次干道的红灯、绿灯和黄灯随着与状态同步改变。现态、输入信号、次态的关系详见 2.2 实验总体设计框架。

### 2.2 实验总体设计框架

总体框架设计，如图 2-1

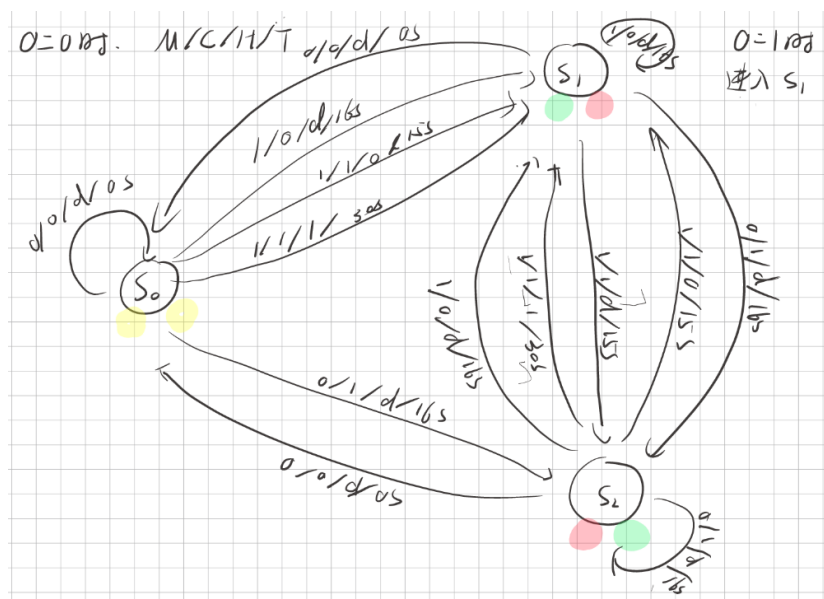


图 2-1 总体框架设计

---

---

共设计了 3 个状态，分别为

- ① 主次干道闪黄灯-S0
- ② 主干道绿灯次干道红灯-S1
- ③ 主干道红灯次干道绿灯-S2

需要特别说明的是，主干道黄灯次干道红灯状态包含在状态 S1 中，由倒计时信号控制，当处于状态 S1 时，倒计时为 3s（高峰信号  $H=0$  时）或 6s（高峰信号  $H=1$  时）时状态转为主干道黄灯次干道绿灯。同理，主干道红灯次干道黄灯状态包含在状态 S2 中。框架设计图中为了使状态变换更清晰明了，故作此省略操作，但并不会影响实际功能的实现。

图中只展示了当总控制台控制信号（Online）为 0 时的状态变化。输入为“主干道通行请求（PCM）/次干道通行请求（PCC）/高峰信号（H）/倒计时信号（Time）”。输入信号为“d”表示可以为任意输入。状态的受输入信号控制跳转如图所示，其中只有当倒计时为 0 时才会跳转到下一个状态。

当总控制台控制信号（Online）为 1 时，现态倒计时为 0 后跳转至状态 S1，时间显示为“99”，实际倒计时信号（Time）为 0s，即总控制台控制信号（Online）变为 0 时立刻接着原来的状态进行运行。

此设计与头歌平台的设计主要区别：第一，此设计当现态输入信号为 1/1/d/Time，电路处于 S1 态，此时输入信号变为 0/0/d/Time，电路次态会直接变为 S0，而头歌的设计会仍先跳至 S2，再跳至 S0；第二，此设计当现态 Oline=1 时，改变输入信号为 Oline=0，且其他输入信号为 0/0/d/Time，电路次态会直接变为 S0，而头歌的设计会经过状态 S1、S2，再回到 S0。二者设计都有其合理性，都符合实验要求，不会影响电路功能的实现。



---

### 3 实验过程

#### 3.1 7 段数码管驱动电路设计

##### (1) 设计思路及设计过程

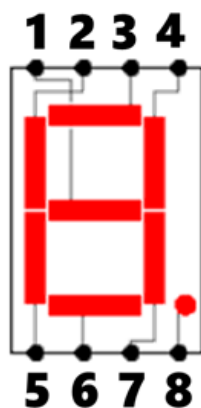


图 3-1 LED 引脚顺序

为控制 7 个数码管如图 3-1 所，故共设计 7 个输出信号。7 段数码管可以显示 0~9 共 10 个数字，故设计 4 个输入信号  $X_3X_2X_1X_0$ 。当输入信号为 0~9 时（二进制计数），应亮起的灯对应的输出信号为 1，反之为 0。输入信号 10~15 时为无效状态，不影响其他状态输出即可。

分析后通过真值表生成，真值表如图 3-2 所示。

X3	X2	X1	X0	Seg_1	Seg_2	Seg_3	Seg_4	Seg_5	Seg_6	Seg_7
0	0	0	0	0	1	1	1	1	1	1
0	0	0	1	0	0	0	1	0	0	1
0	0	1	0	1	0	1	1	1	1	0
0	0	1	1	1	0	1	1	0	1	1
0	1	0	0	1	1	0	1	0	0	1
0	1	0	1	1	1	1	0	0	1	1
0	1	1	0	1	1	1	0	1	1	1
0	1	1	1	0	0	1	1	0	0	1
1	0	0	0	1	1	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1
1	0	1	0	1	1	1	1	1	1	0
1	0	1	1	1	1	1	1	1	1	1
1	1	0	0	1	1	1	1	0	1	1
1	1	0	1	1	1	1	0	0	1	1
1	1	1	0	1	1	1	0	1	1	1
1	1	1	1	1	1	1	1	0	1	1

图 3-2 数码管驱动电路真值表

## (2) 电路图

如图 3-3 所示。

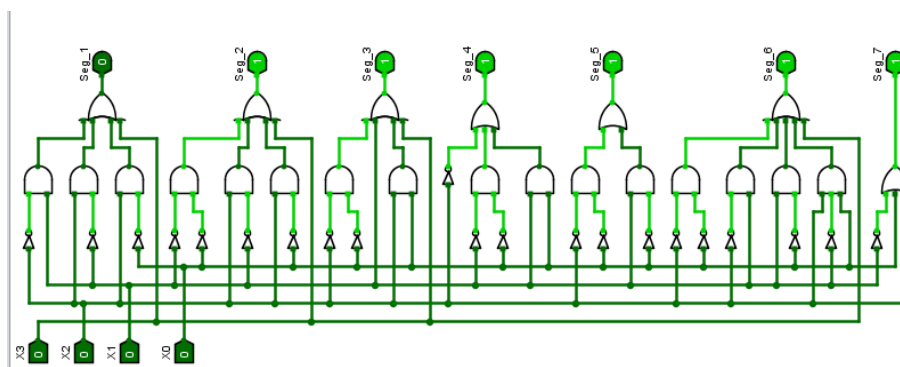


图 3-3 数码管驱动电路图

## (3) 测试图

对数字 0~9 的数码管显示情况进行测试，部分如图 3-4、图 3-5 所示。

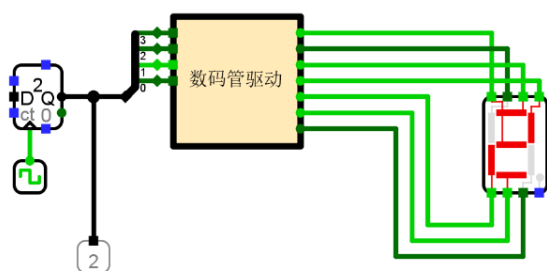


图 3-4 数码管显示为 2

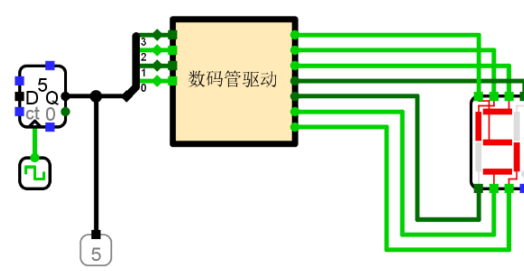


图 3-5 数码管显示为 5

## (4) 测试分析

图 3-4 中输入为 2，数码管显示数字 2；图 3-5 中输入为 5，数码管显示数字 5。当输入为 0~9 时，数码管显示对应数字，符合设计要求。

# 3.2 无符号比较器（2 位、4 位、8 位）

## (1) 设计思路及设计过程

### a. 2 位无符号比较器

此电路需要输入 2 个 2 位数，用  $X_1X_0$  表示数字  $X$ ， $Y_1Y_0$  表示数字  $Y$ ，故共 4 个输入。再通过 3 个输出 Great、Equal、Less，分别表示  $X > Y$  (Great)， $X = Y$  (Equal)， $X < Y$  (Less)。

直接罗列出所有可能，比较数字  $X$  和数字  $Y$  的大小确定输出信号，通过真值表生成，真值表如图 3-6 所示。

X1	X0	Y1	Y0	Great	Equal	Less
0	0	0	0	0	1	0
0	0	0	1	0	0	1
0	0	1	0	0	0	1
0	0	1	1	0	0	1
0	1	0	0	1	0	0
0	1	0	1	0	1	0
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	0	1	0
1	0	1	1	0	0	1
1	1	0	0	1	0	0
1	1	0	1	1	0	0
1	1	1	0	1	0	0
1	1	1	1	0	1	0

图 3-6 2 位无符号比较器真值表

#### b. 4 位无符号比较器

此电路需要输入两个 4 位数，用  $X_3X_2X_1X_0$  四个输入表示数字  $X$ ， $Y_3Y_2Y_1Y_0$  表示数字  $Y$ ，故共 8 个输入。同样设计 3 个输出 Great、Equal、Less。利用 2 位比较器分别将  $X_3X_2$  与  $Y_3Y_2$  的相比， $X_1X_0$  与  $Y_1Y_0$  相比，当高位 2 位比较器输出 Great/Less 时输出 Great/Less，当高位 2 位比较器输出 Equal 时输出与低位 2 位比较器一致。

#### c. 8 位无符号比较器

该电路需输入两个位宽为 8 的数字  $X$ 、 $Y$ ；将两个数分成高四位和低四位  $X_1$ 、 $X_0$  和  $Y_1$ 、 $Y_0$ 。3 个输出 Great、Equal、Less。利用 4 位比较器分别将  $X_1$  与  $Y_1$  的相比， $X_0$  与  $Y_0$  相比。当高位 4 位比较器输出 Great/Less 时输出 Great/Less，当高位 4 位比较器输出 Equal 时输出与低位 4 位比较器一致。

### (2) 电路图

2 位、4 位、8 位无符号比较器分别如图 3-7、图 3-8、图 3-9 所示。

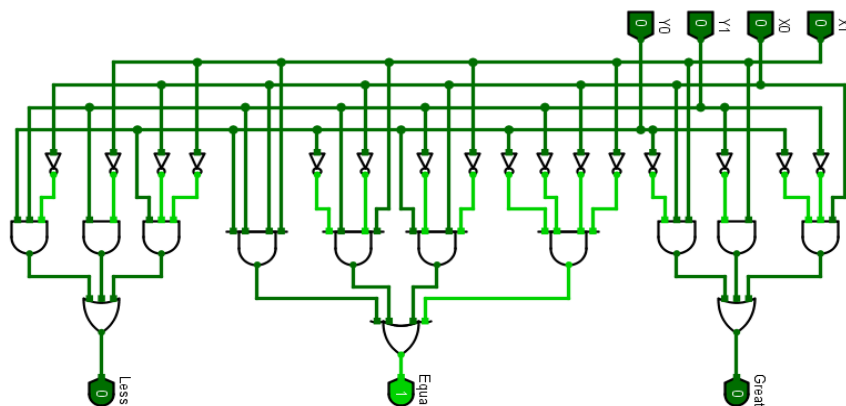


图 3-7 2 位无符号比较器电路图

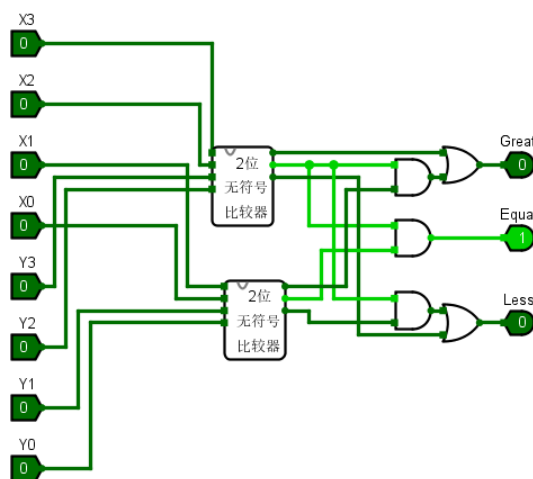


图 3-8 4 位无符号比较器电路图

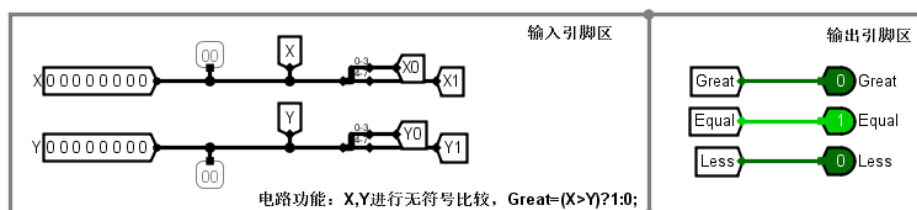


图 3-9 8 位无符号比较器电路图

### (3) 测试图

#### a. 2 位无符号比较器

测试所有输入情况，部分如图 3-10、图 3-11、图 3-12 所示。

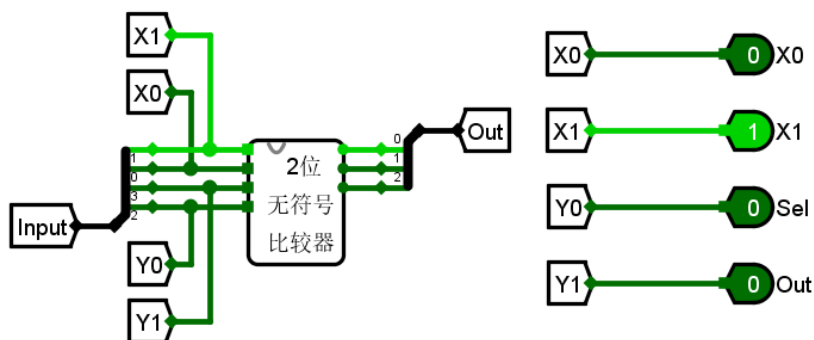


图 3-10 比较结果为大于

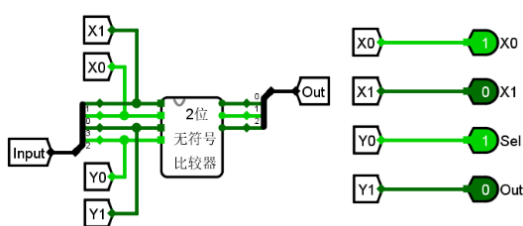


图 3-11 比较结果为等于

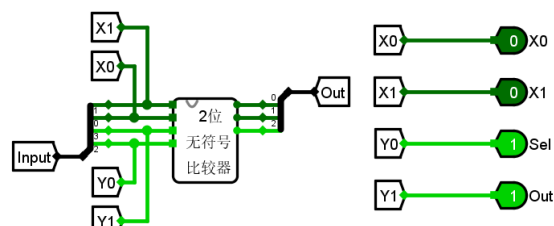


图 3-12 比较结果为小于

#### b. 4 位无符号比较器

测试所有输入情况，部分如图 3-13、图 3-14、图 3-15 所示。

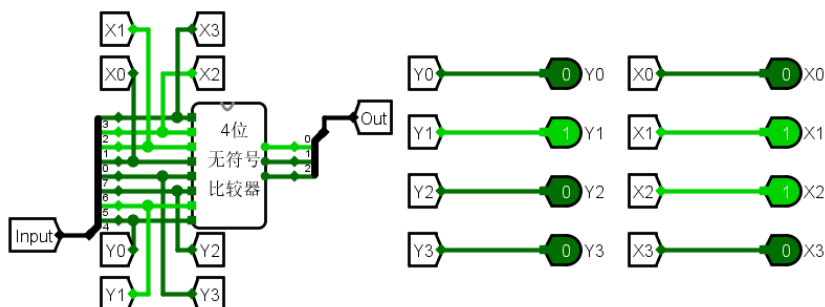


图 3-13 比较结果为大于

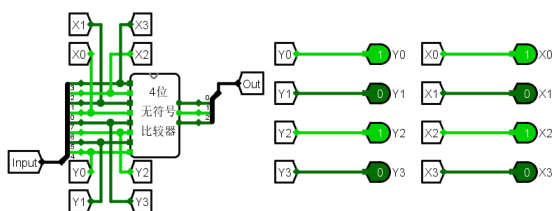


图 3-14 比较结果为等于

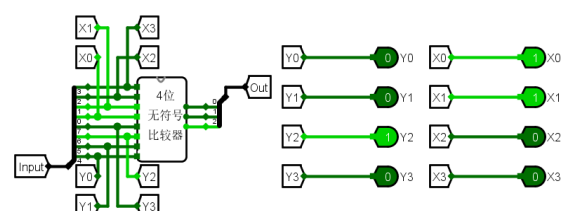


图 3-15 比较结果为小于

#### c. 8 位无符号比较器

测试所有输入情况，部分如图 3-16、图 3-17、图 3-18 所示。

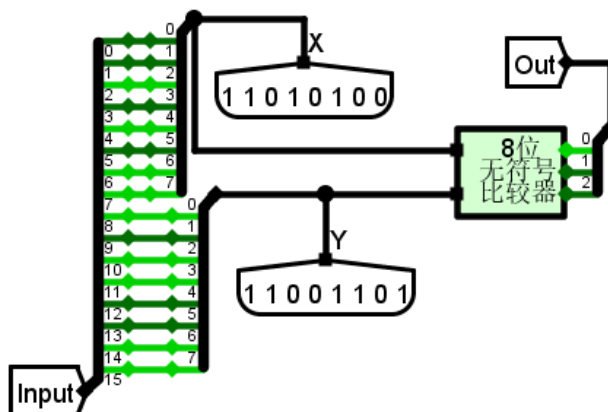


图 3-16 比较结果为大于

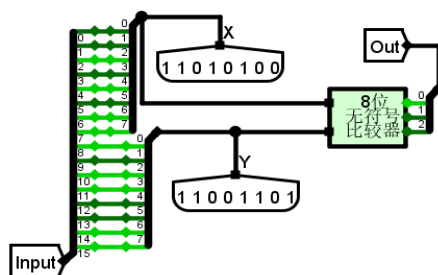


图 3-17 比较结果为等于

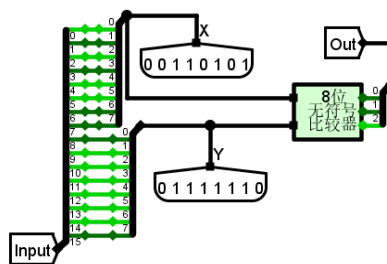


图 3-18 比较结果为小于

#### (4) 测试分析

#### (5) 2 位无符号比较器

##### a. 2 位无符号比较器

图 3-10 中,  $X=10$ ,  $Y=00$ , 输出 Great, 正确。图 3-11 中,  $X=01$ ,  $Y=01$ , 输出 Equal, 正确。图 3-12 中,  $X=00$ ,  $Y=11$ , 输出 Less, 正确。

##### b. 4 位无符号比较器

图 3-13 中,  $X=0110$ ,  $Y=0100$ , 输出 Great, 正确。图 3-14 中,  $X=0101$ ,  $Y=0101$ , 输出 Equal, 正确。图 3-15 中,  $X=0011$ ,  $Y=0100$ , 输出 Less, 正确。

##### c. 8 位无符号比较器

图 3-16 中,  $X=11010100$ ,  $Y=11001101$ , 输出 Great, 正确。图 3-17 中,  $X=00011000$ ,  $Y=00011000$ , 输出 Equal, 正确。图 3-18 中,  $X=00110101$ ,  $Y=01111110$ , 输出 Less, 正确。

所有测试中 2 位、4 位、8 位无符号比较器能够正确比较输入数字的大小, 作出相应的输出, 符合设计要求。

### 3.3 2 选 1 选择器设计 (1 位、8 位)

#### (1) 设计思路及设计过程

##### a. 1 位 2 路选择器

此电路当存在两个输入  $X_0$ 、 $X_1$  时, 需要能够通过选择控制端 Sel 控制输出为  $X_1$  还是  $X_0$ , 故共需 3 个输入。当  $Sel=0$  时输出  $X_0$ , 当  $Sel=1$  时输出  $X_1$ 。输出 Out 可直接通过与门或门实现电路功能。表达式为  $Out=X_0\overline{Sel}+X_1Sel$ 。

##### b. 8 位 2 路选择器

此电路输入分别为两个位宽为 8 的数字  $X_0$  和  $X_1$ , 选择控制端 Sel。当

Sel 为 0 时输出 X0, 当 Sel 为 1 时输出 X1。总体思路与 1 位 2 路选择器一样, 区别是需要将 Sel 信号通过分线器拓展成 8 位, 即 Sel 为 0 时拓展成 00000000, Sel 为 1 时拓展成 11111111, 再进行与和并。

## (2) 电路图

1 位、8 位二路选择器分别如图 3-19、图 3-20 所示。



请勿增删改引脚, 请在下方利用上方输入输出引脚的隧道标签信号构建电路, ctrl+d复制选择组件

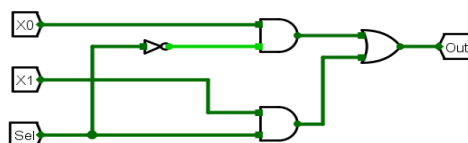
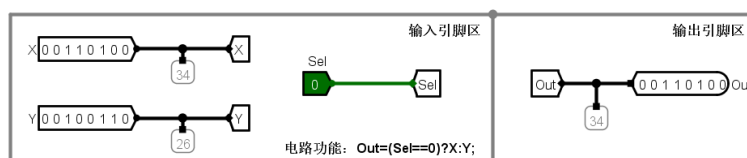


图 3-19 1 位 2 路选择器电路图



请勿增删改引脚, 请在下方利用上方输入输出引脚的隧道标签信号构建电路, ctrl+d复制选择组件

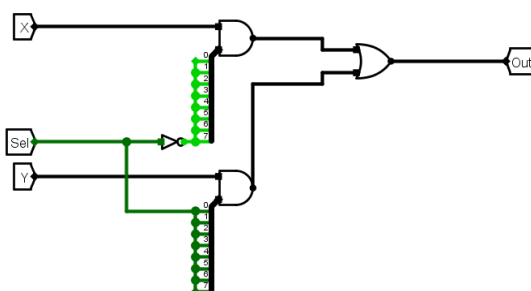


图 3-20 8 位 2 路选择器电路图

## (3) 测试图

### a. 1 位 2 路选择器

测试所有输入情况, 部分如图 3-21、图 3-22 所示。

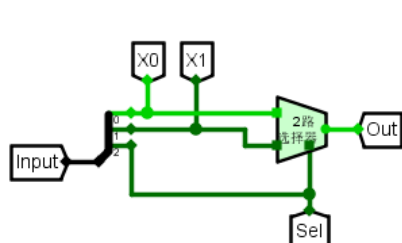


图 3-21 选择输出 X0

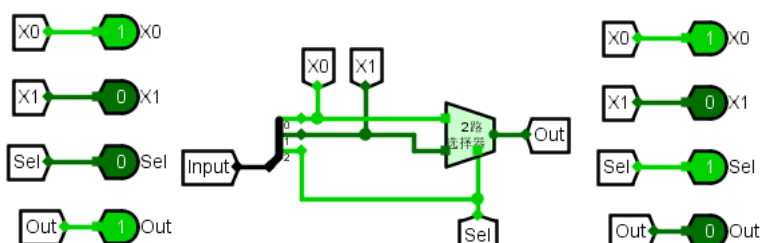


图 3-22 选择输出 X1

### b. 8 位 2 路选择器

测试所有输入情况，部分如图 3-23、图 3-24 所示。

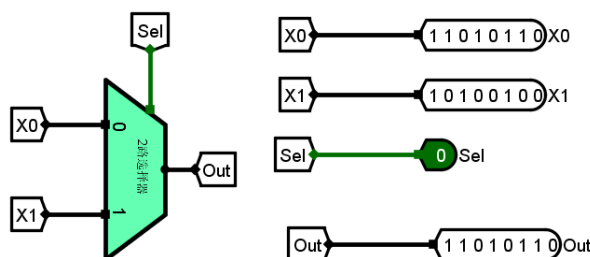


图 3-23 选择输出 X0

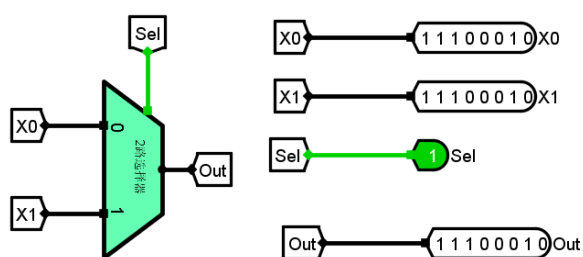


图 3-24 选择输出 X1

## (4) 测试分析

### a. 1 位 2 路选择器

图 3-21 中，两个输入分别为  $X0=1$ ， $X1=0$ ， $Sel=0$  表示选择输出  $X0$ ，输出  $Out=1=X0$ ，正确。图 3-22 中，两个输入分别为  $X0=1$ ， $X1=0$ ， $Sel=1$  表示选择输出  $X1$ ，输出  $Out=0=X1$ ，正确。

### b. 8 位 2 路选择器

图 3-23 中，两个输入分别为  $X0=11010110$ ， $X1=10100100$ ， $Sel=0$  表示选择输出  $X0$ ，输出  $Out=11010110=X0$ ，正确。图 3-24 中，两个输入分别为  $X0=11100010$ ， $X1=11100010$ ， $Sel=1$  表示选择输出  $X1$ ，输出  $Out=11100010=X1$ ，正确。

在所有测试中，1 位、8 位 2 路选择器能够根据  $Sel$  信号选择输出相应的数字，符合设计要求。

## 3.4 十进制可逆计数器（包含状态机、输出函数及整体电路）

### (1) 设计思路及设计过程

#### a. 十进制可逆计数器状态机设计

十进制可逆计数器状态机共需要十个状态，故需要  $S3$ 、 $S2$ 、 $S1$ 、 $S0$  四个输入表示状态。为满足可逆需求，用输入  $Mode$  控制正逆，当  $Mode=0$  时正向计数， $Mode=1$  时反向计数。最后由  $N3$ 、 $N2$ 、 $N1$ 、 $N0$  四个输出表示次态。

通过表格的形式将现态和对应的次态列出，如图 3-25 所示，自动生成逻辑表达式。最后检查是否存在错误输出以及挂起即可。



当前状态(现态)					输入信号						下一状态 (次态)				
S3	S2	S1	S0	现态 10进制	Mode						次态 10进制	N3	N2	N1	N0
0	0	0	0	0	0						1	0	0	0	1
0	0	0	1	1	0						2	0	0	1	0
0	0	1	0	2	0						3	0	0	1	1
0	0	1	1	3	0						4	0	1	0	0
0	1	0	0	4	0						5	0	1	0	1
0	1	0	1	5	0						6	0	1	1	0
0	1	1	0	6	0						7	0	1	1	1
0	1	1	1	7	0						8	1	0	0	0
1	0	0	0	8	0						9	1	0	0	1
1	0	0	1	9	0						0	0	0	0	0
1	0	0	1	9	1						8	1	0	0	0
1	0	0	0	8	1						7	0	1	1	1
0	1	1	1	7	1						6	0	1	1	0
0	1	1	0	6	1						5	0	1	0	1
0	1	0	1	5	1						4	0	1	0	0
0	1	0	0	4	1						3	0	0	1	1
0	0	1	1	3	1						2	0	0	1	0
0	0	1	0	2	1						1	0	0	0	1
0	0	0	1	1	1						0	0	0	0	0
0	0	0	0	0	1						9	1	0	0	1

图 3-25 十进制可逆计数器状态机现态次态对应表格

#### b. 十进制可逆计数器输出函数设计

同样需要 S3、S2、S1、S0 四个输入表示十个状态，以及 Mode 信号控制正逆计数，Mode=0 时正向计数，S3S2S1S0 为 9 时输出 Cout 由 0 变 1，表示进位；Mode=1 时反向计数，S3S2S1S0 为 0 时输出 Cout 由 0 变 1，表示借位。

直接列举出所有可能，用真值表生成电路，真值表如图 3-26 所示。

S3	S2	S1	S0	Mode	Cout
0	0	0	0	0	0
0	0	0	0	1	1
0	0	0	1	0	0
0	0	0	1	1	0
0	0	1	0	0	0
0	0	1	0	1	0
0	0	1	1	0	0
0	0	1	1	1	0
0	1	0	0	0	0
0	1	0	0	1	0
0	1	0	1	0	0
0	1	0	1	1	0
0	1	1	0	0	0
0	1	1	0	1	0
0	1	1	1	0	0
0	1	1	1	1	0
1	0	0	0	0	1
1	0	0	0	1	1
1	0	0	1	0	1
1	0	0	1	1	1
1	0	1	0	0	0
1	0	1	0	1	0
1	0	1	1	0	0
1	0	1	1	1	0
1	1	0	0	0	0
1	1	0	0	1	0
1	1	0	1	0	0
1	1	0	1	1	0
1	1	1	0	0	0
1	1	1	0	1	0
1	1	1	1	0	0
1	1	1	1	1	0

图 3-26 十进制可逆计数器输出函数真值表

c. 十进制可逆计数器整体电路

首先需要时钟信号 CLK 进行计数输入,使能信号 En 控制电路是否工作, Mode 信号控制正向或逆向计数。此外,因为要求能够预置异步输入,故设计 PreSet 信号。最后需要位宽为 4 的输入信号 Din。并设计位宽为 4 的输出信号 Q 以及进位/借位信号 Cout。设计可见表 3-1。

表 3-1 十进制可逆计数器输入输出设计表

信号	输入/输出	位宽	说明
CLK	输入	1 位	时钟输入
En	输入	1 位	使能信号, 为 1 时据 Mode 位进行计数
Mode	输入	1 位	Mode=0 正向计数 Mode=反向计数
PreSet	输入	1 位	预置控制端, 为 1 时异步写入 Din
Din	输入	4 位	计数器预置数据
Q	输出	4 位	计数器计数输出
Cout	输出	1 位	进位借位输出, 正向数到 9, 反向计数到 0 时输出为 1

将时钟信号 CLK 连接到 D 触发器的时钟输入端, 每输入一次触发一次 D 触发器。使能信号 En 连接到每个 D 触发器的使能端, 当 En=0 时电路不工作, En=1 时电路工作。Mode 信号连接状态器和输出函数, Mode=0 时正向计数, Mode=1 时反向计数。PreSet 通过三态门控制是否写入 Din, 当 PreSet=0 时, 电路通过设计好的状态机依次跳转到下一个状态, 并连接到 D 触发器的激励端控制输出, 实现十进制计数。当 PreSet=1 时, 输入 Din, 分成 4 个位宽为 1 的输入 D3D2D1D0, 通过相应的 D 触发器的置位或清空端进行置 1 或置 0, 从而控制输出变为预置输入。最后通过输出函数模块控制进位信号的输出。

## (2) 电路图

### a. 十进制可逆计数器状态机

如图 3-27 所示。

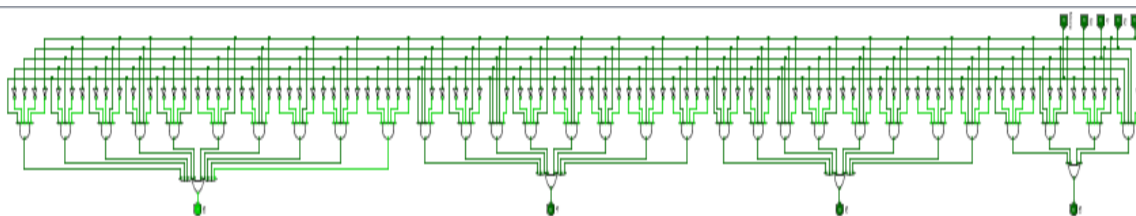


图 3-27 十进制可逆计数器状态机电路图

### b. 十进制可逆计数器输出函数

如图 3-28 所示。

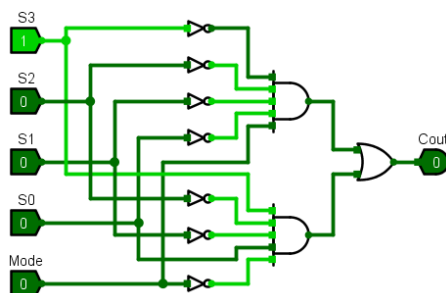


图 3-28 十进制可逆计数器输出函数电路图

### c. 十进制可逆计数器整体电路

如图 3-29 所示。

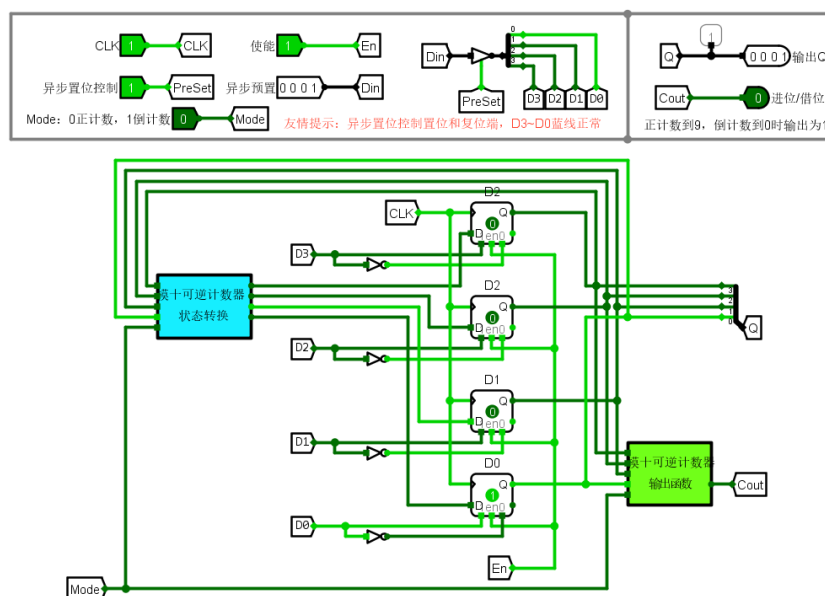


图 3-29 十进制可逆计数器整体电路电路图

### (3) 测试图

#### a. 十进制可逆计数器状态机

分别对正向计数和逆向计数进行测试,结果部分如图 3-30、图 3-31 所示。

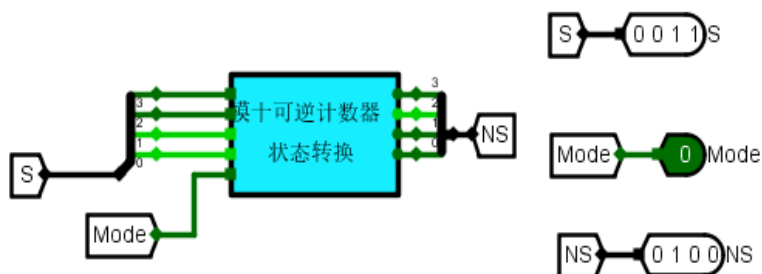


图 3-30 十进制计数器状态机正向计数状态

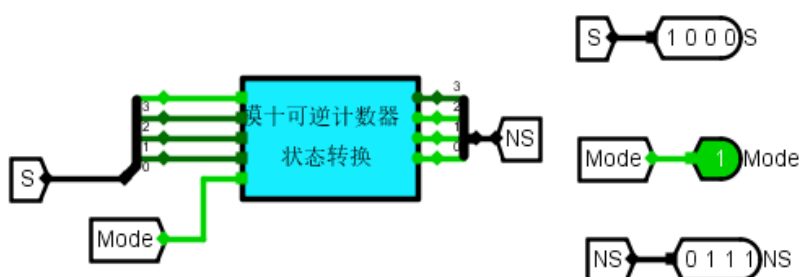


图 3-31 十进制计数器状态机逆向计数状态

#### b. 十进制可逆计数器输出函数

分别对正向计数和逆向计数进行测试,测试结果部分如图 3-32、图 3-33、图 3-34、图 3-35 所示。

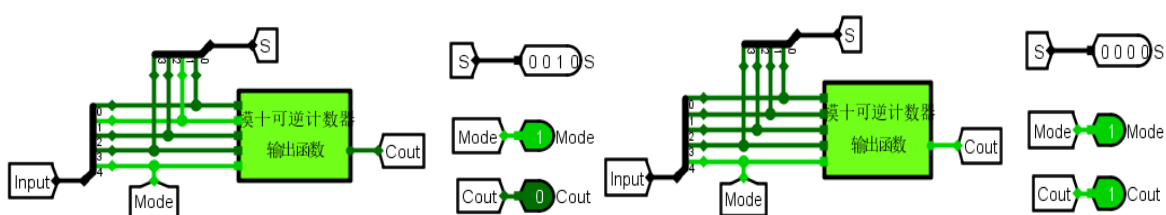


图 3-32 正向计数无进位

图 3-33 正向计数产生进位

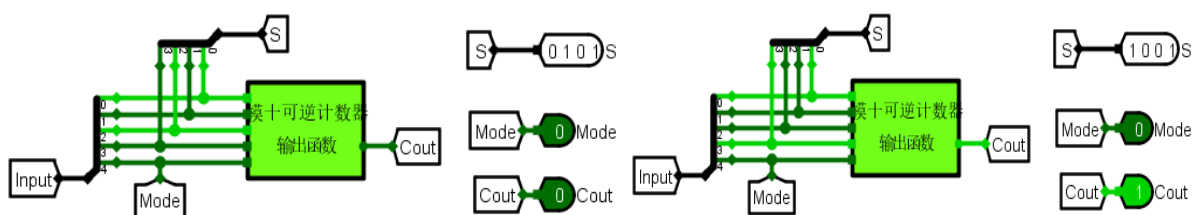


图 3-34 逆向计数无进位

图 3-35 逆向计数产生进位

#### c. 十进制可逆计数器整体电路

分别对电路的异步预置功能，正向计数功能和逆向计数功能进行测试。部分如图 3-36、图 3-37、图 3-38 所示。

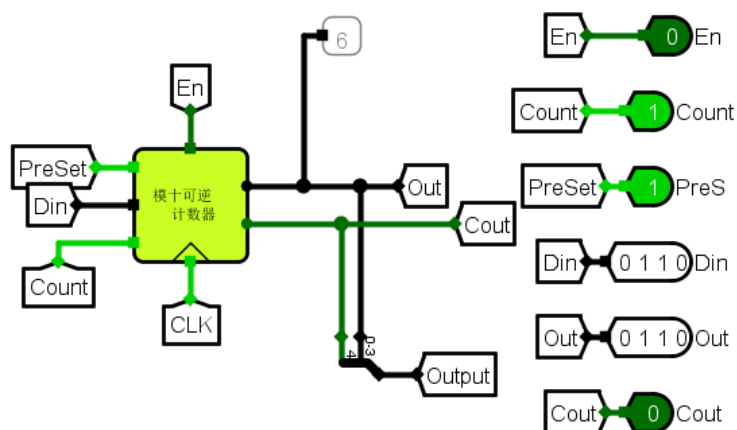


图 3-36 异步预置功能测试

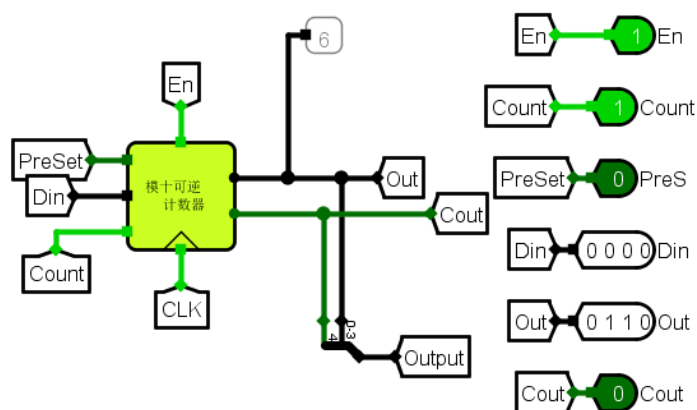


图 3-37 逆向计数功能测试

其中，CLK 输入一次数值减少 1，状态为 0 时产生借位，动态过程截图无法展示。

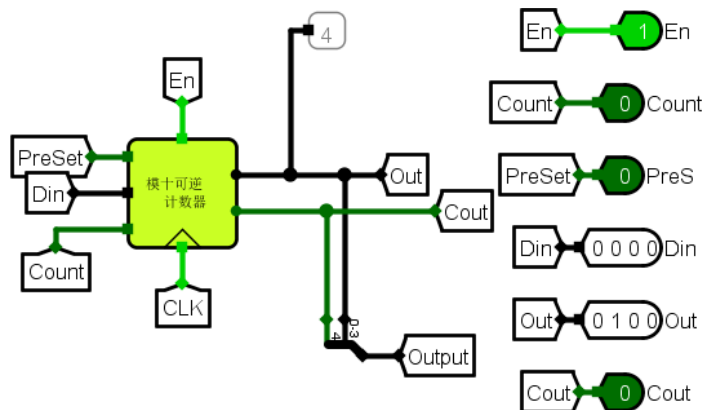


图 3-38 逆向计数功能测试

---

---

其中, CLK 输入一次数值增加 1, 状态为 9 时产生进位, 动态过程截图无法展示。

#### (4) 测试分析

##### a. 十进制可逆计数器状态机

图 3-30 中, 输入 S 为 1000, Mode=1 表示逆向计数, NS 为 0111=1000-1, 正确。图 3-31 中, 输入 S 为 0011, Mode=0 表示正向计数, NS 为 0100=0011+1, 正确。

##### b. 十进制可逆计数器输出函数

图 3-32 中, 输入 S 为 0010, Mode=1 表示逆向计数,  $S \neq 0$ , Cout=0, 正确。图 3-33 中, 输入 S 为 0000, Mode=1 表示逆向计数,  $S=0$ , Cout=1, 正确。图 3-34 中, 输入 S 为 0101, Mode=0 表示正向计数,  $S \neq 9$ , Cout=0, 正确。图 3-35 中, 输入 S 为 1001, Mode=0 表示正向计数,  $S=9$ , Cout=1, 正确。

##### c. 十进制可逆计数器整体电路

图 3-36 中。PreSet=1, Din=0110, Out=0110, 预置输入成功。图 3-37 中, En=1 电路工作, Count=1 逆向计数, PreSet=1 时输入 Din=0000, CLK 信号触发 4 次后, Out 变为如图的 0110, 正确。图 3-38 中, En=1 电路工作, Count=0 正向计数, PreSet=1 时输入 Din=0000, CLK 信号触发 4 次后, Out 变为如图的 0100, 正确。

在所有测试中, 十进制可逆计数器状态机和输出函数输出与输入对应关系正确, 符合设计要求。整体电路当 En=0 时电路不工作。En=1 时, PreSet=1, 异步输出预置输入; PreSet=0 时, 根据 Mode 信号可正确进行正向或逆向计数, 并产生进位/借位信号, 符合电路设计要求。

### 3.5 两位十进制可逆计数器

#### (1) 设计思路及设计过程

分析电路, 需要时钟信号 CLK 触发电路, 使能信号 En 控制电路是否工作, Mode 信号控制正向或逆向计数, PreSet 信号控制预置异步输入。另外, 由于是“两位十进制”, 故需要位宽为 8 的输入信号 Din, 4 位一组分别表示十位数和个位数。

并设计位宽为 8 的输出信号 Q 以及进位/借位信号 Cout。设计同表 3-1 所示。

利用两个十进制可逆计数器分别作为高位计数器和低位计数器可较便利的实现电路功能。En 信号同时控制两个十进制可逆计数器的使能端，当 En=0 时电路不工作，En=1 时电路工作。Mode 信号同时控两个十进制可逆计数器的正逆计数，Mode=0 时正向计数，Mode=1 时反向计数。将输入信号 Din 用分线器分为高四位 Din1 接到高位计数器预置输入端和低四位 Din0 接到低位计数器预置输入端。PreSet 同时控制两个十进制可逆计数器的预置输入，当 PreSet=0 时，就会依照十进制计数。当 PreSet=1 时，则计数会重置为 Din。

低位计数器的时钟信号端直接由 CLK 信号控制，这样每个时钟脉冲下降沿触发一次，当计数产生进位/退位时，Cout 会由 0 变成 1，同时需要触发高位计数器。由于钟控信号为下降沿触发，故“CLK 高=Cout 低”（非门）。而整个电路的进位/退位则是计数到 99/0 产生的，故当高位计数器和低位计数器同时产生进位/退位（与门），整个电路才会产生进位/退位输出信号。

根据以上分析利用十进制可逆计数器和与门非门连接电路即可。

(2) 电路图

如图 3-39 所示。

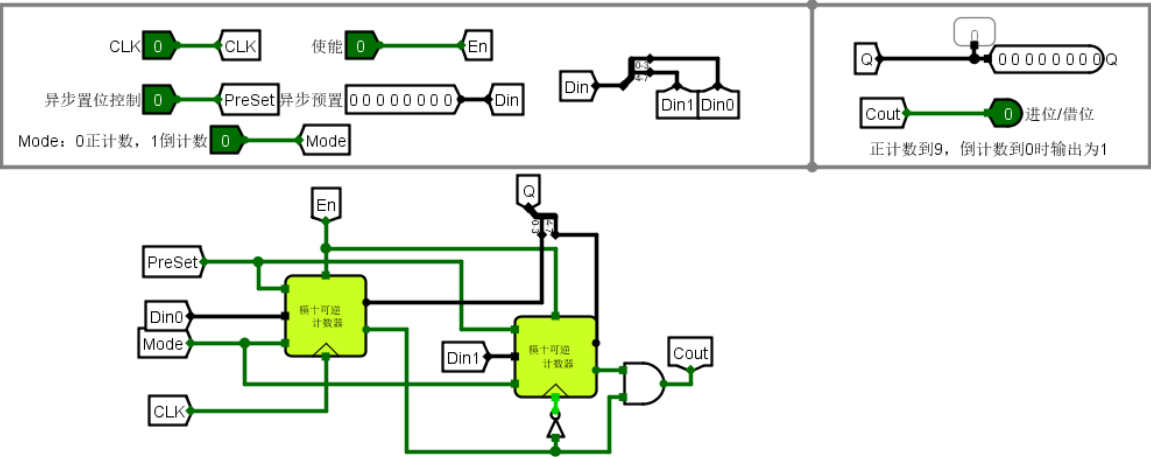


图 3-39 2 位十进制可逆计数器电路图

(3) 测试图

分别对电路的异步预置功能，正向计数功能和逆向计数功能进行测试。部分如图 3-40、图 3-41、图 3-42 所示。

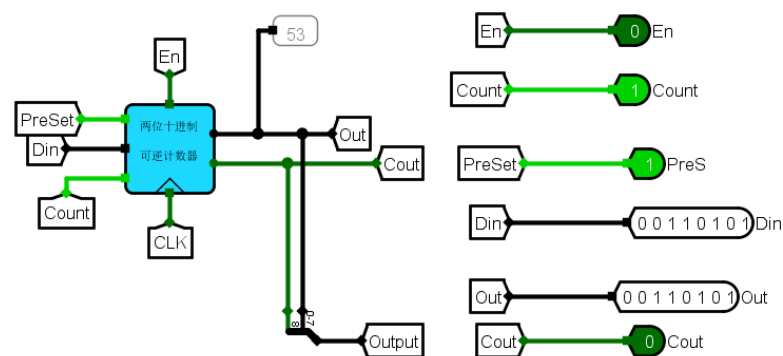


图 3-40 异步预置功能测试

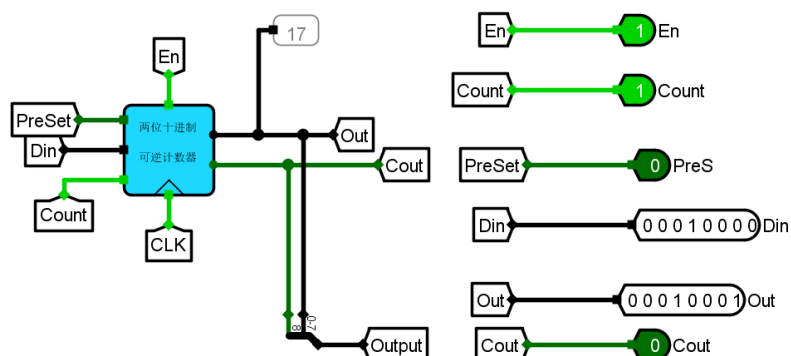


图 3-41 逆向计数功能测试

其中，CLK 输入一次数值减少 1，状态为 0 时产生借位，动态过程截图无法展示。

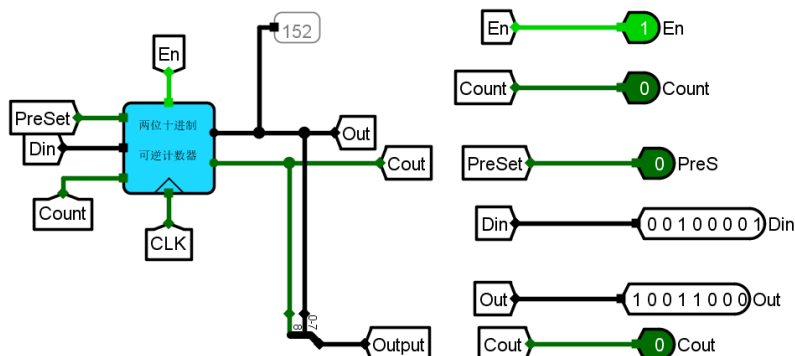


图 3-42 正向计数功能测试

其中，CLK 输入一次数值增加 1，状态为 99 时产生进位，动态过程截图无法展示。

#### (4) 测试分析

图 3-40 中。PreSet=1，Din=00110101，Out=00110101，预置输入成功。图 3-41 中，En=1 电路工作，Count=1 逆向计数，PreSet=1 时输入 Din=00010011，CLK 信号触发 2 次后，Out 变为如图的 00010001，正确。图 3-41 中，En=1 电路



工作，Count=0 正向计数，PreSet=1 时输入 Din=10010100，CLK 信号触发 4 次后，Out 变为如图的 10011000，正确。

在所有测试中，2 位十进制可逆计数器当 En=0 时电路不工作。En=1 时，PreSet=1，异步输出预置输入；PreSet=0 时，根据 Mode 信号可正确进行正向或逆向计数，并产生进位或借位信号，符合电路设计要求。

### 3.6 交通灯状态机

#### (1) 设计思路及设计过程

根据交通灯的规则要求共设计输入输出如表 3-2 所示。

表 3-2 交通灯状态转换引脚表

信号	输入/输出	位宽	说明
S2~S0	输入	3 位	当前状态 S
T1	输入	1 位	单侧车辆通行时绿灯倒计时结束
T2	输入	1 位	两侧车辆通行时 主干道绿灯倒计时结束
T3	输入	1 位	两侧车辆通行时 主干道黄灯倒计时结束
T4	输入	1 位	两侧车辆通行时 次干道绿灯倒计时结束
T5	输入	1 位	两侧车辆通行时 次干道黄灯倒计时结束
H	输入	1 位	高峰期信号
PCM	输入	1 位	主干道通行请求信号
PCC	输入	1 位	次干道通行请求信号

信号	输入/输出	位宽	说明
N2~N0	输出	3 位	次态

“S2S1S0”按照二进制码总共可以表示 S0~S7 八个状态。其中 S0 表示状态“PCM=1, PCC=1, 主次干道闪黄灯”；S1 表示状态“PCM=1, PCC=0, 主干道亮绿灯, 次干道亮红灯”；S2 表示状态“PCM=0, PCC=1, 主干道亮红灯, 次干道亮绿灯”；S3 表示状态“PCM=1, PCC=1, H=0, 主干道亮绿灯, 次干道亮红灯”；S4 表示状态“PCM=1, PCC=1, H=0, 主干道亮黄灯, 次干道亮红灯”；S5 表示状态“PCM=1, PCC=1, H=0, 主干道亮红灯, 次干道亮绿灯”；S6 表示状态“PCM=1, PCC=1, H=0, 主干道亮红灯, 次干道亮黄灯”；S7 表示状态“PCM=1, PCC=1, H=1, 主干道亮绿灯, 次干道亮红灯”。

其余信号表格中已说明较为详细, 不再赘述。

当处于状态 S0 时, 若主干道申请同行, PCM 变为 1, 进入状态 S1; 若次干道申请同行, PCC 变为 1, 进入状态 S2。

当处于状态 S1 时, 若 PCM=1, PCC=0 保持不变, 则保持状态 S1 不变; 若 PCM 变为 0, PCC=0 保持不变, 且倒计时结束 T1=1, 进入状态 S0; 若主干道请求消失, PCM 变为 0, 次干道申请同行, PCC 变为 1, 且 T1=1, 进入状态 S2; 若 PCM=1 不变, PCC 变为 1, 且 T1=1, 则进入状态 S3。

处于状态 S2 与 S1 相似。若 PCC=1, PCM=0 保持不变, 则保持状态 S2 不变; 若 PCC 变为 0, PCM=0 保持不变, 且倒计时结束 T1=1, 进入状态 S0; 若 PCC 变为 0, PCM 变为 1, 且 T1=1, 进入状态 S1; 若 PCC=1 不变, PCM 变为 1, 且 T1=1, 则进入状态 S5。

当处于状态 S3, 倒计时结束, T2=1 时进入状态 S4。

当处于状态 S4, T3=1 时, 若 PCM=1 不变, 则进入状态 S5; 若 PCM 变为 0, 则进入状态 S2。

当处于状态 S5, 倒计时结束, T4=1 时进入状态 S6。

当处于状态 S6, T5=1 时, 若 PCM 变为 0, 则进入状态 S1; 若 PCM=1 不变, 此时看高峰信号 H, 若 H=1 则进入状态 S7, H=0, 则进入状态 S3。当处

于状态 S7，T2=1 时，进入状态 S4。

另外当计时信号 T=0 时，表示计时未结束，状态保持不变。

可作出状态转换图，如图 3-43 所示。

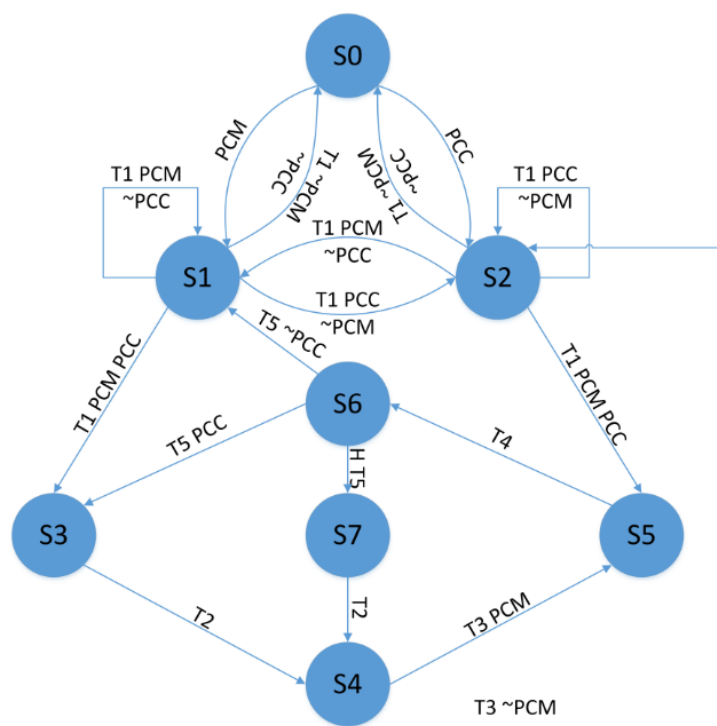


图 3-43 交通灯状态转换图

通过表格的形式将现态、输入、和对应的次态列出，如图 3-44 所示，自动生成逻辑表达式。

输入 (填1或0, 不填为无关项x)											输出 (只填写为1的情况)		
S2	S1	S0	H	PCM	PCC	T5	T4	T3	T2	T1	N2	N1	N0
0	0	0		0	0						0	0	0
0	0	0		1	0						0	0	1
0	0	0		0	1						0	1	0
0	0	0		1	1						0	0	1
0	0	1		1	0					1	0	0	1
0	0	1		0	1					1	0	1	0
0	0	1		1	1					1	0	1	1
0	0	1		0	0					1	0	0	0
0	1	0		0	1					1	0	1	0
0	1	0		1	0					1	0	0	1
0	1	0		1	1					1	1	0	1
0	1	0		0	0					1	0	0	0
0	1	1							1		1	0	0
1	0	0		1			1				1	0	1
1	0	0		0			1	1			0	1	0
1	0	1					1				1	1	0
1	1	0			0	1					0	0	1
1	1	0	1	1	1	1					1	1	1
1	1	0	0	1	1	1					0	1	1
1	1	1							1		1	0	0
0	0	1								0	0	0	1
0	1	0								0	0	1	0
0	1	1							0		0	1	1
1	0	0					0	0			1	0	0
1	0	1					0				1	0	1
1	1	0				0					1	1	0
1	1	1							0		1	1	1
1	1	0		0	1	1					0	1	0

图 3-44 交通灯状态转换表

## (2) 电路图

如图 3-45 所示。

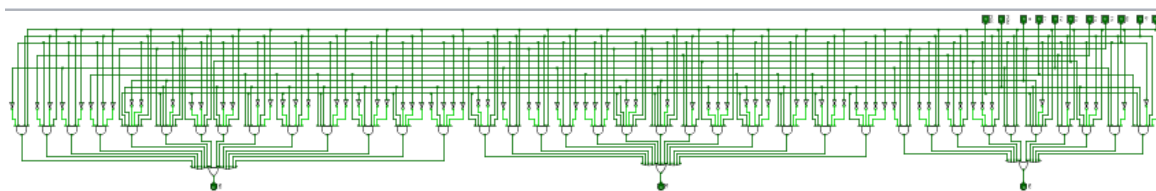


图 3-45 交通灯状态机电路图

## (3) 测试图

测试所有输入情况，部分如图 3-46、图 3-47 所示。

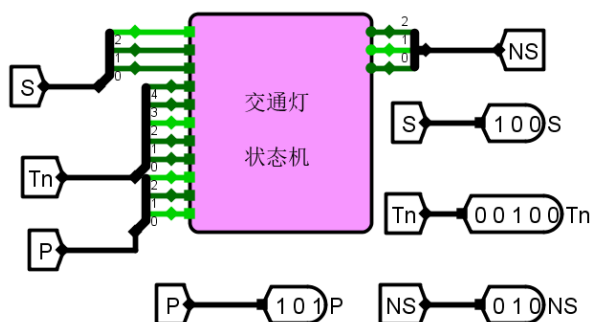


图 3-46 交通灯状态机测试图 1

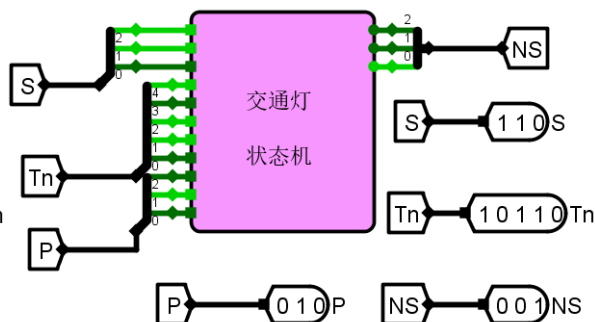


图 3-47 交通灯状态机测试图 2

## (4) 测试分析

图 3-46 中，输入  $S=100$ ，表示现态为  $S_4$ ， $Tn=00100$  表示  $T_3=1$ ， $P=101$  表示  $H=1$ ， $PCM=0$ ， $PCC=1$ ， $NS=010$ ，表示次态为  $S_2$ ，正确。图 3-47 中，输入  $S=110$ ，表示现态为  $S_6$ ， $Tn=01101$  表示  $T_5=1$ ， $P=010$  表示  $H=0$ ， $PCM=1$ ， $PCC=0$ ， $NS=001$ ，表示次态为  $S_1$ ，正确。

所有测试中，次态与现态和输入的对应关系正确，满足设计要求。

# 3.7 交通灯输出函数设计

## (1) 设计思路及设计过程

根据交通灯状态输出函数的需求，设计输入输出如表 3-3 所示。

表 3-3 交通灯状态输出函数输入输出设计表

信号	输入/输出	位宽	说明
S2~S0	输入	3 位	当前状态 S
R1	输出	1 位	主道红灯控制信号
Y1	输出	1 位	主道黄灯控制信号
G1	输出	1 位	主道绿灯控制信号
R2	输出	1 位	次道红灯控制信号
Y2	输出	1 位	次道黄灯控制信号
G2	输出	1 位	次道绿灯控制信号
PASS1	输出	1 位	主道允许通行信号
PASS2	输出	1 位	次道允许通行信号
PASS3	输出	1 位	单侧通行信号

其中“S2S1S0”同交通灯状态机一样表示 S0~S7 八个状态，详细说明可以参照交通的状态机的“设计思路及设计过程”。

主次干道都需要红、黄、绿灯共 6 个灯，故设计输出 R1、Y1、G1、R2、Y2、G2 控制亮灯情况。由于单侧有同行请求和两侧都有同行请求时，亮灯时间不同，故总共设计 3 个输出 PASS1、PASS2、PASS3 表示同行请求信号，用于控制倒计时的秒数。

根据以上分析以及 S0~S7 表示的状态列出每个状态对应的输出，通过真值表如图 3-48 所示生成电路。

S2	S1	S0	R1	Y1	G1	R2	Y2	G2	PASS1	PASS2	PASS3
0	0	0	0	1	0	0	1	0	0	0	0
0	0	1	0	0	1	1	0	0	0	0	1
0	1	0	1	0	0	0	0	1	0	0	1
0	1	1	0	0	1	1	0	0	1	0	0
1	0	0	0	1	0	1	0	0	1	0	0
1	0	1	1	0	0	0	0	1	0	1	0
1	1	0	1	0	0	0	1	0	0	1	0
1	1	1	0	0	1	1	0	0	1	0	0

图 3-48 交通灯输出函数真值表

(2) 电路图

如图 3-49 所示。

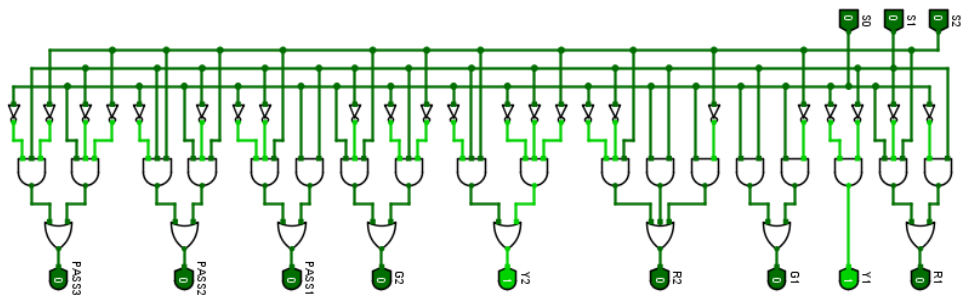


图 3-49 交通灯输出函数电路图

(3) 测试图

测试所有输入情况，部分如图 3-50、图 3-5 所示。

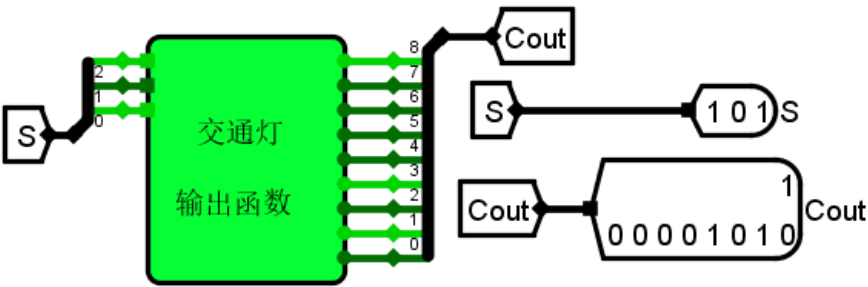


图 3-50 交通灯输出函数测试 1

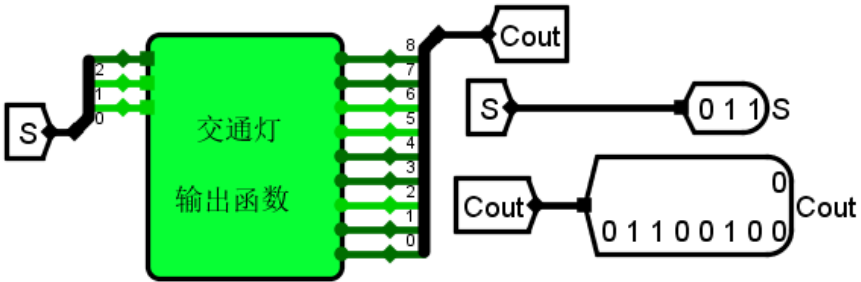


图 3-51 交通灯输出函数测试 2

---

#### (4) 测试分析

图 3-50 中,  $S=101$ , 表示状态  $S5$ ,  $Cout=100001010$ , 表示  $R1=1, Y1=0, G1=0, R2=0, Y2=0, G2=1, PASS1=0, PASS2=1, PASS3=0$ , 即“两侧都有通行请求, 主干道亮红灯, 次干道亮绿灯”, 与  $S5$  表示的状态一致。图 3-51 中,  $S=011$ , 表示状态  $S3$ ,  $Cout=00100100$ , 表示  $R1=0, Y1=0, G1=1, R2=1, Y2=0, G2=0, PASS1=1, PASS2=0, PASS3=0$ , 即“两侧都有通行请求, 主干道亮绿灯, 次干道亮红灯”, 与  $S3$  表示的状态一致。

所有测试中, 输出表示的状态均与输入一致, 符合设计要求。

### 3.8 交通灯控制系统

#### (1) 设计思路及设计过程

##### a. 整体输入信号设计

按照设计要求, 设计主干道通行请求信号  $PCM$ 、次干道通行请求信号  $PCC$  高峰信号  $H$ 、总控制台控制信号  $Online$ , 紧急情况信号  $E$ 。  $E$  或  $Online=1$  时都会触发紧急状态  $Emerge=1$ 。信号  $PCM$ 、 $PCC$ 、 $H$  连接在交通灯状态机对应位置。  $Emerge$  信号会在紧急情况模块进行说明。

##### b. 倒计时选择模块

不同通行请求时, 相应的倒计时是不同的, 当单侧申请同行时倒计时为  $16s$ , 双侧申请通行时倒计时为  $15s$ , 紧急情况时则需要显示  $99$ 。因此设计  $Timer1\sim3$  分别对应主干道倒计时, 次干道倒计时和单侧通行倒计时。通过三个  $8$  位  $2$  路选择器实现倒计时的选择。

将  $PASS1\sim3$  信号以及紧急通行信号作为选择信号“ $Sel$ ”输入。当单侧申请同行,  $PASS1=1$  时, 最后选择出  $Timer1$ ; 当两侧同时申请通行时, 主干道通行时,  $PASS2=1$ , 最后选择出  $Timer2$ , 次干道通行时,  $PASS3=1$ ; 紧急通行信号  $=1$  时输出  $99$ 。

将倒计时输出的十位（高四位）和个位（低四位）分别连接到数码管驱动模块, 再将输出与数码管相连, 完成倒计时的显示。

##### c. 主干道倒计时模块

倒计时主要由  $2$  位十进制可逆计数器完成。因为是倒计时, 故使  $Mode=1$

---

---

保持在逆向计数状态。当非紧急情况且  $PASS=1$ （主干道通行）时，计数器工作，故将二者使用与门后连接在使能  $En$  端。当  $T5$  或  $T1$  或  $T8=1$  时表示上一个状态（次干道通行或单侧通行或主干道通行）倒计时结束，需要此时  $PreSet=1$ ，预置输入设定好的倒计时，重置倒计时，故将三者使用或门后连在  $PreSet$  端。高峰信号  $H$  是否为 1 会影响倒计时秒数，故用一个 2 路选择器选择 15s 或 30s， $H$  作为选择信号“Sel”。

计数器输出到  $Timer1$ ，用于数码管的倒计时显示。此外，还需要 3 个 8 为无符号比较器，通过比较时间判断倒计时是否结束。当  $T2=1$  时表示两侧车辆通行时，主干道绿灯倒计时结束，此时  $Timer1=4$ ，故输入  $Y=4$ 。注意这里不是等于 3，因为状态切换是异步触发的，当  $Timer1=3$  时会刚好切换到黄灯状态。当  $T3=1$  时表示两侧车辆通行时，主干道黄灯倒计时结束，此时  $Timer1=1$ ，故输入  $Y=1$ 。同样注意这里不是等于 1，因为是异步触发。若需要状态保持不变，当  $Timer1=0$  时表示倒计时结束， $T8=1$ ，同步触发  $PreSet=1$ ，重置倒计时。

#### d. 次干道倒计时模块

与主干道倒计时模块相似。使  $Mode=1$  保持在逆向计数状态。当非紧急情况且  $PASS2=1$ （次干道通行）时，计数器工作，故将二者使用与门后连接在使能  $En$  端。当  $T3$  或  $T1$  或  $T7=1$  时表示上一个状态（主干道通行或单侧通行或次干道通行）倒计时结束，需要此时  $PreSet=1$ ，重置倒计时，故将三者使用或门后连在  $PreSet$  端。

计数器输出到  $Timer2$ ，用于数码管的倒计时显示。此外，还需要 3 个 8 为无符号比较器，通过比较时间判断倒计时是否结束。当  $T4=1$  时表示两侧车辆通行时，次干道绿灯倒计时结束，此时  $Timer1=4$ ，故输入  $Y=4$ 。当  $T5=1$  时表示两侧车辆通行时，次干道黄灯倒计时结束，此时  $Timer1=1$ ，故输入  $Y=1$ 。若需要状态保持不变，当  $Timer1=0$  时表示倒计时结束， $T7=1$ ，同步触发  $PreSet=1$ ，重置倒计时。

#### e. 单侧通行倒计时模块

与主次干道倒计时模块相似，略简单一些。使  $Mode=1$  保持在逆向计数状态。当非紧急情况且  $PASS3=1$ （单侧通行）时，计数器工作，故将二者使用与门后连接在使能  $En$  端。当非紧急情况且  $T6=1$  时表示上一个单侧通行倒计时



结束或重新切换回单侧通行状态,此时  $\text{PreSet}=1$ , 预置输入设定好的倒计时 16s, 重置倒计时。

计数器输出到  $\text{Timer3}$ , 用于数码管的倒计时显示。此外, 还需要 2 个 8 为无符号比较器, 通过比较时间判断倒计时是否结束。当  $\text{T1}=1$  时表示单侧车辆通行时绿灯倒计时结束, 此时  $\text{Timer3}=1$ , 故输入  $\text{Y}=1$ 。若需要状态保持不变, 当  $\text{Timer3}=0$  时表示倒计时结束,  $\text{T6}=1$ , 同步触发  $\text{PreSet}=1$ , 重置倒计时。

f. 紧急情况模块

此模块主要通过 D 触发器实现。

当  $\text{Emerge}=0$  时不会触发紧急情况状态。故将  $\text{Emerge}$  接到 D 触发器的清空端, 保证非紧急情况下输出为 0。

当  $\text{Emerge}=1$  时, 如果电路处在倒计时过程中, 需要当上一个状态倒计时结束再切换到  $\text{Emerge}$  状态, 即当  $\text{T3}$  或  $\text{T1}$  或  $\text{T5}=1$  时 (主干道通行或单侧通行或次干道通行倒计时结束) 切换, 故将三者使用或门后连在时钟信号端,  $\text{Emerge}$  连 D 在激励端。

当  $\text{Emerge}=1$ , 电路处在状态  $\text{S0}$  时, 电路需要立即切换到紧急情况状态。故将  $\text{Emerge}$ 、 $\text{PCC}$ 、 $\text{PCM}$ 三者使用与门再连接到 D 触发器的置位端, 使输出立刻变为 1, 进入紧急情况状态。

(2) 电路图

如图 3-52、图 3-53 所示。

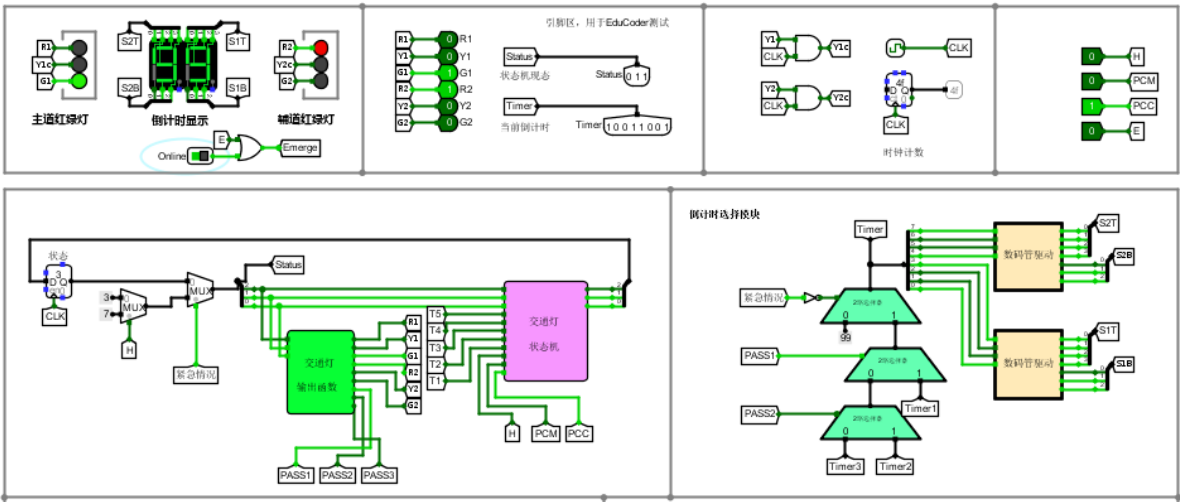


图 3-52 交通灯电路图 1

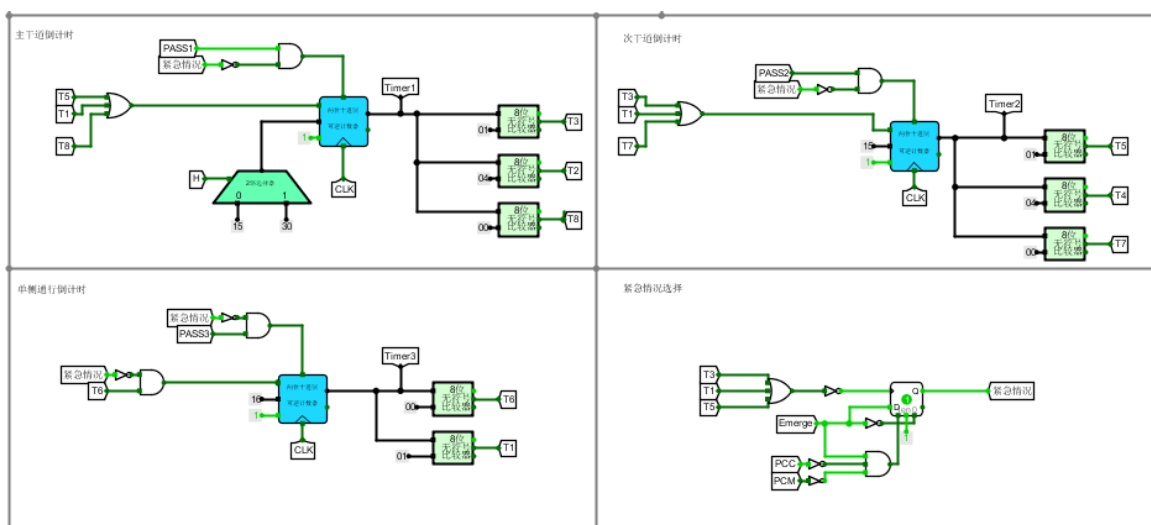


图 3-53 交通灯电路图 2

### (3) 测试图

测试所有输入情况，以及不同输入变化顺序后的状态切换情况。部分如图 3-54、图 3-55、图 3-56、图 3-57、图 3-58、图 3-59 所示。

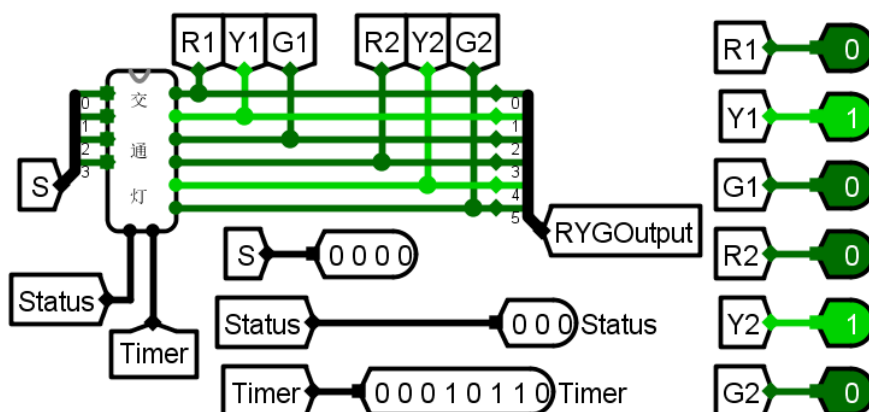


图 3-54 主次干道均无通行请求

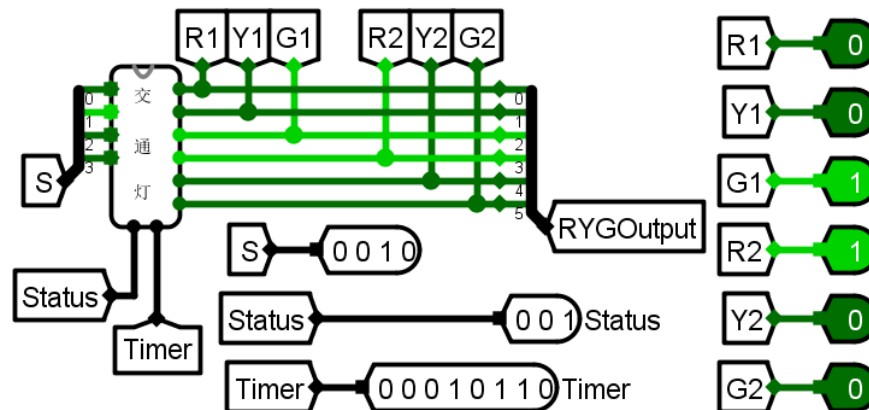


图 3-55 单侧请求通行

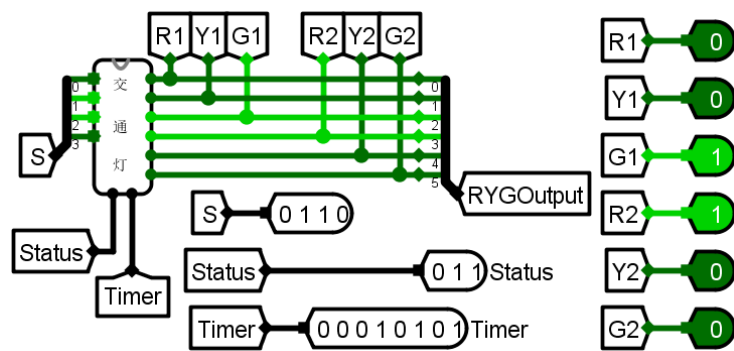


图 3-56 双侧申请通行 1

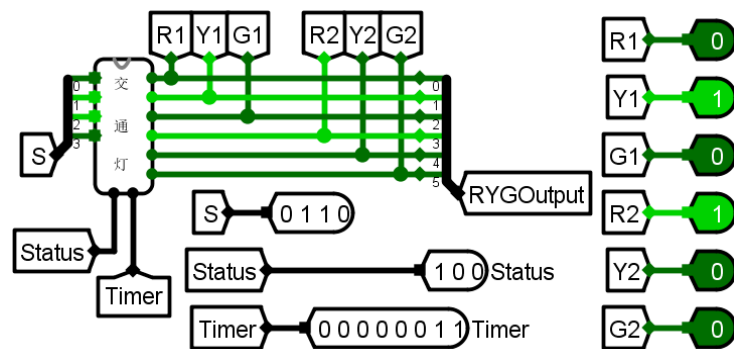


图 3-57 双侧申请通行 2

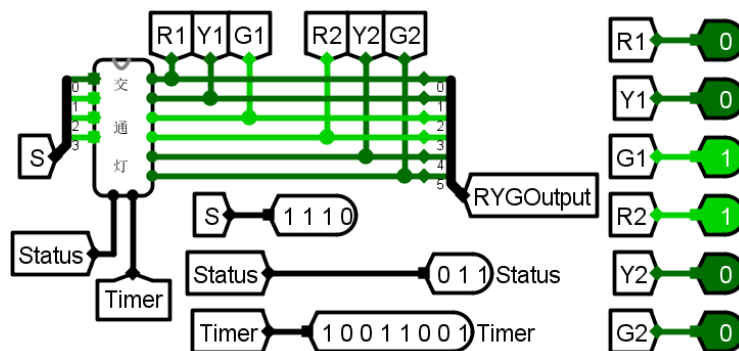


图 3-58 紧急情况

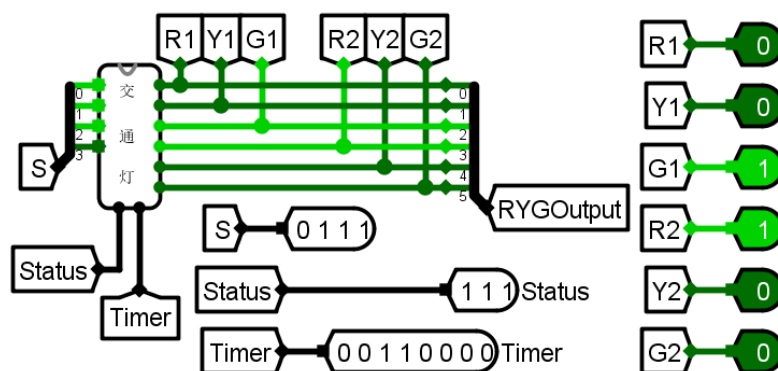


图 3-59 高峰情况

---

#### (4) 测试分析

图 3-54 中,  $S=0000$ , 表示  $PCM=0$ ,  $PCC=0$ 。状态  $Status=000$ , 表示电路处于  $S0$  状态。 $Timer=16s$ ,  $Y1=1$ ,  $Y2=1$ , 表示闪双黄灯, 倒计时保持显示 16, 符合设计要求。

图 3-55 中,  $S=0010$ , 表示  $PCM=1$ ,  $PCC=0$ 。状态  $Status=001$ , 表示电路处于  $S1$  状态。此图为刚跳到状态  $S1$  的情况,  $Timer=16s$ ,  $G1=1$ ,  $R2=1$ , 表示主干道亮绿灯, 次干道亮红灯, 倒计时从 16s 开始, 符合设计要求。

图 3-56 中,  $S=0110$ , 表示  $PCM=1$ ,  $PCC=1$ 。状态  $Status=011$ , 表示电路处于  $S3$  状态。此图为刚跳到状态  $S3$  的情况,  $Timer=15s$ ,  $G1=1$ ,  $R2=1$ , 表示主干道亮绿灯, 次干道亮红灯, 倒计时从 15s 开始, 符合设计要求。

图 3-56 中,  $S=0110$ , 表示  $PCM=1$ ,  $PCC=1$ 。状态  $Status=100$ , 表示电路处于  $S4$  状态。此图为刚跳到状态  $S4$  的情况,  $Timer=3s$ ,  $Y1=1$ ,  $R2=1$ , 表示主干道亮黄灯, 次干道亮红灯, 倒计时从 3s 开始, 符合设计要求。

图 3-57 中,  $S=1110$ , 表示  $E=1$ , 触发  $Emerge$  紧急情况。状态  $Status=011$ , 表示电路处于  $S3$  状态。 $Timer=99s$ ,  $G1=1$ ,  $R2=1$ , 表示主干道亮绿灯, 次干道亮红灯, 数码管显示 99, 符合设计要求。

图 3-59 中,  $S=0111$ , 表示  $PCM=1$ ,  $PCC=1$  且  $H=1$ 。状态  $Status=111$ , 表示电路处于  $S7$  状态, 与高峰信号一致。此图为刚跳到状态  $S7$  的情况  $Timer=30s$ ,  $G1=1$ ,  $R2=1$ , 表示主干道亮绿灯, 次干道亮红灯, 倒计时从 30s 开始, 符合设计要求。

另外说明, 当现态为  $S0$ , 触发  $Emerge=1$  时, 电路会立即转换到紧急情况状态, 主干道亮绿灯, 次干道亮红灯, 数码管显示 99; 当处于紧急状态,  $Emerge$  变为 0, 若  $PCM=0$ ,  $PCC=0$ , 电路仍会经过状态  $S3$ - $S4$ - $S2$  再回到  $S0$ 。

经过测试, 所有结果均符合设计要求。

---

---

## 4 设计总结与心得

### 4.1 实验总结

#### 4.1.1 遇到的问题及处理

##### (1) 8 位 2 路选择器

问题 1: 连接 8 位 2 路选择器时, 由于 Sel 信号位宽为 1, X、Y 和 Out 的位宽为 8, 无法直接连接。

处理 1: 用分线器将 Sel 信号拓展成 8 个输出, 再与 X、Y 通过输入位宽为 8 的与门连接, 这样也可以保证输出也是位宽为 8。

##### (2) 模十可逆计数器

问题 2: 模十可逆计数器整体电路设计时, 未能理解 PreSet 的作用, 故不知道线路应该怎样连接。

处理 2: 向老师询问清楚电路的思路, 明白了 PreSet 的预置作用, 即当 PreSet=1 时直接输出预置输入, PreSet=0 时就按照状态转换机设计进行计数。因此, PreSet 控制是否输入预置输入, 预置输入应该直接通过 D 触发器的置位端和清空端控制输出, 而状态转换机通过 D 触发器的 D 激励端控制输出, 这样当时钟信号到来时便会自动计数。

##### (3) 2 位十进制计数器

问题 3: 设计 2 位十进制计数器时, 发现高位计数器计数的时机错误。

处理 3: 由于钟控信号为下降沿触发, 故“CLK 高=Cout 低”(非门)。而刚开始没有添加非门故产生错误, 加上非门即可。

问题 4: 设计 2 位十进制计数器时没有分析清楚整体电路产生进位/借位的情况, 导致进位/借位信号产生错误。

处理 4: 整个电路的进位/退位则是计数到 99/0 产生的, 故当高位计数器和低位计数器同时产生进位/借位, 整个电路才会产生进位/退位输出信号, 将两个计数器的进位/借位信号用与门连接再连到输出信号。

##### (4) 交通灯状态转换机

问题 5: 状态转换出现错误。

处理 5: 首先发现遗漏了部分自循环的情况, 进行补充; 其次发现从状态 S6 转换到其他状态的分析出现错误, 根据状态转换图重新填写对应情况。

---

---

### （5）交通灯整体电路

问题 6：交通灯整体电路设计中不理解 T6、T7、T8 的作用，不知道电路应该怎样设计。

处理 6：分析它们摆放的位置，依照 T1~T5 的作用，类比推理出 T6~T8 起自循环的作用，根据这个作用设计比较器应输入的数据。

问题 7：发现倒计时切换的时机错误。

处理 7：经过分析与尝试，明白了状态切换时异步触发，故切换状态时比较器输入的秒数应该为实际秒数加一。

问题 8：当电路处于倒计时状态时，触发  $Emerge=1$ ，会直接切换到紧急情况状态， $Emerge$  变回 0 时，会接着原来的倒计时继续，不符合设想。

处理 8：分析电路，发现此状况是由直接将  $Emerge$  信号接在 D 触发器的置位端导致的，应该将其接在 D 激励端，这样当有钟控信号触发时（前一个状态的倒计时结束）才会转换到紧急情况状态。

问题 9：发现当处于状态 S0 时，触发  $Emerge=1$ ，无法进入紧急情况状态。

处理 9：分析电路，发现是因为 S0 状态在定义时即无任何通行请求，故也没有倒计时结束信号 T，无法触发钟控信号。结合只有 S0 状态下  $PCM=0$ ， $PCC=0$ ，故将  $Emerge$ 、 $\overline{PCC}$ 、 $\overline{PCM}$  三者使用与门再连接到 D 触发器的置位端，使输出立刻变为 1，这样即可由状态 S0 进入紧急情况状态且不会影响其他的状态切换。

### 4.1.2 设计方案存在的不足

- （1）从紧急情况状态切换回状态 S0 时，不能直接进入 S0，而是经过状态 S3-S4-S2 再回到 S0。
- （2）电路无法直接从双侧请求通行转换到无通行请求（S0）状态，需要经过单侧请求通行状态再回到状态 S0。
- （3）电路无法直接从双侧请求通行，主干道亮黄灯、次干道亮红灯即 S4 状态转换到主干道单侧请求通行即 S1 状态，需要经过状态 S5-S6 再到状态 S1。
- （4）电路无法直接从双侧请求通行，主干道亮红灯、次干道亮黄灯即 S6 状态转换到次干道单侧请求通行即 S2 状态，需要经过状态 S3-S4 再到状态 S2。

---

---

## 4.2 实验心得

本次实验将一个完整的交通灯系统拆解成一个个基础组成单元，先实现基础单元的电路，再将他们组合起来，最终实现一个较为复杂的电路系统。

每个电路设计时首先要分析清楚需要的输入和输出，再分析他们之间的关系，再思考实现的方式。在此次实验中，在实现方式方面给了我许多启发。

7 段数码管驱动电路模块中，通过基础的对应关系，让我基本明白了数码管显示数字的原理，也掌握了用真值表和表达式生成电路，当然要注意检查是否会出现险象和挂起。

设计 8 位无符号比较器时，首先先设计 2 位无符号比较器，它比较简单，再利用 2 位无符号比较器设计 4 位无符号比较器，再实现 8 位无符号比较器。设计 2 路选择器同样也是先设计 1 位在设计 8 位。这样由易到难，从最基础单元开始再逐渐复合的方式能够有效的简化问题，这种解决问题实现电路的思路贯穿于整个电路设计，给我留下了极深的印象。

同样设计 2 位十进制可逆计数器时，先从 1 位十进制可逆计数器入手。首先将其拆解为两个主要部分状态转换机和输出函数。状态转换机和输出函数都只需要分析清楚现态和次态的关系，通过表达式自动生成电路即可。将状态转换机和输出函数组合时，体会到了重置倒计时功能即预置输入功能是怎样实现的。将 1 位十进制可逆计数器组装成 2 位十进制可逆计数器时，需要仔细分析高位计数器的时钟触发端以及整体电路的进位/退位输出应该由什么控制才能保证正确的进制关系。

交通灯状态机的设计展示了分析清楚并作出状态转换图的重要性。根据设计要求分析总共需要几个状态，以及他们之间通过输入控制的转换关系。其中需要特别注意不要遗漏自循环的转换情况。

最后整个交通灯电路系统的组装是整个电路最难的部分。实验中通关将整个电路切分成 6 个主要模块，使思路更加清晰。需要分析不同模块之间的关系，不同模块的触发条件以及需要输出的信息。虽然通过分割模块的方式已经使电路简化了很多，但还是需要经过多次尝试测试电路功能。最后需要测试不同状态之间的切换是否正确无误，进行适当的调整。

总而言之，通过亲自一点点完成整个电路，让我更加深刻的体会了这门课程，加深了我对电路逻辑的理解，学到了设计较复杂电路的思路，体会到各种功能实现的具体

---

---

途径，丰富了设计电路的经验，使我受益匪浅。

### 4.3 意见与建议

此实验课程难度适宜，安排较为合理。整体上循序渐进，较难的环节都给予了提示和帮助。能够通过一个整体的交通灯设计展示电路设计的思路和方法。

十进制计数器的预置输入功能不太好理解，希望能多一点文字描述。



---

---

## 原创性声明

本人郑重声明本报告内容，是由作者本人独立完成的。有关观点、方法、数据和文献等的引用已在文中指出。除文中已注明引用的内容外，本报告不包含任何其他个人或集体已经公开发表的作品成果，不存在剽窃、抄袭行为。

已阅读并同意以下内容。

判定为不合格的一些情形：

- (1) 请人代做或冒名顶替者；
- (2) 替人做且不听劝告者；
- (3) 实验报告内容抄袭或雷同者；
- (4) 实验报告内容与实际实验内容不一致者；
- (5) 实验电路抄袭者。

**作者签名：冯子潇**

---

## 最终提交的文件

- (1) 实验电路[电子版];
- (2) 实验报告 [电子版];
- (3) 实验报告[纸质版]。

提交的电子版文件无需压缩，每个学生放在一个文件夹，文件夹及文件命名方式：班级-学号-姓名。如：信安 2001-U20010101-张三-交通灯实验报告

全班收齐后统一打包压缩交给老师。