

浯陽科技

MIAT_STM32 實驗板

使用手冊

手冊版本：1.00

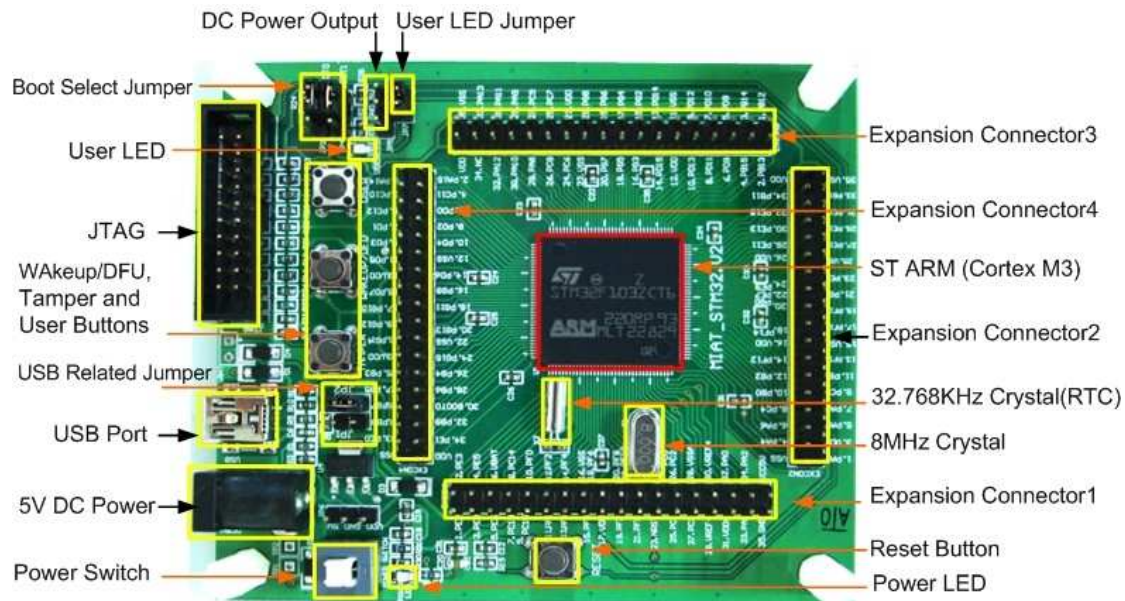
發行日期：2009 年 6 月

目 錄

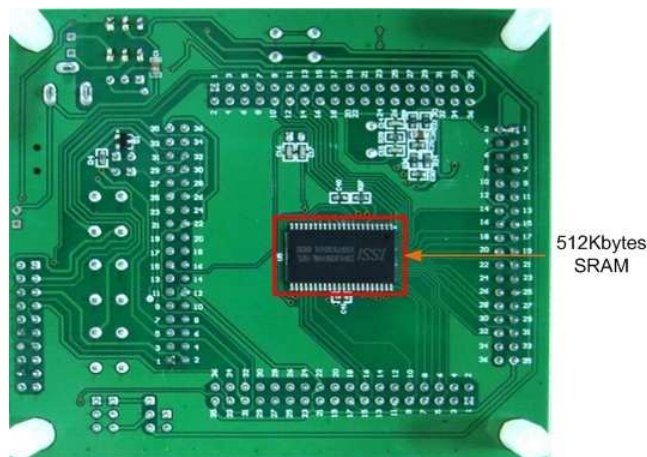
1. 實驗板簡介	3
2. 硬體配置與設定說明.....	5
2.1. 電源輸入	5
2.2. 處理器啟動模式選擇	6
2.3. LED 與按鈕開關	6
2.4. USB 介面連接設定	7
2.5. DC5V 與 VDD(3.0V)電源輸出連接器.....	7
2.6. 擴充連接座(EXCON1~EXCON4).....	8
3. USB 介面程式燒錄說明.....	9
4. 使用者應用程式編譯設定與轉檔.....	13
5. 電路圖	16
6. 可進行的嵌入式軟體實驗	23
7. 文件訂正紀錄.....	23

1. 實驗板簡介

MIAT_STM32 實驗板是以義法半導體公司 (STMicroelectronics) 的 STM32F103ZC (72MHz ARM 32-bit Cortex-M3) 為主要核心晶片，結合了電源、外部 SRAM、USB 介面與 I/O 測試元件等等，以 2.54mm 間距排針拉出所有外部擴充所需要的信號，讓使用者可以很有彈性的連接實驗週邊電路，MIAT_STM32 實驗板的照片與元件配置標示如下圖，標明了處理器、各種連接器、按鈕開關與 LED 等等的位置。



(a) 實驗板之正面。



(b) 實驗板之反面。

圖 1.1 MIAT_STM32 實驗板照片與元件配置標示圖。

實驗板提供之硬體資源：

- 處理器編號 STM32F103ZC，包裝規格 LQFP 144

處理器硬體特性：

- 核心：
 - ARM 32-bit Cortex™-M3
 - 72MHz
 - Single-cycle multiplication and hardware division
- 內部記憶體
 - 256Kbytes of Flash memory
 - 48Kbytes of SRAM
 - Flexible static memory controller with 4 Chip Select
 - Supports Compact Flash, SRAM, PSRAM, NOR and NAND memories
 - LCD parallel interface, 8080/6800 modes
- 時脈、重置與電源管理
 - 2.0 to 3.6 V application supply and I/Os
 - POR, PDR, and programmable voltage detector (PVD)
 - 4-to-16 MHz crystal oscillator
 - Internal 8 MHz factory-trimmed RC
 - Internal 40 kHz RC with calibration
 - 32 kHz oscillator for RTC with calibration
 - Sleep, Stop and Standby modes
 - VBAT supply for RTC and backup registers
- 3 × 12-bit, 1 μs A/D converters (21 channels)
 - Conversion range: 0 to 3.6 V
 - Triple-sample and hold capability
 - Temperature sensor
- 2-channel 12-bit D/A converter
- DMA: 12-channel DMA controller
 - Supported peripherals: timers, ADCs, DAC, SDIO, I²Ss, SPIs, I²Cs and USARTs
- Debug mode
 - Serial wire debug (SWD) & JTAG interfaces
 - Cortex-M3 Embedded Trace Macrocell™
- 112(7x16) fast I/O ports
 - 112 I/Os, all mappable on 16 external interrupt vectors, all 5 V-tolerant except for analog inputs
- 11 timers
 - four 16-bit timers, each with up to 4 IC/OC/PWM or pulse counter
 - 2 × 16-bit, 6-channel timers with PWM output and dead-time generation
 - 2 × watchdog timers (Independent and Window)

- SysTick timer: a 24-bit downcounter
- 2×16 -bit basic timers to drive the DAC
- 13 communication interfaces
 - $2 \times I^2C$ interfaces (SMBus/PMBus)
 - Up to 5 USARTs (ISO 7816 interface, LIN, IrDA capability, modem control)
 - Up to 3 SPIs (18 Mbit/s), 2 with I2S interface multiplexed
 - CAN interface (2.0B Active)
 - USB 2.0 full speed interface
 - SDIO interface
- CRC calculation unit, 96-bit unique ID
- 外部記憶體 512Kbytes(256Kx16bits) SRAM，可支援至 1Mbytes
- 8MHz crystal 系統時脈
- 32.768KHz crystal 為即時時鐘(RTC)時脈
- 可由 USB 介面下載(Download)使用者程式
- 標準 JTAG ICE 接頭
- 1 個紅色的使用者測試 LED
- 3 個按鈕開關
- 核心晶片之 I/O 接腳以 2.54mm 排針連接，易於擴充。
- 電源 DC5V：可由 DC 座或 mini USB 座提供

2. 硬體配置與設定說明

2.1. 電源輸入

本實驗板無須選擇帽(jumper)調整即可自動選擇有電源輸入的 5V DC 座或 USB 座來供電。當按下電源開關時，POWER LED 被點亮。

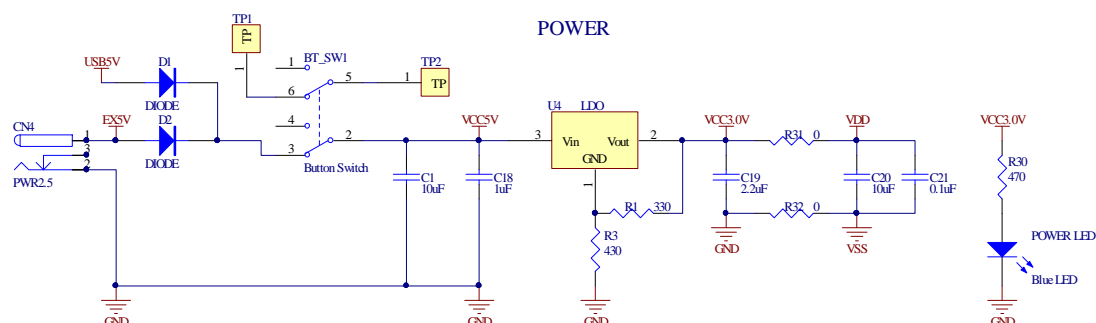


圖 2.1 電源供應模組電路圖。

2.2. 處理器啟動模式選擇

MIAT_STM32 實驗板透過 JP3 與 JP4 來選擇由主要快閃記憶體、系統記憶體或內部靜態記憶體之一來執行如表 2.1，預設為 BOOT0=0，BOOT1=0，使用主要快閃記憶體執行。

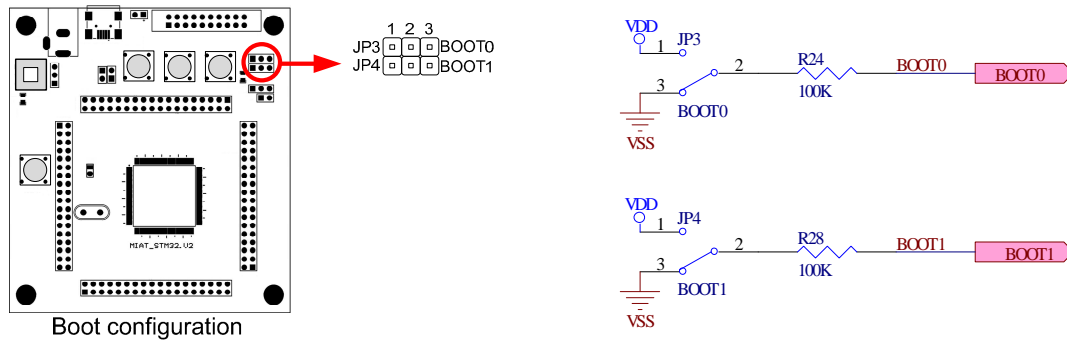


圖 2.2 JP3 與 JP4 位置以及電路圖。

表 2.1 啟動模式選擇。

Jumper Configuration	Boot mode		Boot space
	BOOT1	BOOT0	
	X	0	Embedded main Flash memory(user Flash)
	0	1	System memory with boot loader for ISP
	1	1	Embedded SRAM for debugging

2.3. LED 與按鈕開關

本實驗板除了 RESET 與 DFU 開關以外，另有二個開關(Tamper 與 USER_SW)與 USER_LED 可供使用者應用。JP7 可依需求選擇是否要連接 PF11 與 User_LED。

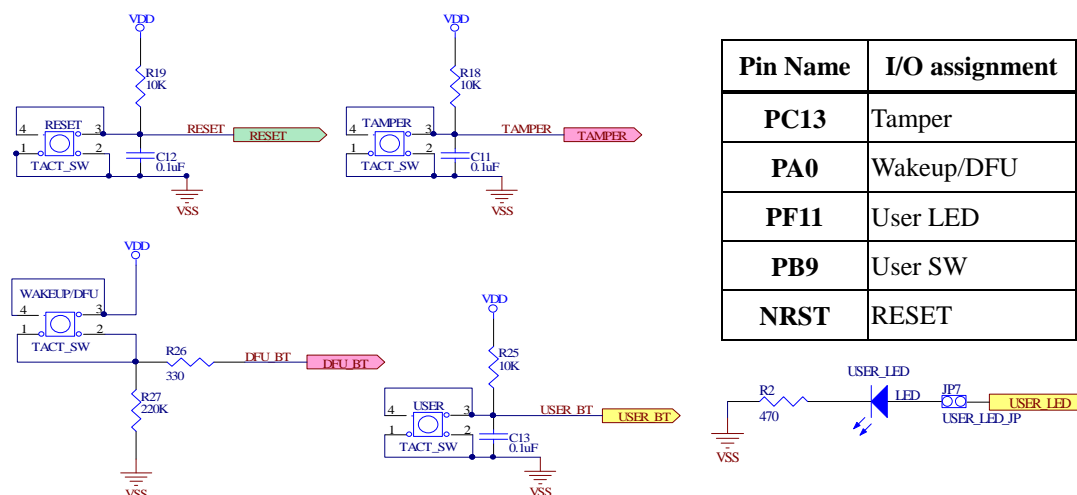


圖 2.3 LED 與按鈕開關電路圖與腳位配置名稱。

2.4. USB 介面連接設定

MIAT_STM32 實驗板支援 USB 2.0 full speed 連接，經由設定 JP1 與 JP2 可選擇固定或軟體控制 USB 連接狀態如表，本實驗板預設 JP2 為短路。注意：JP1 與 JP2 不可同時短路。

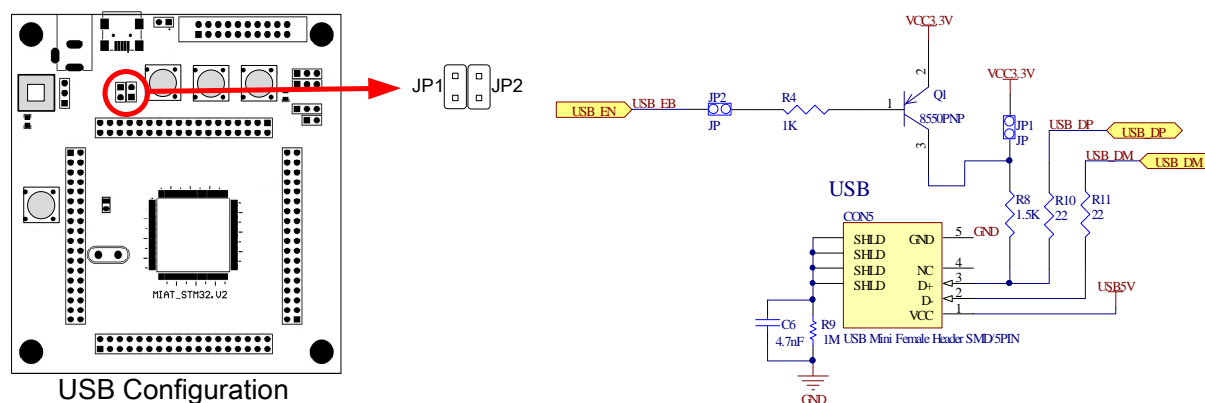


圖 2.4 JP1 與 JP2 位置以及 USB 介面電路圖。

表 2.2 USB 介面裝置設定表。

Jumper Configuration	JP1	JP2	功能
	開路	開路	關閉 USB 介面功能。
	開路	短路	啟動 USB 介面功能。
	短路	開路	由軟體透過 PD2 控制 USB 介面功能是否啟動。

2.5. DC5V 與 VDD(3.0V)電源輸出連接器

本實驗板提供 5V 與 VDD(3.0V)輸出可作為外接實驗子板 MIAT_IOB 之電源或其他實驗周邊之電源需求，所能提供的電流大小依不同電源輸入而會有所改變，一般使用 PC 之 USB 介面作為電源輸入可提供 5V/500mA，若外接實驗週邊使得 POWER LED 有閃爍、偏暗或熄滅的情況發生時，表示超過可使用的電流量，建議將外接的實驗周邊另外連接獨立的電源或將 USB 供電改由 DC 座供電並使用具有較高輸出電流之變壓器。

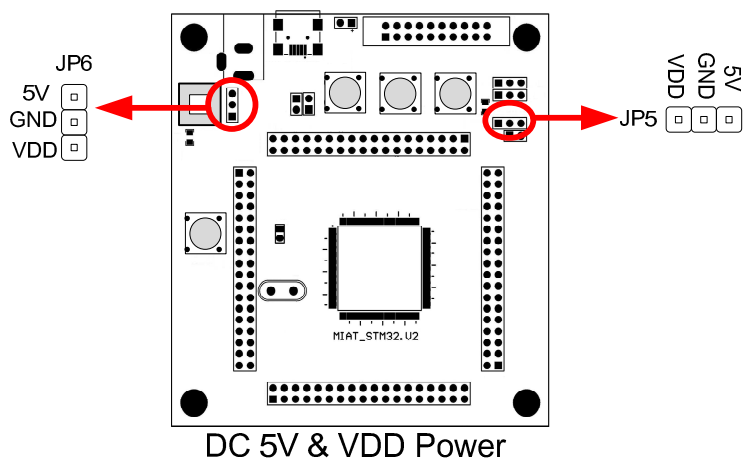


圖 2.5 電源輸出之連接器配置圖。

2.6. 擴充連接座(EXCON1~EXCON4)

本實驗板已在板子上標明各順序編號與腳位名稱，使用者可不必查電路圖即可快速連接週邊元件。

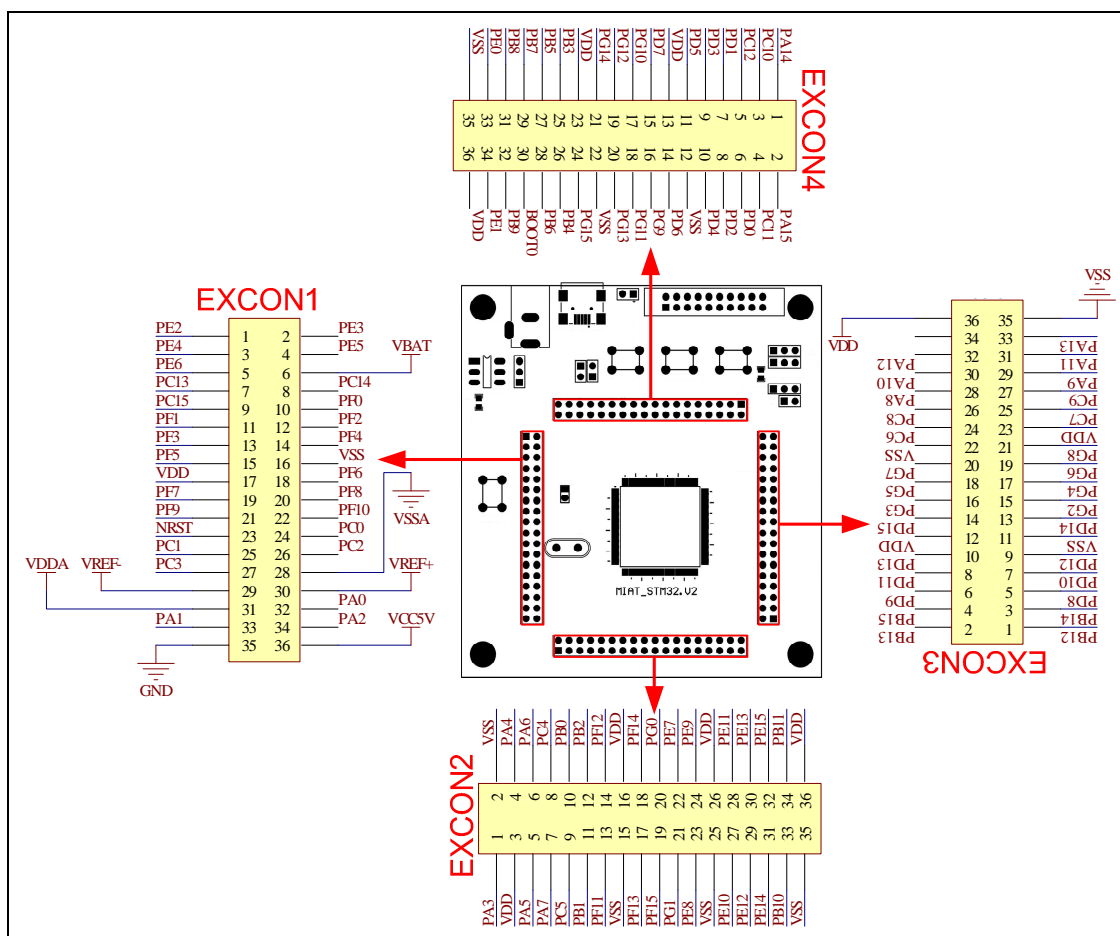


圖 2.6 擴充連接器腳位配置圖。

3. USB 介面程式燒錄說明

步驟一、安裝 DfuSe_Demo_V2.2.1_Setup.exe，此檔案的目錄位置在光碟內的” \MIAT_STM32\ MIAT_STM32_DfuSe\”。

步驟二、執行 DfuSe Demonstration。

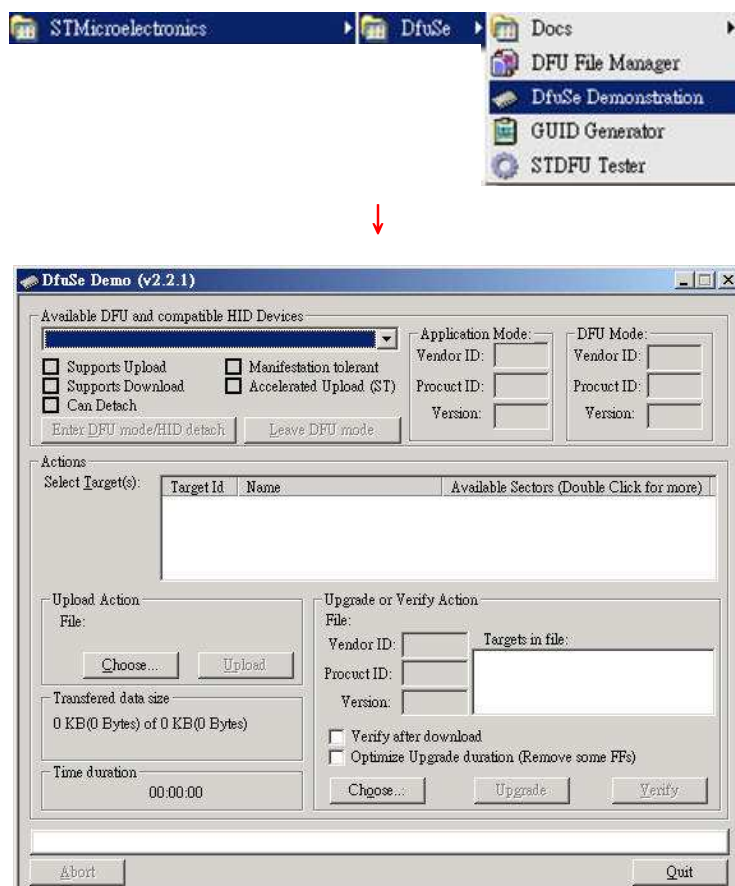


圖 3.1 執行 DfuSe Demonstration。

步驟三、硬體環境設定，如下圖。

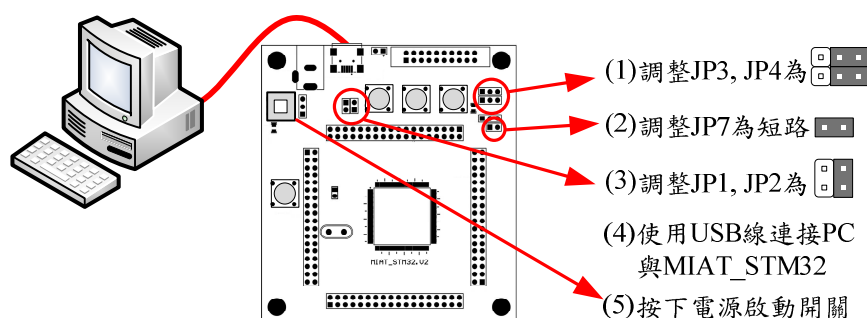


圖 3.2 實驗板連接 PC 之硬體環境設定。

步驟四、當實驗板第一次連接 PC 時，需安裝 USB 驅動程式，安裝步驟如下圖(a)~(f)，驅動程式目錄為 **C:\Program Files\STMicroelectronics\DfuSe\Driver**。



圖 3.3 USB 驅動程式安裝步驟。

步驟五、同時按下 RESET 與 DFU 兩個按鈕，然後先放開 RESET 按鈕再放開 DFU 按鈕，DfuSe Demonstration 視窗如下圖出現 STM Device in DFU Mode 選項。

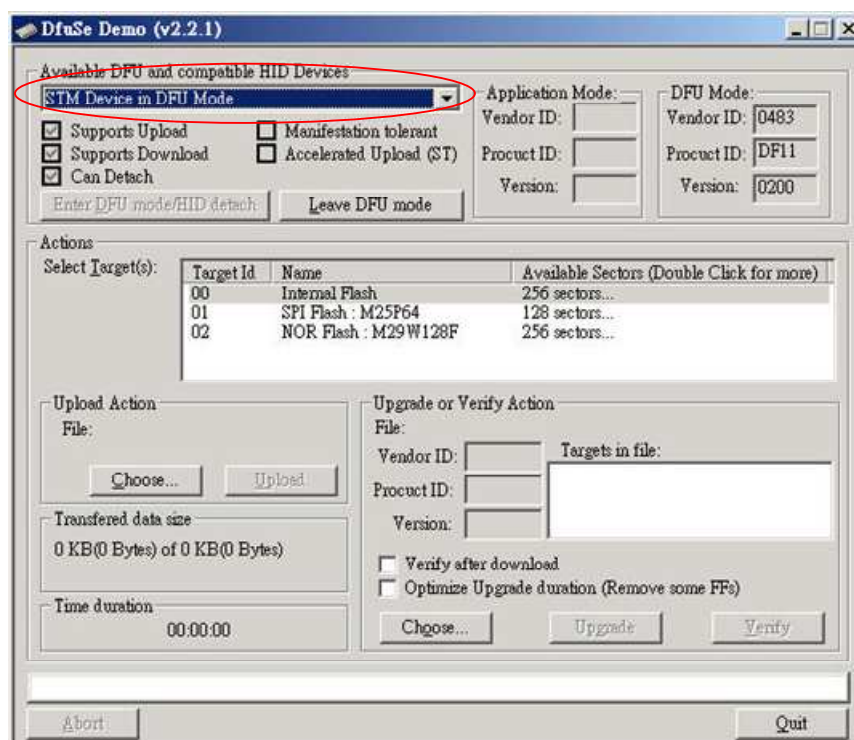


圖 3.4 STM Device in DFU Mode。

步驟六、開啟範例檔“UserLED_Blinky.dfu”。

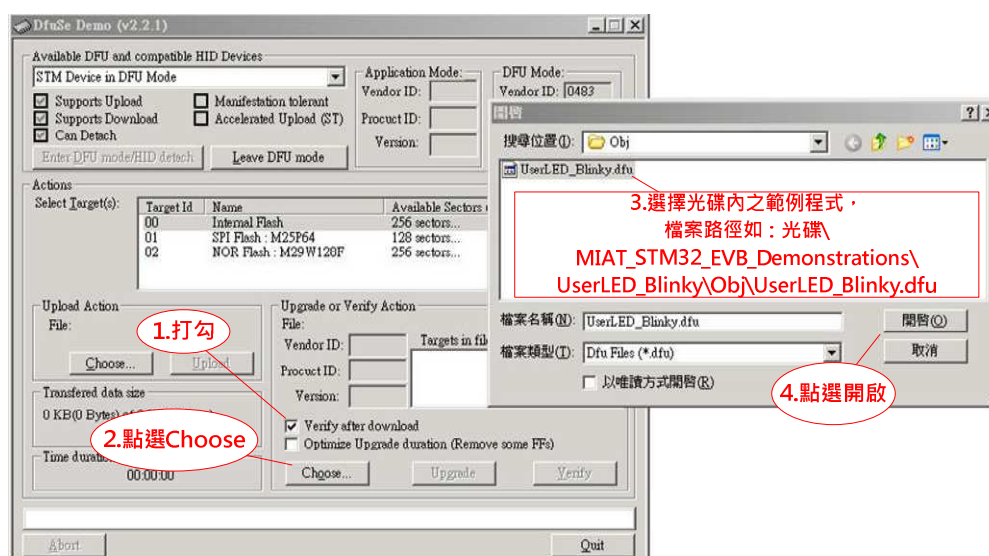


圖 3.5 開啟範例檔。

步驟七、執行軟體更新(下載)。

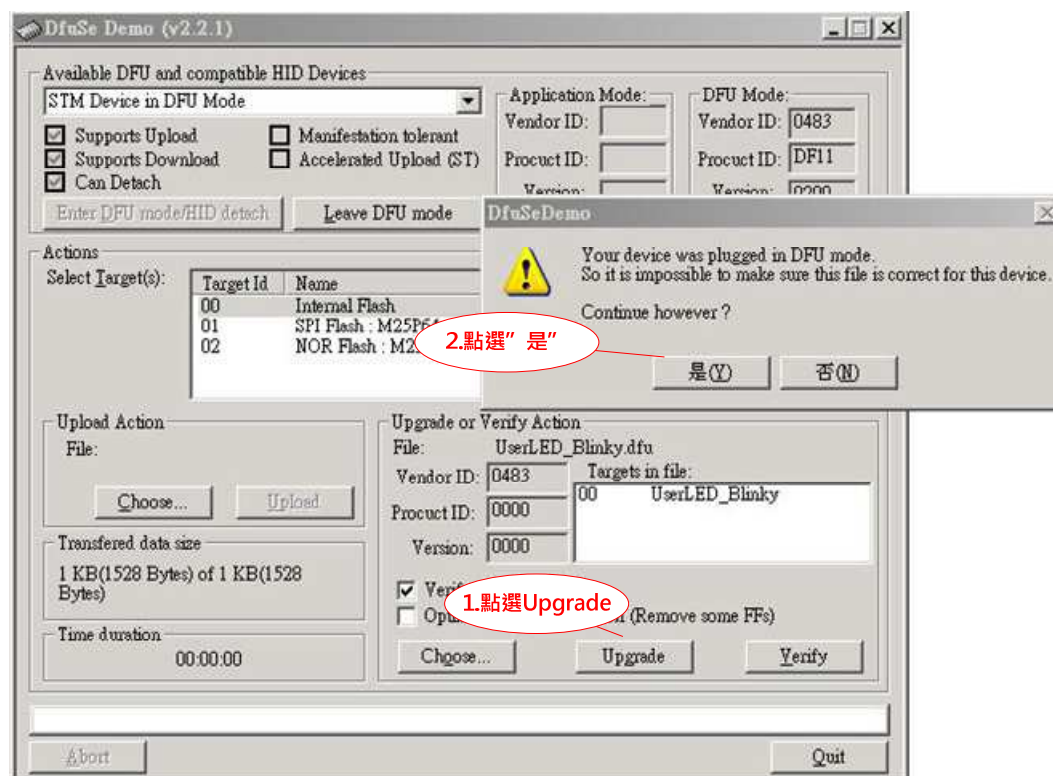


圖 3.6 執行軟體更新。

步驟八、離開 DFU 模式，範例程式開始動作，UserLED 閃爍。

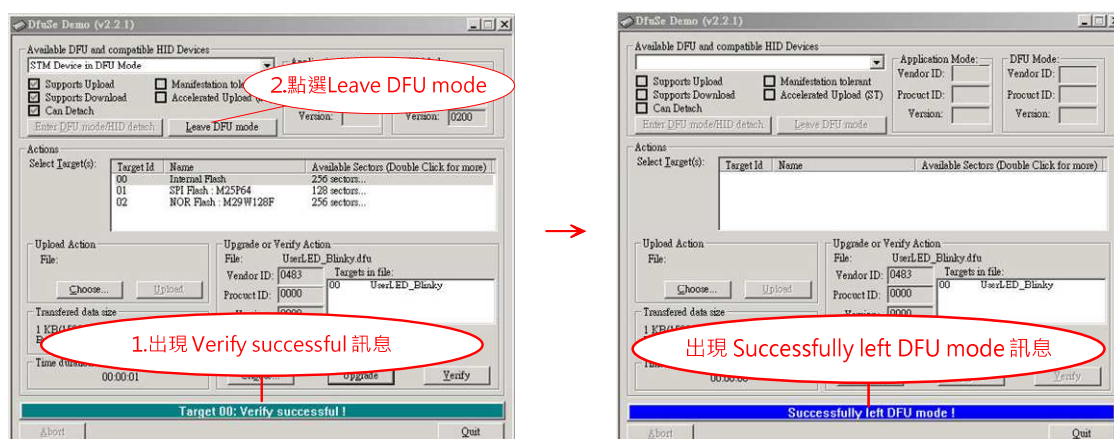


圖 3.7 執行範例程式，離開 DFU 模式。

4. 使用者應用程式編譯設定與轉檔

假設使用者已安裝 Keil ARM 軟體工具，在此以 UserLED_Blinky 為範例，目錄於 CDROM\MIAT_STM32\MIAT_STM32_demonstrations\UserLED_Blinky，編譯設定與轉檔步驟如下：

步驟一、開啟 UserLED_Blinky 範例程式的專案檔，如下圖。

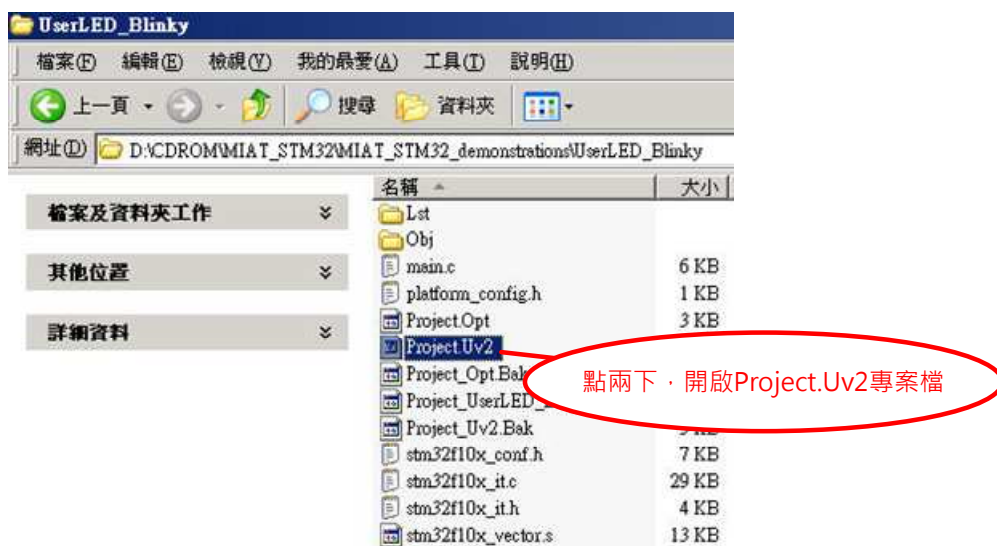


圖 4.1 開啟範例程式專案檔。

步驟二、設定晶片編號，如下圖。

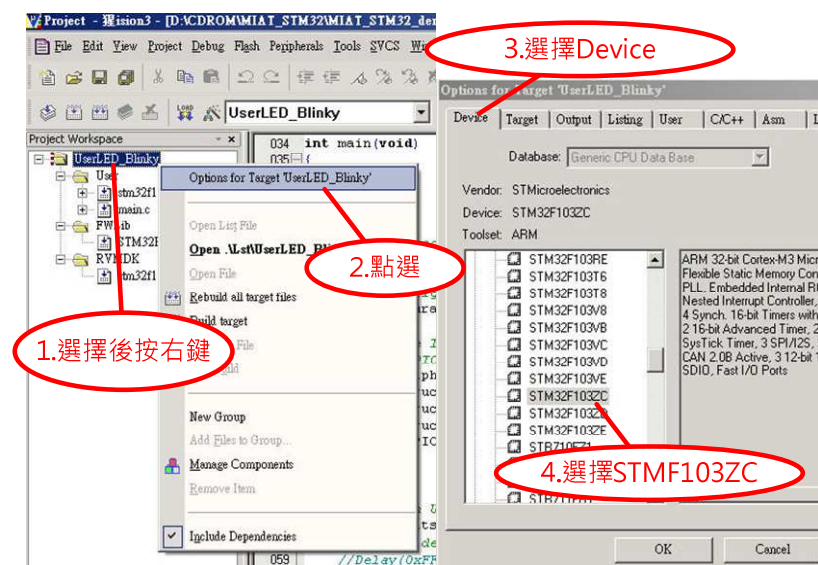


圖 4.2 設定晶片編號。

步驟三、設定程式碼起始位置與勾選”Create HEX File”選項。

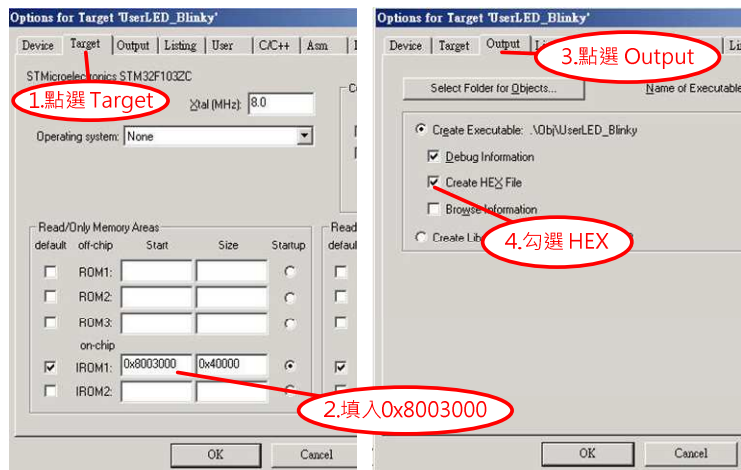
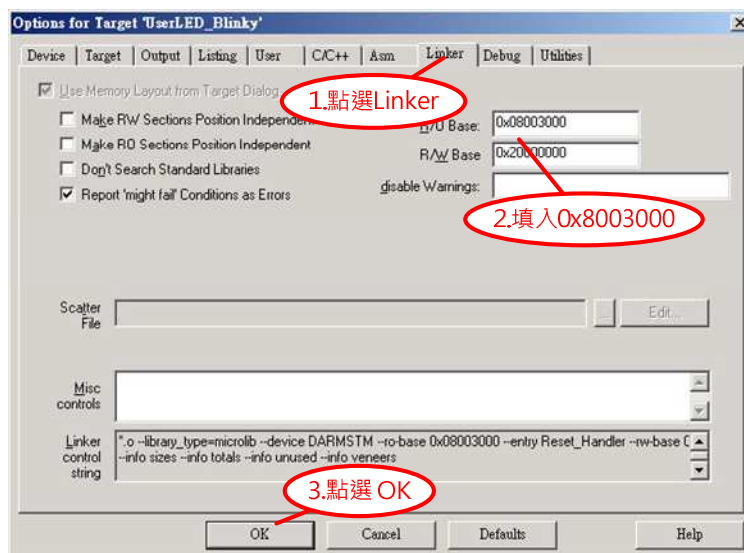


圖 4.3 設定程式碼起始位置與勾選”Create HEX File”選項。

步驟四、設定 R/O Base 為 0x8003000。



4.4 設定 R/O Base。

步驟五、重新編譯程式，產生.hex 檔。

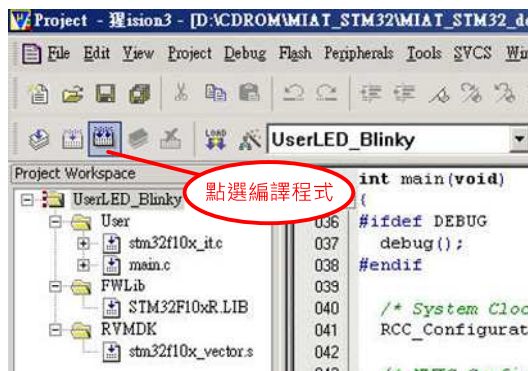


圖 4.5 編譯程式。

步驟六、執行 DFU File Manager(HEX 轉 DFU 格式程式)。

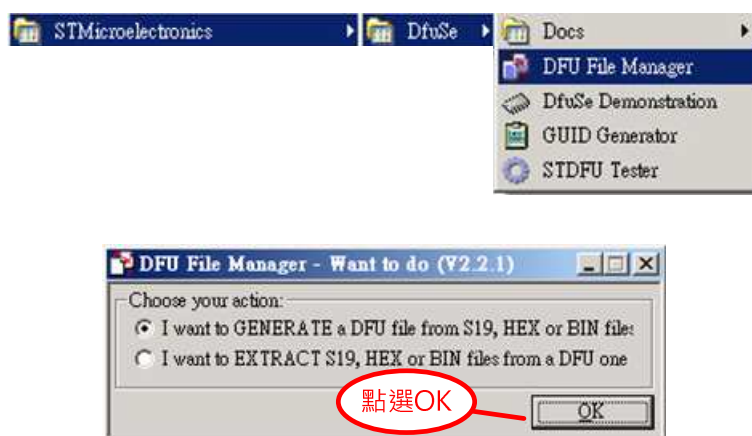


圖 4.6 執行 DFU File Manager。

步驟七、選擇來源檔(.hex)，例如:"\obj\UserLED_Blinly.hex"。

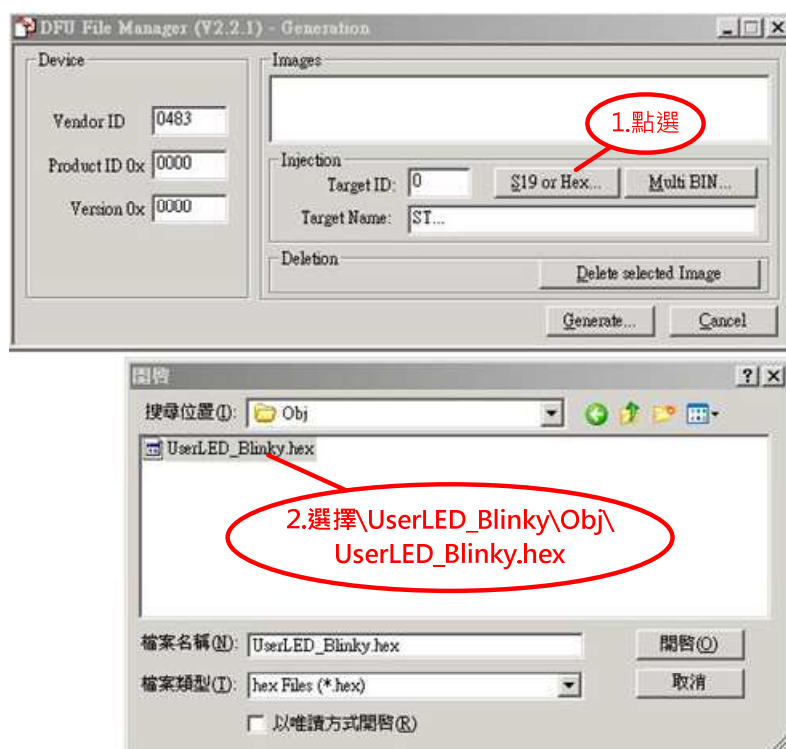


圖 4.7 選擇(.hex)來源檔。

步驟八、產生.dfu 檔，完成轉檔後即可將此檔透過 DfuSe Demonstration 下載至實驗板。

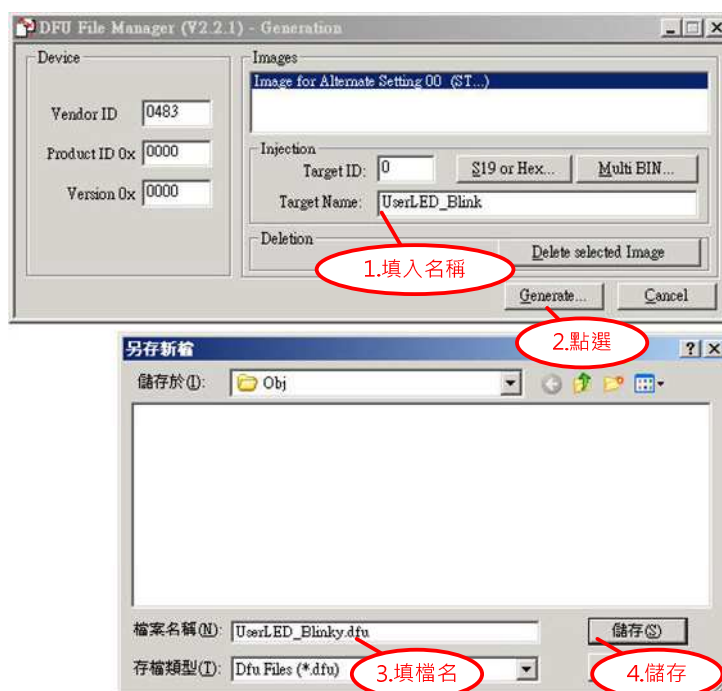
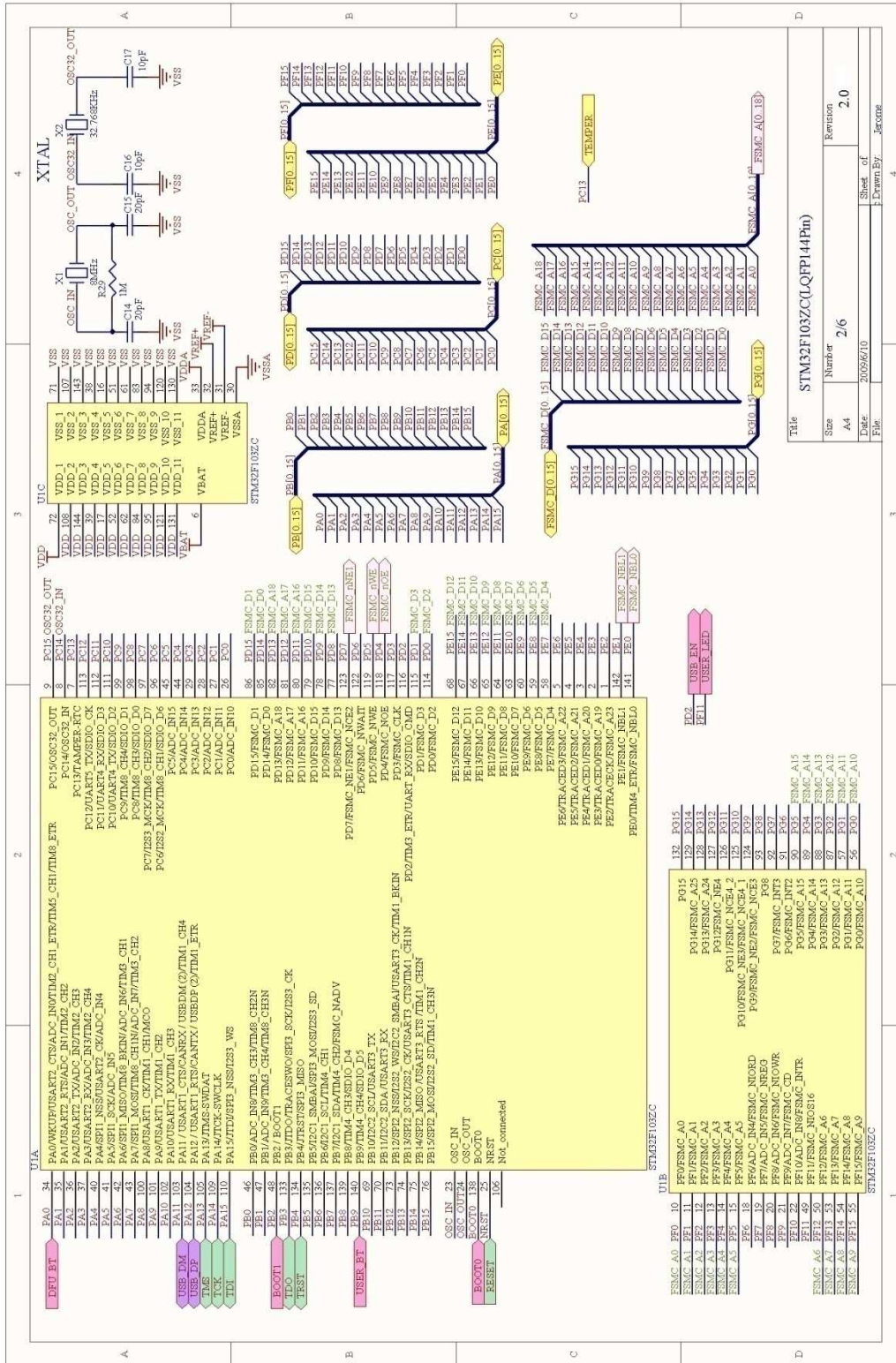


圖 4.8 產生.dfu 檔。

5. 電路圖

本節提供詳細之設計電路圖，幫助使用者能更有彈性的將此實驗板的功能應用於自己的設計實作當中，本實驗板電路配置如下：

- 核心晶片連接方塊圖，如圖 5.1
- STM32F103ZC 電路圖，如圖 5.2
- 電源與 USB 電路圖，如圖 5.3
- JTAG 連接器、按鍵開關與 UserLED 電路圖，如圖 5.4
- SRAM 電路圖，如圖 5.5
- 擴充連接器電路圖，如圖 5.6



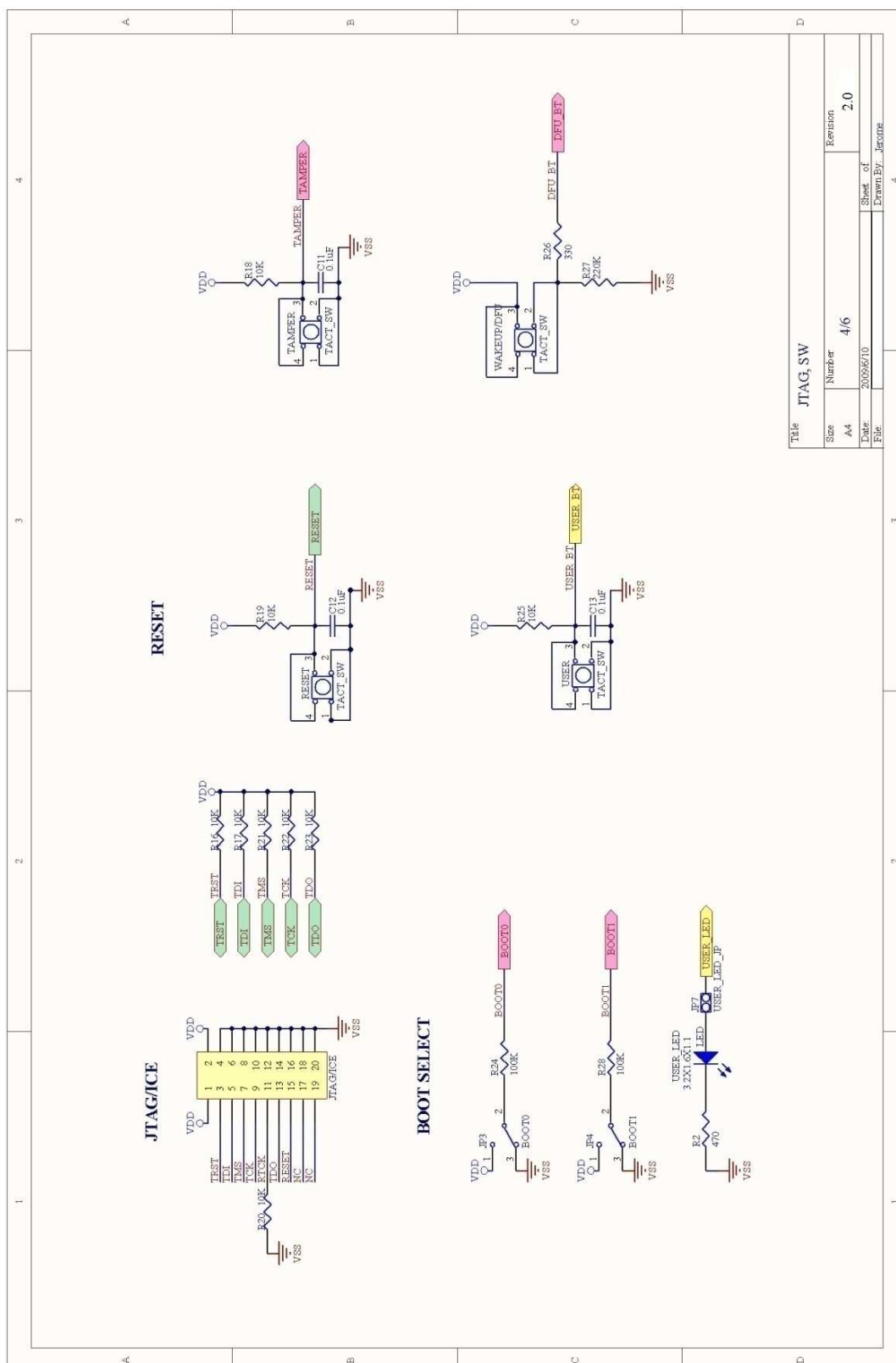


圖 5.4 JTAG 連接器、按鍵開關與 UserLED 電路圖。

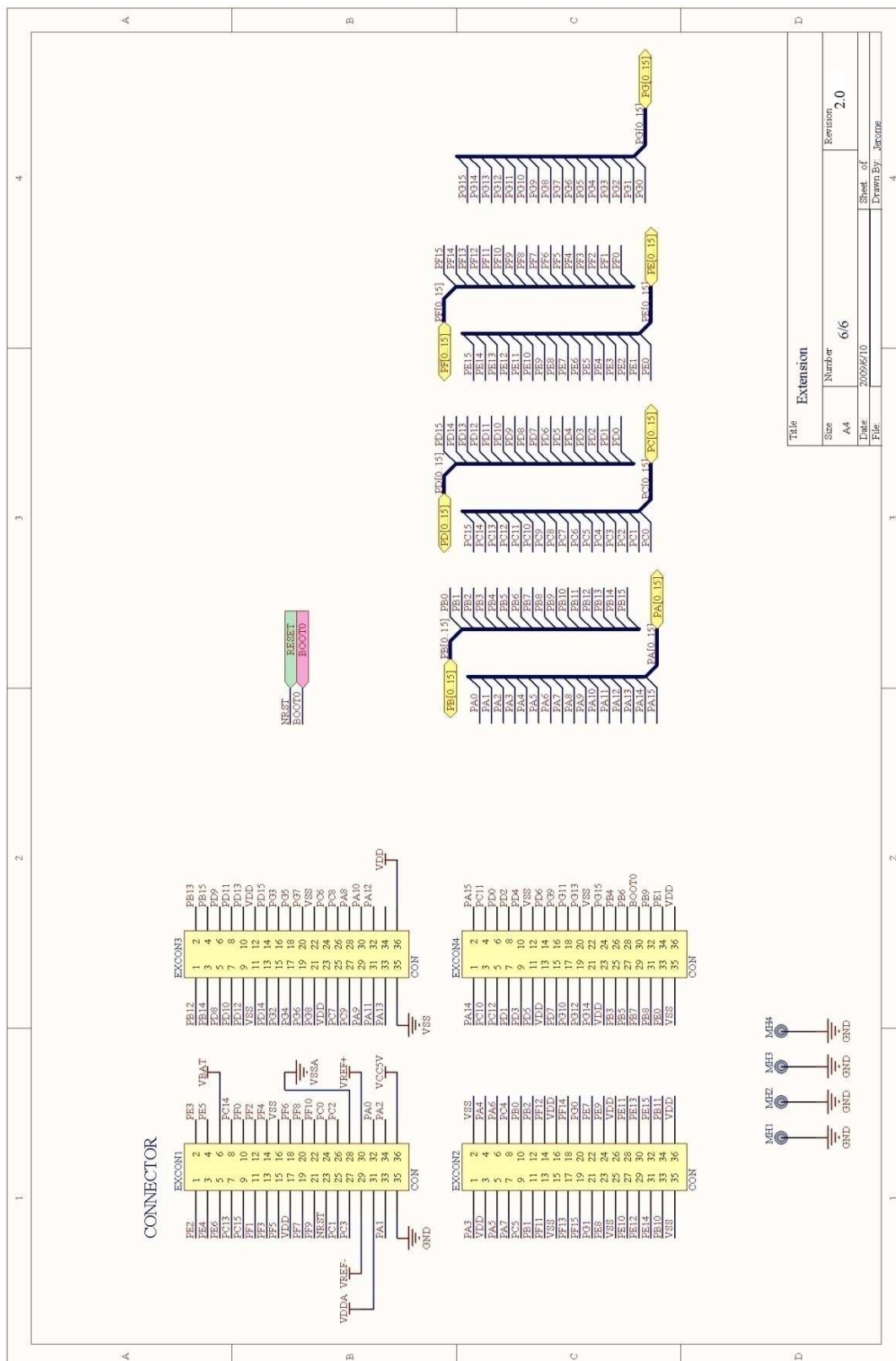


圖 5.6 擴充連接器電路圖。

6. 可進行的嵌入式軟體實驗

本實驗板除了可練習其內部周邊控制以外，可配合 MIAT_IOB 實驗板進行進階的實驗，如下列項目：

- 影像感測器取像控制及影像壓縮/辨識實驗
- 2.4G RF 模組無線傳輸實驗
- 無線感測網路實驗
- uC/OS II 即時作業系統移植實驗
- 嵌入式 GUI 設計實驗
- 中介軟體設計實驗
- USB 介面實驗
- UART 介面實驗
- 蜂鳴器實驗
- A/D 測試電路實驗
- 溫度感測實驗
- TEXT LCD 實驗
- 開關與 LED 顯示之 I/O 實驗
- 結合 FPGA 的軟硬體共同設計實驗

7. 文件訂正紀錄

表 7.1 文件訂正紀錄表

日期	版本	修改說明
2009-6-17	1.00	初版