

## 八.CPLD/FPGA 器件

CPLD(Complex Programmable Logic Device)复杂可编程逻辑器件，是一种用户根据各自需要而自行构造逻辑功能的数字集成电路。其基本设计方法是借助集成开发软件平台，用原理图、硬件描述语言等方法，生成相应的目标文件，通过下载电缆（“在系统”编程）将代码传送到目标芯片中，实现设计的数字系统。常用的如 Altera 的 MAX7000S 系列、Lattice 的 ispLSI 系列、Xilinx 的 XC9500 系列和 Lattice(原 Vantis)的 Mach 系列等。

FPGA（Field Programmable Gate Array）现场可编程逻辑门阵列，属于专用集成电路中的一种半定制电路，常用的如 Altera 的 Cyclone、Xilinx 的 SPARTAN 系列等。

### 设计语言

常用的语言有 Verilog HDL 和 VHDL

### 平台

Quartus\_II 软件是由 Altera 公司开发的完整多平台设计环境，能满足各种 FPGA，CPLD 的设计需要，是片上可编程系统设计的综合性环境

### 常用 FPGA:



**EP2C5T144C8**

EP2C: Cyclone II 系

5: 5k 个逻辑单元;

T: TQFP 封装;

144: 144 脚;

C: 工作温度-商业级 Commercial, 也就是 0~85℃;

8: 速度等级, 8ns (最慢);

### 使用注意事项:

注意引脚分配时可用 I/O 引脚数量为 89。

不能带电插拔器件。插拔器件、连接或安装线路只能在关断电源的情况下进行。