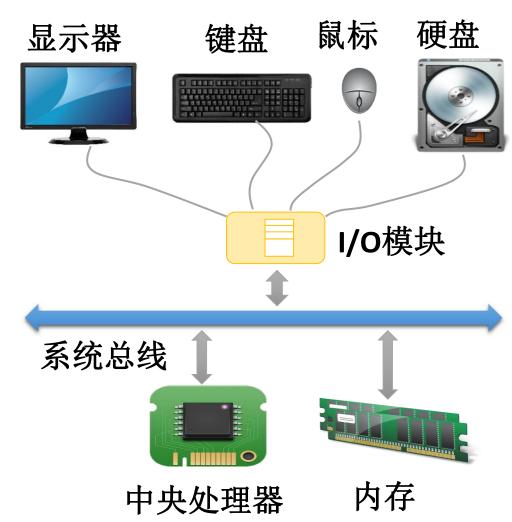
# 计算机硬件系统的组成

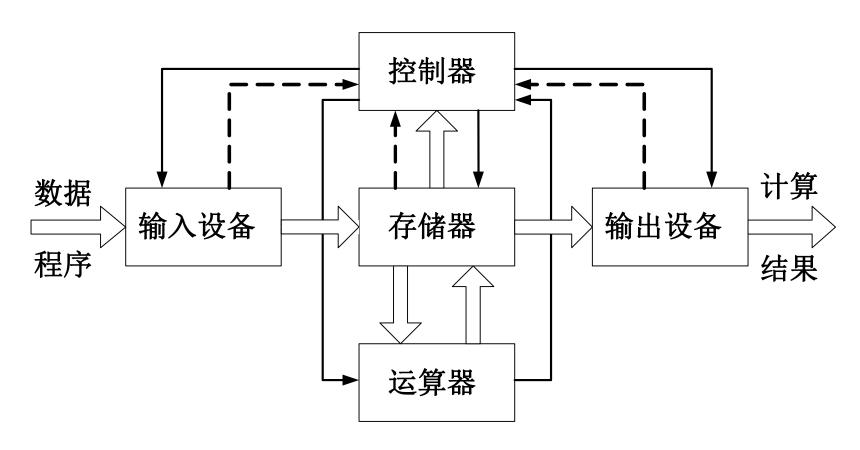
- 中央处理器
  - •运算单元
  - 控制单元
- 主存储器
- 外围设备
  - •输入设备
  - •输出设备
  - 存储设备
  - 网络通信设备
- 总线



# 存储程序计算机

- · 冯·诺伊曼等人在1946年总结并明确提出,被称为冯·诺伊曼计算机模型
- 存储程序计算机在体系结构上主要特点
  - 以运算单元为中心,控制流由指令流产生
  - 采用存储程序原理,面向主存组织数据流
  - 主存是按地址访问、线性编址的空间
  - 指令由操作码和地址码组成
  - 数据以二进制编码

# 存储程序计算机的结构



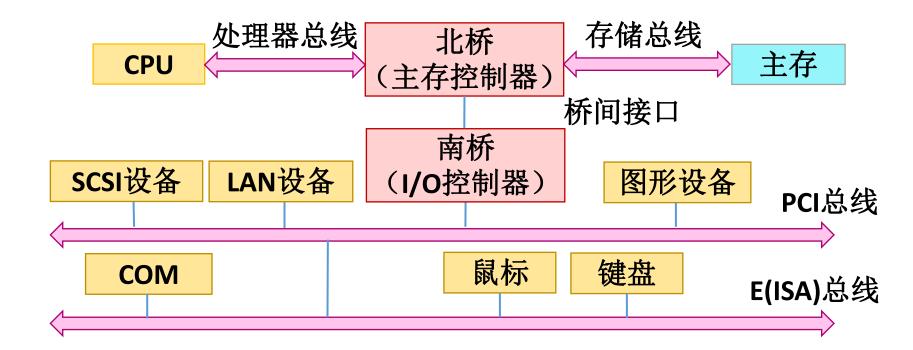
• 当今计算机硬件的经典结构和主流组织方式

#### 总线及其组成

- ·总线(Bus)是计算机各种功能部件之间传送信息的公共通信干线,它是CPU、内存、输入输出设备传递信息的公用通道
- 计算机的各个部件通过总线相连接,外围设备通过相应的接口电路再与总线相连接,从 而形成了计算机硬件系统
- •按照所传输的信息种类,总线包括一组控制线、一组数据线和一组地址线

### 总线的类型

- ·内部总线:用于CPU芯片内部连接各元件
- · 系统总线: 用于连接CPU、存储器和各种 I/O模块等主要部件
- 通信总线: 用于计算机系统之间通信

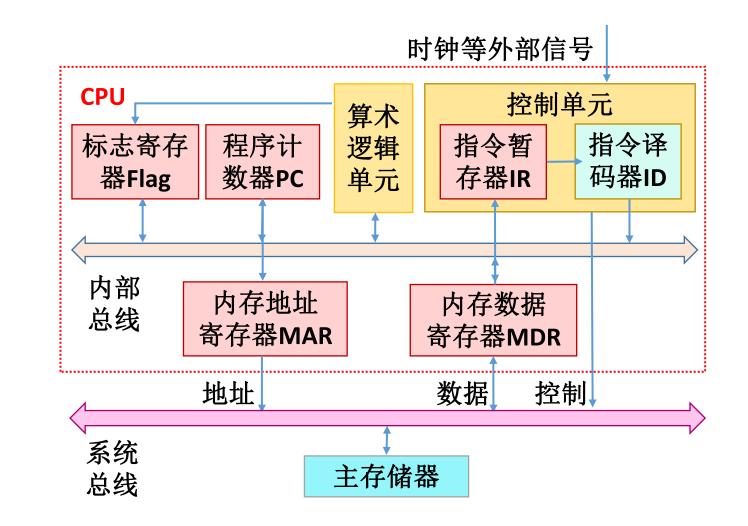


#### 中央处理器 (CPU)

- •中央处理器是计算机的运算核心(Core)和控制单元(Control Unit),主要包括:
  - •运算逻辑部件:一个或多个运算器
  - · 寄存器部件:包括通用寄存器、控制与状态寄存器,以及高速缓冲存储器(Cache)
  - •控制部件:实现各部件间联系的数据、控制及状态的内部总线;负责对指令译码、 发出为完成每条指令所要执行操作的控制 信号、实现数据传输等功能的部件

#### 处理器与寄存器

- 运算单元
- 控制单元
- 内部总线
- PC/IR/Flag
- MAR/MDR
- 寄存器
- Cache
- IOAR/IODR



### 存储器的组织层次

Cache: 高速缓存 容量更小、 L0: 寄存器 SRAM: 静态随机存储器 速度更快、 L1 Cache DRAM: 动态随机存储器 **L1:** 价格更高 (SRAM) L2 Cache (单位字节) L2: (SRAM) L3 Cache L3: (SRAM) 主存 **L4:** (DRAM) 容量更大、 **SSD** L5: 速度更慢、 (本地固态硬盘) 价格更低 本地外存储器 **L6:** (单位字节) (本地硬盘 远程外存储器 L7: (分布式文件系统、Web服务器)

# 外围设备及其控制

- 设备类型
  - 输入设备
  - 输出设备
  - 存储设备
  - 机机通信设备
- 设备控制方式
  - ·轮询方式: CPU忙式控制+数据交换
  - 中断方式: CPU启动/中断+数据交换
  - · DMA方式: CPU启动/中断, DMA数据交换