

2021-2022学年第一学期数字电子技术课程期末试卷（B卷）

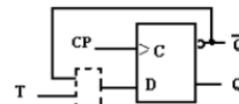
本试卷共3页；考试时间120分钟；出卷时间2021年12月

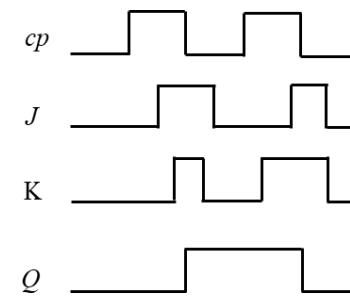
题目	一	二	三	总分	核分人	复查人
得分						

题目部分，(卷面共有24题，100分，各大题标有题量和总分)

评卷人	得分

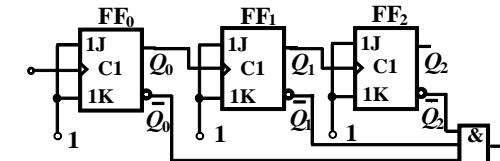
**一、不定项选择题(10小题,共20分)**

1. 与八进制数(27.3)<sub>8</sub>等值的数为( )。
  - A. (010111.011)<sub>2</sub>
  - B. (23.375)<sub>10</sub>
  - C. (17.6)<sub>16</sub>
  - D. (010111.11)<sub>2</sub>
2. 在下列各种门电路中,( )可以将输出端并联使用(输入端的状态不一定相同)。
  - A. OC门
  - B. OD门
  - C. 具有推拉式输出级的TTL电路
  - D. 互补输出结构的CMOS门
3. 将D触发器改造成T触发器,下图所示电路中的虚线框内应是( )。
 
  - A. 或非门
  - B. 与非门
  - C. 异或门
  - D. 同或门
4. 全加器的输入有加数、被加数以及( )。
  - A. 低位和
  - B. 本位和
  - C. 低位向本位的进位
  - D. 本位向高位的进位
5. 小明同学有一个JK触发器,但他忘了是哪种类型的触发器,通过测试得到波形如下,请你帮他分析,这可能是( )触发器。
  - A. 同步JK触发器
  - B. 主从JK触发器
  - C. 边沿JK触发器
  - D. 基本JK触发器



6. 下列逻辑电路中,不是组合逻辑电路的有( )
  - A. 寄存器
  - B. 编码器
  - C. 数据分配器
  - D. 译码器

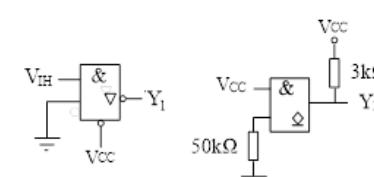
7. 下图中当前计数器状态Q<sub>2</sub>Q<sub>1</sub>Q<sub>0</sub>为“101”,在时钟作用下,其下一个状态为( )



- A. 000      B. 001      C. 100      D. 110
8. 十位逐次比较式A/D转换器完成一次转换的时间为0.1s,其时钟信号频率( )Hz。
- A. 60      B. 80      C. 100      D. 120
9. 要用1K×8的RAM扩展成32K×16的RAM,需选用( )译码器。
- A. 3线-8线      B. 4线-10线      C. 4线-16线      D. 5线-32线
10. 下列哪些触发器可以用于移位寄存器( )。
- A. D触发器      B. T触发器      C. JK触发器      D. T'触发器

评卷人	得分

**二、填空题(10空,共10分)**

1. 某函数的反函数表达式为Y =  $\overline{\overline{AB} + C + D + E}$ , 则原函数表达式为\_\_\_\_\_。
- $F_{(A,B,C,D)} = C \cdot D$ , 它包含了\_\_\_\_\_个最小项。
2. 图所示为TTL结构时的输出 $Y_1 =$ \_\_\_\_\_,  $Y_2 =$ \_\_\_\_\_。
- 
3. 欲对全班30个同学进行二进制代码编码,则至少需要\_\_\_\_\_位二进制数。七段显示译码器,当译码器七个输出端状态为abcdeg=0000110时(低电平有效),译码器输入状态(8421BCD码)应为\_\_\_\_\_。
4. 用555定时器组成施密特触发器,当输入控制端CO外接5V电压,VCC接6V时,回差电压为\_\_\_\_\_。
5. 若要设计一个脉冲序列为1101的序列脉冲发生器,应至少选用\_\_\_\_\_个触发器。
6. 某移位寄存器的时钟脉冲频率为100kHz,欲将存放在该寄存器中的数右移10位,完成该操作需要\_\_\_\_\_时间。
7. 双积分型A/D转换器性能稳定、精度高、抗干扰能力强,它包含\_\_\_\_\_和反向定幅积分。

评卷人	得分
-----	----

### 三、综合题 (7 小题, 共 70 分)

1. 将下列逻辑函数化简为最简与或式 (共 8 分)。

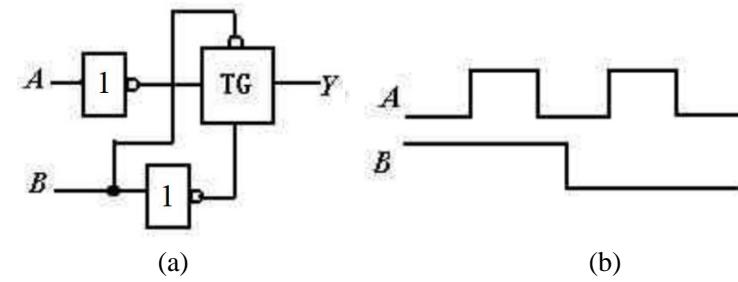
(1) 利用公式法化简 (4 分)

$$F = AB\bar{C} + \bar{C} + \bar{A}B + BDE$$

(2) 利用卡诺图化简 (4 分)

$$F(A,B,C,D) = \sum m(0,1,4,12,15) + \sum d(5,7,8,10,13)$$

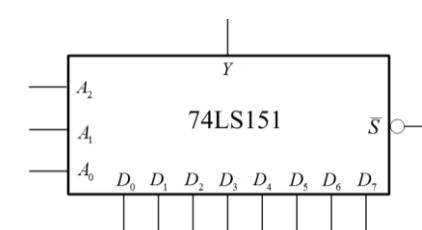
2. TTL 电路如图 (a) 所示, 写出输出 Y 的表达式, 根据 (b) 的波形画出 Y 的波形 (共 8 分)。



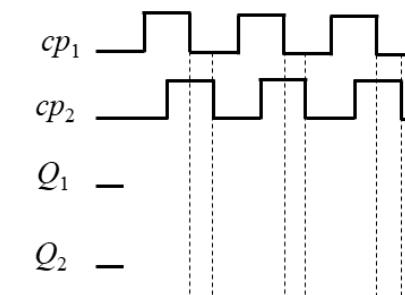
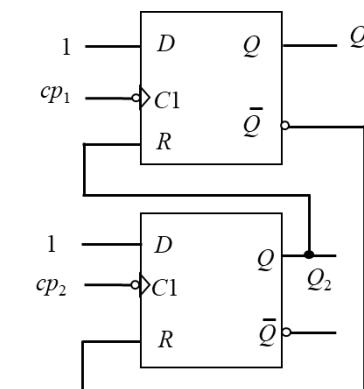
3. 假设有 3 个输入逻辑变量 A、B、C 和 1 个工作状态控制变量 M。当 M=0 时电路实现“意见一致”功能 (A、B、C 状态一致时输出为 1, 否则输出为 0, 而 M=1 时电路实现“多数表决”功能, 即输出与 A、B、C 中多数的状态一致 (共 10 分)。

(1) 列出真值表并写出输出逻辑表达式; (4 分)

(2) 用八选一数据选择器 74HC151 实现这一逻辑功能。 (6 分)

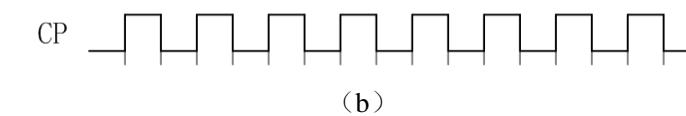
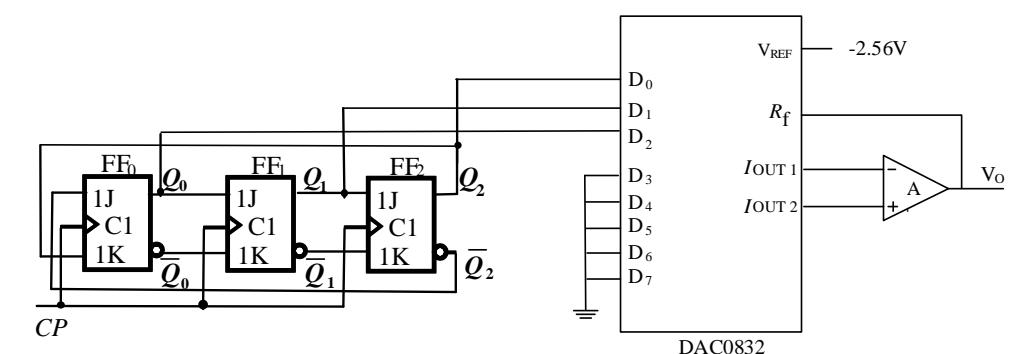


4. 边沿 D 触发器电路图如下所示, 画出 Q1 和 Q2 的波形, 设初始状态 Q=0 (共 10 分)。



5. 电路图如下图 (a) 所示, 设初始状态 Q2Q1Q0 为 000 (共 12 分)。

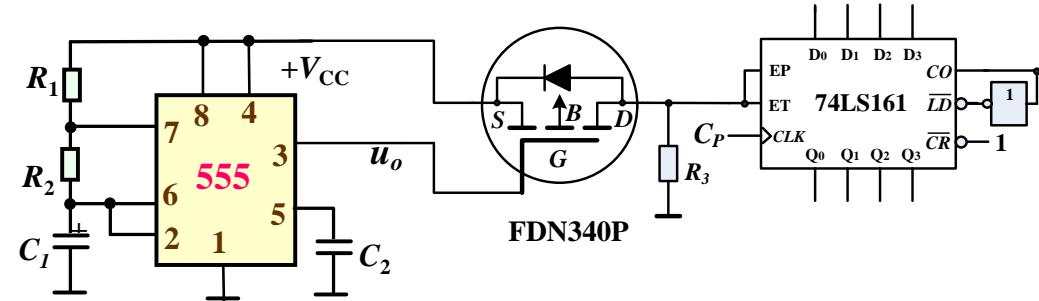
- (1) 写出驱动方程和状态方程, 列出状态表或者状态转换图, 能否自动启? (7 分)
- (2) 计算出每一个有效输出状态所对应的 DAC0832 的输出电压值 ( $V_{REF}=-2.56V$ ); (2 分)
- (3) 若已知 CP 波形, 在图 (b) 中画出输出  $V_o$  的波形图。(3 分)



密封线

6. 下图所示电路中，FDN340P 是一款 P 沟道 MOS 管，拥有极低的沟道导通内阻  $R_{DS(ON)}$ ，通常作为开关管使用。该 MOS 管的栅极连接 555 芯片的输出管脚，源极连接电源  $V_{CC}$ ，漏极跟 74LS161 的 EP、ET 管脚相连。电阻  $R_3$  是下拉电阻，阻值为  $10\text{K}\Omega$ 。求解以下问题：(共 13 分)

- ①555 定时器构成何种电路？写出 555 的输出信号  $u_o$  的频率计算公式；(3 分)
- ②要使 74LS161 可以正常计数，555 的输出信号  $u_o$  为何种电平？(2 分)
- ③图中 74LS161 要实现 7 进制加法计数， $D_3D_2D_1D_0$  应如何置数？画出此时的  $Q_3Q_2Q_1Q_0$  的状态转换图；(4 分)
- ④图中 74LS161 的时钟  $C_P$  为  $1\text{KHz}$  方波时，要想实现 7 进制计数器至少两次循环计数，电阻  $R_1$  和  $R_2$  应如何设计？假设  $C_I=1\mu\text{F}$ ，并且  $u_o$  的频率小于  $100/7\text{Hz}$ 。(4 分)



7. 某工厂有三个车间 A、B、C，有一个自备电站，站内有两台发电机 M 和 N，N 的发电能力是 M 的 2 倍。如果一个车间开工，启动 M 就可以满足要求；如果两个车间开工，启动 N 就可以满足要求；如果三个车间同时开工，同时启动 M 和 N 才能满足要求。设计一个控制电路，根据车间开工情况来控制 M 和 N 的启动。写出详细的解题步骤，完成对 PLA 逻辑阵列图的编程 (共 9 分)。

- (1) 逻辑抽象，列真值表，写函数表达式并进行化简。(5 分)
- (2) 根据阵列图对 PLA 进行编程。(4 分)

