

### 1、计算题

- 1、 $x = -0.1001$ ,  $y = 0.1101$ , 请按补码运算求  $x + y$ ,  $x - y$  并判断溢出情况, 尾数按0舍1入法保留。 (10分)
- 2、如果原信息为1111101, 特征多项式为 $X^3+X^2+1$ , 求CRC校验码。 (10分)
- 3、设机器字长16位, 定点表示, 尾数15位, 数符1位, 问: 定点补码整数表示时, 最大正数是多少? 最大负数是多少? (5分)
- 4、已知指令LOAD 800 (表示从内存地址800的单元中读一个值放到累加器AC中), 寄存器R的内容为1000 (且R可作任何一种寄存器), 根据图1, 求图2所示寻址方式。 (5分)

内存地址 该地址中的值

800	900
...	
900	1000
...	
1000	500
...	
1100	600
...	
1800	700

图1 内存

Mode	累加器AC中的值
立即数寻址	
直接寻址	
间接寻址	
基址寻址	
寄存器寻址	
寄存器间接寻址	

图2

### 二、简答题 (30分)

- 1、请写出流水线的三种冲突及其解决方法。 (10分)
- 2、请写出满足以下条件的指令格式, 并注明各字段位长, 所有指令20比特长。
- ① R型指令 (该指令有二个寄存器型地址);
  - ② 含15条指令, 12个通用寄存器 (R0-R11);
  - ③ 除存数、取数两条指令外, 其它指令都不允许访问内存, 支持寄存器直接寻址、间接寻址及相对寻址。 (8分)
- 3、请描述计算机的层次结构。 (12分)

### 三、设计题 (共计20分)

- 1、某计算机字长16位, 主存容量64K字, 请用8K×8位的静态RAM芯片和8K×8位的ROM芯片, 为该机设计一个主存储器。要求16K×16为ROM区, 48K×16为RAM区。
- (1) 说明所选芯片类型, 给出该主存总共需要多少ROM芯片, 多少RAM芯片? (4分)
  - (2) 根据所选芯片类型, 说明主存是如何进行扩展的? (说明字位扩展情况) (8分)

(5分)

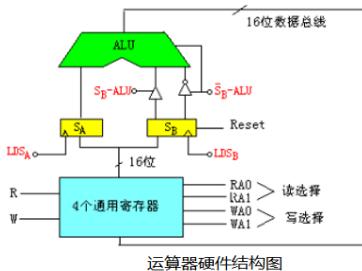
(3) 主存地址线多少位? 数据线多少位? (3分)

(4) 画出CPU与该主存的组成框图。(需标明地址总线, 数据总线, 读写

 $R/W$  控制线及片选信号  $CS$  的连接, 根据自己所选芯片类型画图, 并使用正确  
的译码器 (8分)

#### 四、分析题 (20分)

1、设某计算机运算器框图如图, 其中ALU为16位的加法器, SA,SB为16位暂存器。该运算器的硬件结构图及4个通用寄存器读、写控制表如下所示。□



R	读控制			写控制			
	RA0	RA1	选择	W	WA0	WA1	选择
1	0	0	R0	1	0	0	R0
1	0	1	R1	1	0	1	R1
1	1	0	R2	1	1	0	R2
1	1	1	R3	1	1	1	R3
0	*	*	不读	0	*	*	不写

4个通用寄存器读写译码表

微指令格式如下所示:

1	2	3	4	5	6	7	8	9	10	11	12
RA <sub>0</sub> RA <sub>1</sub>	WA <sub>0</sub> WA <sub>1</sub>	R	W	LDS <sub>A</sub>	LDS <sub>B</sub>	S <sub>B</sub> >ALU	S <sub>B</sub> >ALU	Reset	-		

要求: (1) 写出指令 “SUB R0,R1”[即(R0)-(R1)→R0]执行阶段数据通路。 (7分)

(2) 用二进制代码写出该指令执行阶段的微程序。 (7分)

(3) 如果该计算机控制存储器为800字, 判断条件为2个(水平编码), 请补充判定字段及下址字段(计数器法), 与已知操作控制字段构成一个完整的微指令格式, 求该微指令字长。 (6分)