

南京信息工程大学

2022-2023 学年第一学期数字电子技术课程期末试卷（B 卷）

本试卷共 3 页；考试时间 120 分钟；出卷时间 2022 年 12 月

题目	一	二	三	总分	核分人	复查人
得分						

题目部分，（卷面共有 24 题，100 分，各大题标有题量和总分）

评卷人	得分

一、不定项选择题（10 小题，共 20 分）

1. 与十六进制数(5E.C)<sub>16</sub>等值的数为（ ）。
- A. (1011110.11)<sub>2</sub>    B. (136.6)<sub>8</sub>    C. (94.75)<sub>10</sub>    D. (1011110.11)<sub>8421BCD</sub>
2. CMOS 数字集成电路与 TTL 数字集成电路相比突出的优点是（ ）。
- A. 微功耗    B. 高速度    C. 高抗干扰能力    D. 电源范围宽
3. D 触发器构成的电路如图 1 所示，请判断该电路能实现何种触发器的功能（ ）。

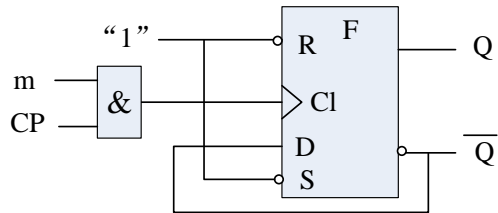


图 1

- A. T 触发器    B. T'触发器    C. JK 触发器    D. RS 触发器
4. 如图 2 所示电路，（ ）哪个发光二极管亮？

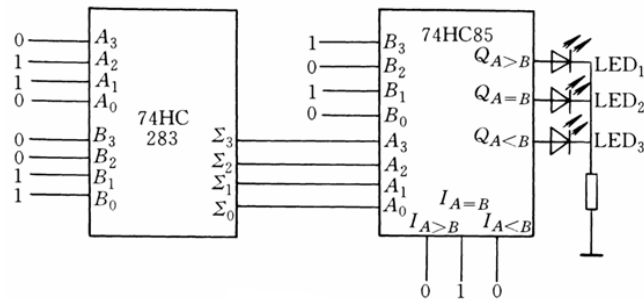


图 2

- A. LED<sub>1</sub>    B. LED<sub>2</sub>    C. LED<sub>3</sub>    D. 都亮

5. N个触发器可以构成能寄存（ ）位二进制数码的寄存器。

- A. N-1    B. N    C. N+1    D. 2N

6. 组合逻辑电路输出与输入的关系可用（ ）描述。

- A. 真值表    B. 状态表    C. 状态图    D. 逻辑表达式

7. 某移位寄存器的时钟脉冲频率为 100 kHz，欲将存放在该寄存器中的数左移 10 位，完成该操作需要( )时间。

- A. 10 μs    B. 80 μs    C. 100 μs    D. 800 ms

8. 10位逐次逼近型A/D 转换器，如所加时钟频率为200 kHz，则完成1次转换需要的时间是（ ）。

- A. 80 μs    B. 60 μs    C. 50 μs    D. 70μs

9. 当用专用输出结构的 PAL 设计时序逻辑电路时，必须还要具备有（ ）。

- A. MOS 管    B. 晶体管    C. 电容    D. 触发器

10. 五个D触发器构成环形计数器，其计数长度为（ ）。

- A. 5    B. 10    C. 25    D. 32

评卷人	得分

二、填空题（10 空，共 10 分）

1. 逻辑函数  $F = \overline{ACD} + \overline{AD} + \overline{BC}$ ，则其反函数  $\overline{F} =$ \_\_\_\_\_。已知函数的对偶式为  $\overline{AB} + \overline{CD} + \overline{BC}$ ，则它的原函数为\_\_\_\_\_。

2. 图3所示为CMOS结构时的输出Y=\_\_\_\_\_。

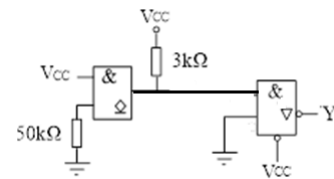


图 3

3. 优先编码器 74LS148 中，输入端  $\overline{I}_7 \sim \overline{I}_0$  中，优先级最高的是  $\overline{I}_7$ ，若  $\overline{I}_7 \sim \overline{I}_0$  输入为 11101010，则输出  $\overline{Y}_2 \overline{Y}_1 \overline{Y}_0$  为 \_\_\_\_\_。对于共阳接法的发光二极管数码显示器，应采用\_\_\_\_\_电平驱动的七段显示译码器。

4. 用 555 定时器组成的电路如图 4 所示,为\_\_\_\_\_ (脉冲整形电路),其中  $V_{CC}=5V$ ,  $U_S=4V$ , 回差电压为\_\_\_\_\_。

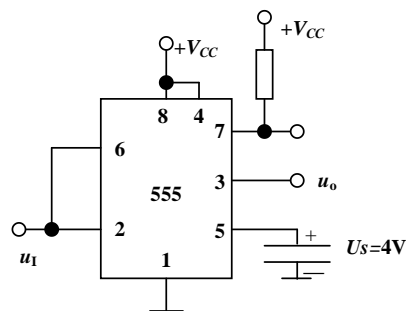


图 4

5. 寻址容量为  $16K \times 8$  的 RAM 需要\_\_\_\_\_根地址线。
6. 一个五位的二进制加法计数器，由 00000 状态开始，问经过 169 个输入脉冲后，此计数器的状态为\_\_\_\_\_。
7. 某ADC有8路模拟信号输入,若8路正弦输入信号的频率分别为1KHz, 2kHz, ....., 8kHz, 则该ADC的采样频率 $f_s$ 的取值满足的条件是\_\_\_\_\_。

评卷人	得分

### 三、综合题 (7 小题, 共 70 分)

1. 将下列逻辑函数化简为最简与或式。 (共 8 分)

(1) 利用公式法化简 (4 分)

$$F = \overline{A}\overline{C}\overline{D} + BC + \overline{B}D + A\overline{B} + \overline{A}C + \overline{B}\overline{C}$$

(2) 利用卡诺图化简 (4 分)

$$F(A, B, C, D) = \sum_m (0, 1, 2, 8, 9) + \sum_d (10, 11, 12, 13, 14, 15)$$

2. 某一组合逻辑电路如图 5 所示，其中 8421 编码器 D 是高位，试写出输出端 F 的表达式，并分析其逻辑功能。（共 10 分）

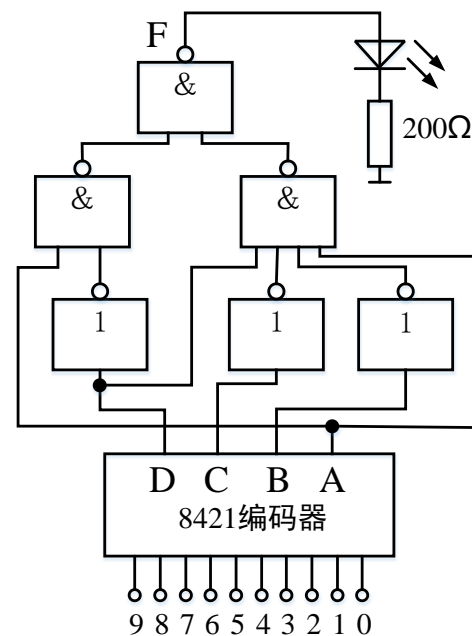


图 5

3. 某电子柜有电子锁 A（主锁）、B（副锁）、C（副锁），要求：主锁被打开后，才允许打开副锁，至少打开副锁 1 把，电子柜才会被打开，否则电子柜不能被打开。（共 10 分）
- (1)说明输入、输出逻辑变量的定义；（2 分）
- (2)列出真值表；（2 分）
- (3)写出与非-与非式逻辑表达式；（3 分）
- (4)用 74LS138 译码器实现这一逻辑功能。（3 分）

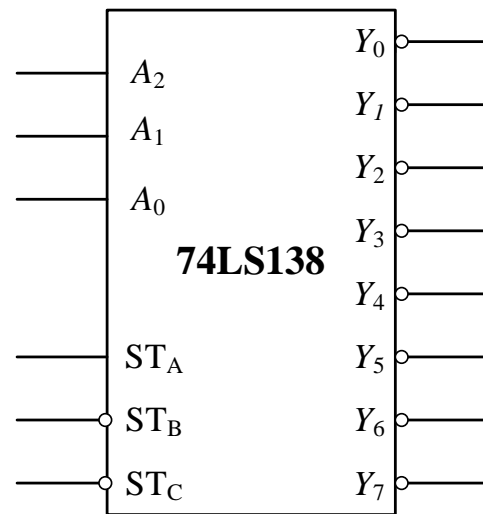


图 6

