

实验一

选择器

实验报告

日期：2020 年 9 月 15 日

姓名： 朱嘉琦

学号： 191220185

班级： 数电实验一班

邮箱： 1477194584@qq.com



实验一报告——选择器

191220185 朱嘉琦

一、实验目的

掌握几种常用的多路选择器的设计方法；Verilog 语言中的 always 语句块、if-else 语句和 case 语句的使用等。最后自行设计一个多路选择器，熟悉电路设计的基本流程和 Quartus 的使用。

二、实验原理

选择器是数字逻辑系统的常用电路，是组合逻辑电路中的主要组成元件之一，它是由多路数据输入、一位或多位的选择控制端，和一路数据输出所组成的。多路选择器从多路输入中，选取其中一路将其传送到输出端，由选择控制信号决定输出的是第几路输入信号。

三、实验环境/器材

实验环境是 Quartus 17.1 Lite，实验器材是 DE10 开发板

四、程序代码或流程图

1. 2选1多路选择器

```
1 module exp1_1(a,b,s,y);
2     input a,b,s;
3     output y;
4
5     assign y = (~s&a)|(s&b);
6
7 endmodule
8
```

2. 4选1多路选择器

```
1 module exp1_2(a,s,y);
2     input [3:0] a;
3     input [1:0] s;
4     output reg y;
5
6     always @ (a or s)
7         case(s)
8             0: y = a[0];
9             1: y = a[1];
10            2: y = a[2];
11            3: y = a[3];
12            default: y = 1'b0;
13        endcase
14
15 endmodule
16
```













3. 2位4选1选择器

```

1  module exp1_3(x0,x1,x2,x3,y,f);
2      input [1:0] x0, x1, x2, x3, y;
3      output reg [1:0] f;
4      always @ (*)
5          case(y)
6              2'b00: f=x0;
7              2'b01: f=x1;
8              2'b10: f=x2;
9              2'b11: f=x3;
10
11             default: f=2'b00;
12         endcase
13     endmodule
14

```

引脚设计如图

Node Name	Direction	Location	I/O Bank
 f[1]	Output	PIN_AB23	5A
 f[0]	Output	PIN_AA24	5A
 x0[1]	Input	PIN_AC30	5B
 x0[0]	Input	PIN_AB28	5B
 x1[1]	Input	PIN_V25	5B
 x1[0]	Input	PIN_W25	5B
 x2[1]	Input	PIN_AD30	5B
 x2[0]	Input	PIN_AC28	5B
 x3[1]	Input	PIN_AA30	5B
 x3[0]	Input	PIN_AC29	5B
 y[1]	Input	PIN_Y27	5B
 y[0]	Input	PIN_AB30	5B

五、实验步骤

首先根据讲义上2-1多路选择器和4-1多路选择器的设计方式模仿一遍，熟悉多路选择器的原理和利用verilog中的case语句描述多路选择器的方式，利用测试文件在电脑上进行仿真。然后设计2位4选1多路选择器的代码，同样利用电脑仿真测试代码正确性，测试正确后分配引脚，然后利用fpga功能板进行硬件验证。

六、测试代码

1. 激励代码

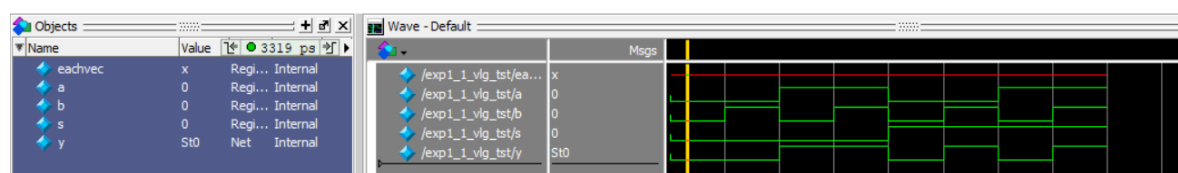
通过在激励代码中枚举所有可能的情况，在仿真波形图中对结果进行验证

2. 硬件测试

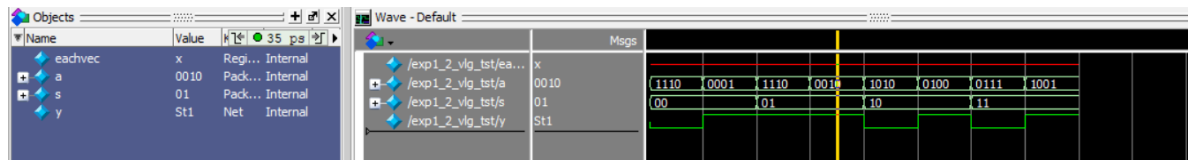
在开发板上验证所有可能的输入，观察输出结果与输出逻辑是否一致来进行验证

七、实验结果

1. 2选1多路选择器



2. 4选1多路选择器



八、思考

在根据讲义做4-1多路选择器的时候，原本以为测试代码是将所有 2^6 种输入代入，但发现讲义进行了简化，只测试了与结果相关的输入，无关输入则可以省略，这样测试代码中只需要8个测试用例，大大简化了测试代码，在后续的仿真代码中也可以用这种方式来设计。

九、实验中遇到的问题及解决方法

在做第一个2-1多路选择器的时候用图书馆的插座，发现在detect hardware时找不到fgpa，最后发现是图书馆的插座松了，换一个插座就好了。

十、实验得到的启示

不要在图书馆做实验，插头不好。

十一、意见和建议

修一下图书馆的插头。