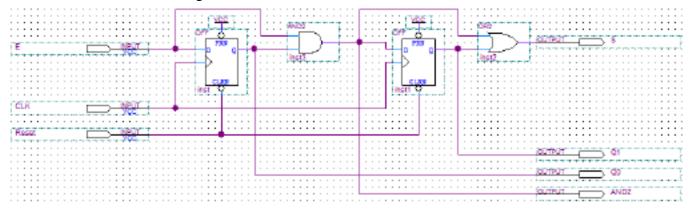


# Grado en Ingeniería Informática Tecnología de Computadores. 2ª prueba parcial Grupos 81, 82, 83. Abril de 2013

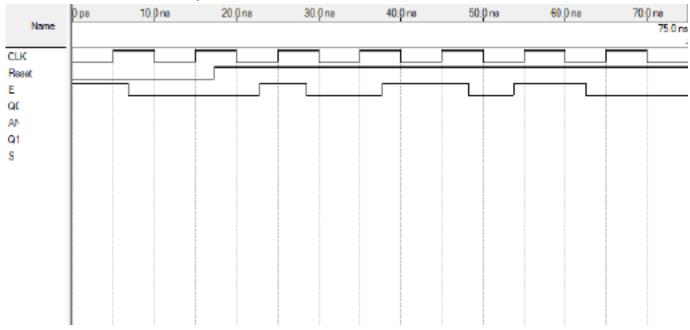
Nombre:	Grupo:
Anellidos:	

# Ejercicio 1 (0,75 pto.)

Dado el circuito de la figura:



Dada la señal de entrada E, calcular la señal de salida S, dibujando también las señales intermedias Q0, AND2 y Q1.





### Grado en Ingeniería Informática Tecnología de Computadores. 2ª prueba parcial Grupos 81, 82, 83. Abril de 2013

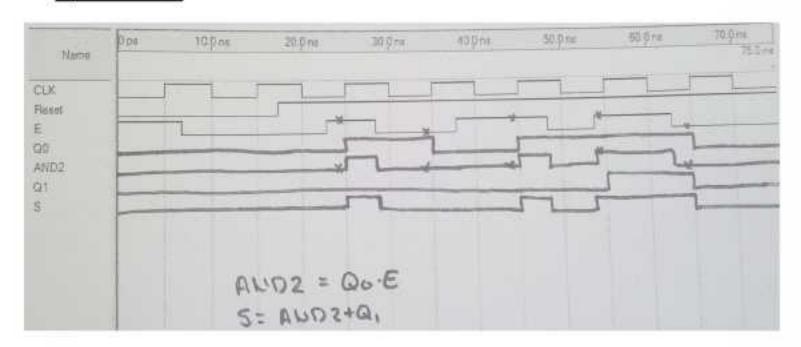
### Cuestión 2 (1,75 pto.)

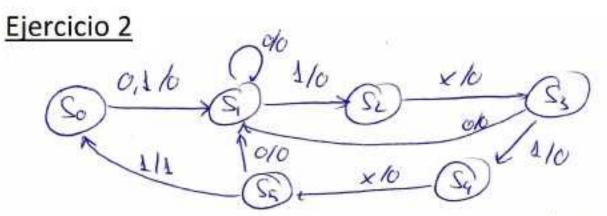
Diseñar utilizando biestables T un circuito secuencial síncrono con una entrada E y una salida S, capaz de reconocer secuencias de 6 bits que sigan el patrón X1X1X1, donde X significa 0 ó 1. La entrada es el flujo de bits en el que buscamos el patrón (asumir que no hay superposición entre secuencias) y la salida será siempre '0' excepto al recibir el sexto bit de una de las secuencias 'reconocidas', en cuyo caso la salida será '1'.

#### Se pide:

- Diagrama de estados del sistema
- Asignación de estados. Justifique el número de biestables necesario.
- Tabla de transiciones
- Funciones de entradas a los biestables y salida simplificadas
- Esquema del circuito resultante, incluyendo las señales de reloj y reset

# Ejercicio 1





	Qa	Qb	Qc	X	Qa'	Qb'	Qc'	I	Ta	Th	To
50	0	0	0	0	0	0	1	0	0	0	1
sO	0	0	0	1	0	0	1	0	0	0	1
s1	0	0	1	0	0	0	1	0	0	0	0
s1	0	0	1	1	0	1	0	0	0	1	1
52	0	1	0	0	0	1	1	0	0	0	1
s2	0	1	0	1	0	1	1	0	0	0	1
<b>s3</b>	0	1	1	0	0	0	1	0	0	1	0
53	0	1	1	1	1	0	0	0	1	1	1
54	1	0	0	0	1	0	1	0	0	0	1
54	1	0	0	1	1	0	1	0	0	0	1
<b>s</b> 5	1	0	1	0	0	0	1	0	1	0	0
<b>s</b> 5	1	0	1	1	0	0	0	1	1	0	1
×	1	1	0	0	x	x	×	0	×	ж	X
×	1	1	0	1	x	×	x	0	×	х	X
x	1	1	1	0	х	x	x	0	×	х	X
×	1	1	1	1	×	X	×	0	×	×	X

6	erto	da	_	3	biel	4	en
---	------	----	---	---	------	---	----

	SIGNIFICADO	QA	Qa	Qc
SO	ESPERANDO	0	0	0
51	RECIBIDO PRIMER BIT: "X"	0	0	1
52	RECIBIDO "x1"	0	1	0
53	"X1X"	0	1	1
54	"X1X1"	1	0	0
55	"X1X1X"	1	0	1

