



Instrucciones

- LA DURACIÓN TOTAL DEL EXAMEN ES DE 3 HORAS.
- NO SE PERMITE EL USO DE CALCULADORA
- NO SE TENDRÁN EN CUENTA LAS RESPUESTAS ESCRITAS A LÁPIZ.
- LA SOLUCIÓN DE CADA EJERCICIO DEBE ENTREGARSE EN HOJAS SEPARADAS.
- DEBE ENTREGAR AL MENOS UNA HOJA POR EJERCICIO CON SU NOMBRE Y APELLIDOS

Nombre: _____ Grupo: _____

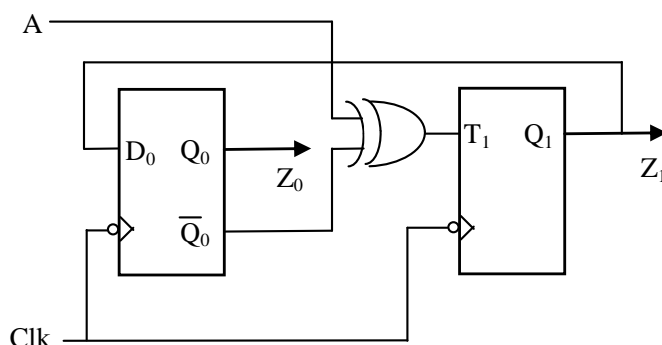
Apellidos: _____

Ejercicio 1 (2 puntos sobre 10 puntos)-Debe entregar la hoja del enunciado para el apartado 1

La asignación de estados $\{Q_0, Q_1\}$ para el circuito de la figura adjunta es:

$\{E_0\} = \{00\}$, $\{E_1\} = \{01\}$, $\{E_2\} = \{10\}$ y $\{E_3\} = \{11\}$

Suponga que el estado inicial de Reset de dicho circuito es $\{Q_0, Q_1\} = \{E_0\} = \{00\}$.



1. Obtenga su Tabla de transiciones completa:

A	Q_0	Q_1	\bar{Q}_0	D_0	T_1	Q_0^+	Q_1^+

2. Dibuje el diagrama de Estados que describe este circuito



Ejercicio 2 (1,5 puntos sobre 10 puntos)

- 1) La representación de un número A sin signo en dos sistemas de numeración con base diferente es 774 y 624. Sabiendo que la representación en base octal es 774 determinar el valor de la base de representación del segundo sistema.
- 2) Obtener la codificación de números indicada en la tabla inferior.

Número Binario natural 11010111 ₂	Decimal=
Número Binario signo magnitud 11000111 _{SM}	Decimal=
Número Binario en código Gray 11000111 _{GRAY}	Binario natural=

- 3) Obtenga la representación decimal de los siguientes números, expresados en complemento a 2:
A= 010 0101 y B= 110 0111
- 4) Realice la operación A+B en complemento a 2, y convierta su resultado a decimal. Explique la diferencia entre los bits de acarreo y desbordamiento (carry y overflow), indicando si se ha producido alguno de ellos.

Ejercicio 3 (2,5 puntos sobre 10 puntos)

Se dispone de una memoria formada por 4 módulos de memoria RAM, cada uno de ellos de 4Kx8 bits y 3 módulos de memoria ROM, cada uno de ellos es de Nx8 bits. Todas las memorias ROM están colocadas consecutivamente en la parte más baja de la memoria, siendo las direcciones de inicio y fin del primer módulo de memoria ROM 0000 y 3FFF respectivamente. Las señales de control de los módulos de memoria son activas a nivel bajo. Considere como señales de control CS (chip select), OE (Output Enable) y R/W (Read/Write).

Considerando un bus de datos de 8 bits en el sistema, **se pide**:

1. Dibujar el mapa de memoria completo indicando en hexadecimal y en binario la dirección de inicio y fin de cada memoria.
2. Implementar un sistema de decodificación **utilizando exclusivamente decodificadores. Debe utilizar el menor número de decodificadores y de menor tamaño posible.** Considere decodificadores con entrada con ENABLE activa a nivel bajo
3. Indicar, mediante un esquema, las conexiones necesarias al bus de direcciones, bus de datos, sistema de decodificación y bus de control del sistema, para la memoria ROM situada en la parte más baja. **No represente el esquema completo de conexiones de la memoria**



Nombre: _____ Grupo: _____

Apellidos: _____

Ejercicio 4 (1 punto sobre 10 puntos)-DEBE ENTREGAR LA IMPLEMENTACIÓN EN LA HOJA DEL ENUNCIADO

Implementar las dos funciones lógicas siguientes mediante el dispositivo programable tipo PLA de la Figura 4.1 (las matrices AND, OR y XOR son programables). **No es necesario simplificar las funciones.** B1 es la variable más significativa y A0 es la variable menos significativa

$$F(B1, B0, A1, A0) = \sum_4 (5, 7, 13, 15)$$

$$F(B1, B0, A1, A0) = \prod_4 (0, 1, 2, 3, 4, 5, 8, 10, 12, 15)$$

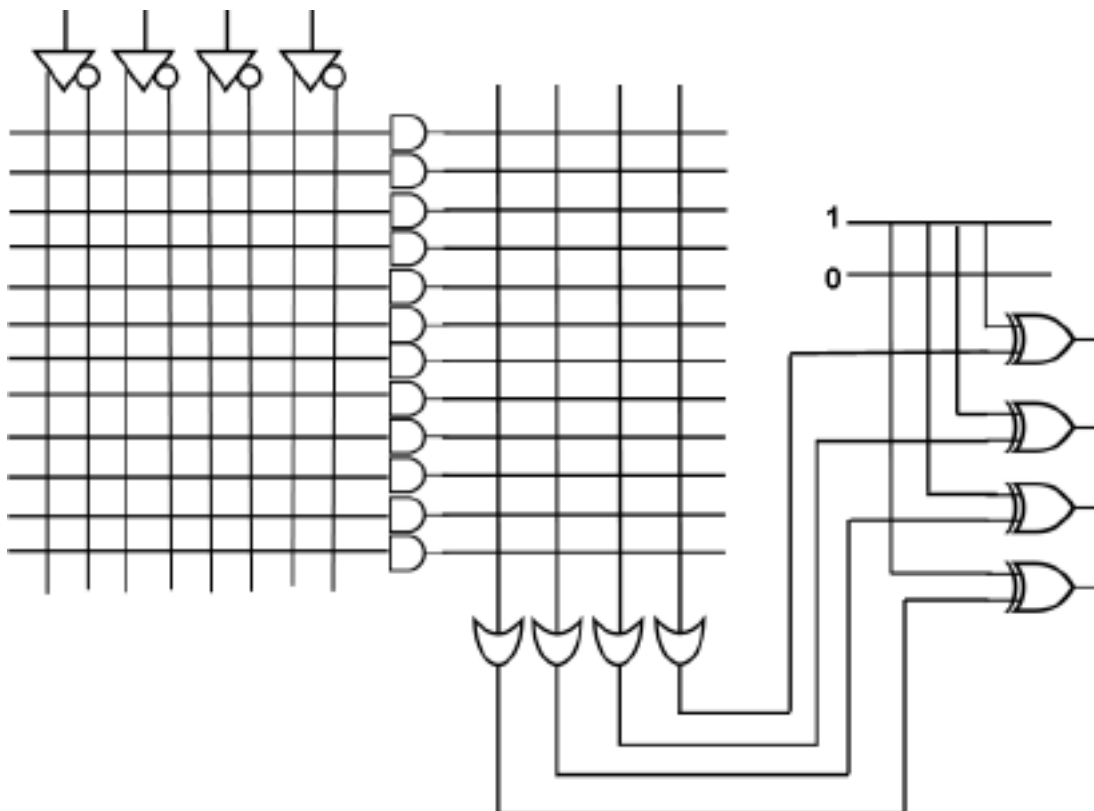


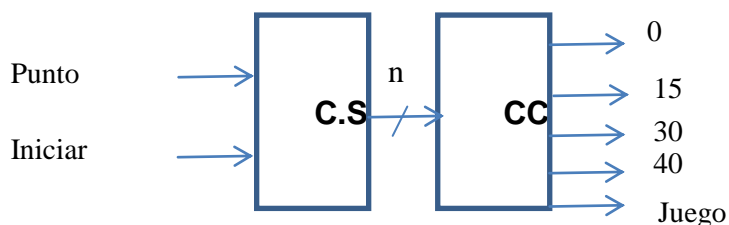
Fig. 4.1



Ejercicio 5 (3 puntos sobre 10 puntos)

Se desea diseñar un sistema que controle la puntuación de un partido de tenis. El sistema irá marcando los puntos de este deporte “0”, “15”, “30”, “40” y “Juego” para volver a comenzar “0” “15”, “30”,...a medida que se pulse la tecla de “Punto”. Adicionalmente el sistema, tendrá un botón de arranque denominado “Iniciar” que llevará al sistema a cero cuando se pulse. El sistema mostrará la salida mediante el encendido de unos diodos leds correspondientes a cada puntuación. La señal de activación del encendido del LED es activa por nivel alto.

Como se ve en la figura inferior, el sistema está compuesto de dos circuitos, un circuito secuencial (C.S.) que debe de implementarse con biestables tipo D de flanco de subida y reset a nivel bajo, puertas lógicas estándar. El segundo circuito, es un circuito combinacional (CC) que toma las salidas del circuito secuencial (A_1, A_2, \dots, A_n) como entradas y tiene 5 salidas a que activan uno de los 5 led que se deben de encender.



PARTE 1-DEBE ENTREGAR ESTA PARTE SEPARADA DE LA PARTE 2

Se pide, del PRIMER bloque (C.S)

1. Diseñar la máquina de estados tipo Moore necesaria
2. Realizar la tabla de asignación (codificación) de estados.
3. Obtener la tabla de transiciones.
4. Obtener las expresiones reducida en suma de productos de las funciones de estado.

NOTA: En la tabla de transiciones la codificación de los estados deben ser las variables más significativas y las entradas las variables menos significativas

Se pide, del SEGUNDO bloque (C.C)

5. Obtener la expresión en suma de productos solamente de las dos salidas ‘0’, y ‘40’ en función de (A_1, A_2, \dots, A_n).

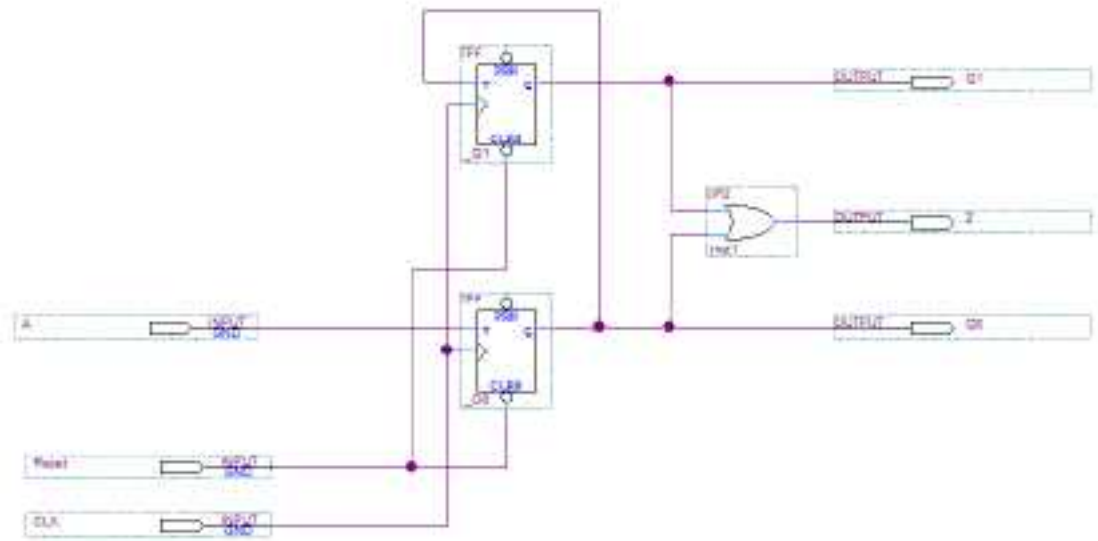


Nombre: _____ Grupo: _____

Apellidos: _____

PARTE 2. Debe entregar la hoja del enunciado

Suponiendo que el circuito a continuación forma parte de la solución al apartado anterior del bloque secuencial.



6. Rellenar el cronograma adjunto, representando explícitamente Q1, Q0 y Z.

