

## Jerarquía de memoria y memoria caché

### Ejercicios propuestos

---

**Ejercicio 1.** Dado el siguiente fragmento de programa escrito en el ensamblador del MIPS 32

```
la      $t1, 0x04000
li      $t2, 0
li      $t3, 0
li      $t4, 1000
li      $t5, 80
bucle:  bgt  $t3, $t4, fin
        lw   $t5, ($t1)
        addi $t2, $t2, $t5
        addi $t1, $t1, 4
        addi $t3, $t3, 1
        addi $t5, $t5, 4
        b    bucle
fin:
```

Se pide:

- Indique de forma razonada el número de bytes que ocupa dicho programa en memoria y el número de accesos que se realizan a memoria cuando se ejecuta dicho fragmento de programa.
- Si el fragmento de programa se ejecuta en un computador que dispone de una única caché de 8 MB de tamaño y un tamaño de línea de 32 bytes, indique el número de aciertos y fallos que se producen, teniendo en cuenta que la caché se encuentra inicialmente vacía.

**Ejercicio 2.** Considere un computador de 32 bits con una caché de 64 KB asociativa por conjuntos de 4 vías y un tiempo de acceso de 4 ns. El tamaño de la línea es de 128 bytes. El tiempo para servir un fallo es de 120 ns. Indique de forma razonada:

- El número de líneas de la caché
- El número de conjuntos de la caché
- El tamaño del bloque que se transfiere en un fallo entre memoria principal y caché.
- Calcular la tasa de aciertos necesaria para que el tiempo medio de acceso al sistema de memoria sea de 20 ns.

**Ejercicio 3.** Sea un computador con una memoria caché y principal con las siguientes características:

- Tiempo de acceso a memoria caché de 4 ns
- Tiempo de acceso a memoria principal de 80 ns
- Tiempo para servir un fallo de caché de 120 ns
- Política de escritura inmediata

En este computador se ha observado que la tasa de aciertos a la memoria caché es del 95 % y que cada 100 accesos, 90 son de lectura. Calcular el tiempo medio de acceso a memoria.

**Ejercicio 4.** Sea un computador dotado de una memoria cache con las siguientes características:

- Tamaño: 16KB con bloques de 32 bytes (8 palabras)
- Tiempo de acceso: 10ns

Esta memoria está conectada a través de un bus de 32 bits a una memoria principal que es capaz de transferir un bloque de 8 palabras en 120 ns. Se pide:

Calcular la tasa de aciertos que es necesaria para que el tiempo medio de acceso al sistema de memoria sea de 20 ns.

**Ejercicio 5.** Se dispone de un sistema con una memoria caché de 2 niveles. En la ejecución de una determinada aplicación, la tasa de aciertos de la caché de nivel 1 es del 90% y la tasa de aciertos de la caché de nivel 2 es del 95%. La aplicación genera durante su ejecución un millón de accesos a memoria. Indique de forma razonada:

- El número de accesos que se genera a la caché de nivel 1.
- El número de accesos que se genera a la caché de nivel 2.
- El número de accesos que se genera a memoria principal.

**Ejercicio 6.** Se dispone de un computador con direcciones de memoria de 32 bits, que direcciona la memoria por bytes. El computador dispone de una memoria caché asociativa por conjuntos de 4 vías, con un tamaño de línea de 64 bytes. Dicha caché tiene un tamaño de 128 KB. El tiempo de acceso a la memoria caché es de 2 ns y el tiempo necesario para tratar un fallo de caché es de 80 ns. Considere el siguiente fragmento de programa.

```
float v1[10000];
float v2[10000];

for (i = 0; i < 10000; i = i + 1)
    v1[i] = v1[i] + v2[i];
```

Indique de forma razonada:

- El tamaño en MB de la memoria que se puede direccionar en este computador.
- El número de palabras que se pueden almacenar en la memoria caché de este computador.
- El número de líneas de la caché y número de conjuntos de la caché.
- Indique la tasa de aciertos necesaria para que el tiempo medio de acceso al sistema de memoria de este computador sea de 10 ns.
- Indique de forma razonada la tasa de aciertos a la caché para el fragmento de código anterior teniendo en cuenta solo los accesos a datos (considere que la variable i se almacena en un registro y que la caché esta inicialmente vacía).

**Ejercicio 7.** Sea un computador de 32 bits que dispone de una memoria caché de 512 KB, asociativa por conjuntos de 4 vías y líneas de 128 bytes. Sobre este computador se desea ejecutar el siguiente fragmento de código:

```
int a1[200];
int a2[200];
int i;
int s;

for (i=0; i < 200; i++)
    s = s + a1[i] + a2[i];
```

Se pide:

- Indique de forma razonada el número de líneas y conjuntos de de la caché.
- Si se considera que la caché se encuentra vacía y que los valores de las variables i y s del código anterior se almacenan en registros, indique, considerando solo los accesos al vector a1 y a2, la tasa de aciertos que se obtiene al ejecutar el fragmento de código anterior.

**Ejercicio 8.** Sea un computador de 32 bits con una memoria caché de 256 KB, líneas de 64 bytes y un tiempo de acceso de 5 ns. La caché es asociativa por conjuntos de 4 vías y se emplea la política de reemplazo LRU. Se pide:

- Indique el número de líneas y de conjuntos de la memoria caché del enunciado.
- ¿Cuál es el tamaño de los bloques que se transfieren entre la memoria caché y la memoria principal?
- Si el tiempo para transferir un bloque de memoria principal a caché es de 200 ns, indique la tasa de aciertos a caché necesaria, de forma que el tiempo medio de acceso al sistema de memoria sea de 20 ns.

**Ejercicio 9.** Se dispone de un computador con una memoria caché con un tamaño de 64 KB para guardar instrucciones o datos de los procesos. El tamaño de la línea es de 64 bytes. La caché tiene un tiempo de acceso de 20 ns y un tiempo de penalización por fallo de 120 ns. La caché es asociativa por conjuntos de dos vías. Se pide:

- Indique el número total de líneas de caché
- Indique el número de conjuntos que tiene la caché.
- Indique el número de líneas por conjunto
- Haga un esquema con la estructura de la caché

5. Diga cuánto tiempo tardaríamos en obtener un dato si se produce un fallo en la caché.

**Ejercicio 10.** Sea un computador de 32 bits con el juego de instrucciones del MIPS, que ejecuta el siguiente fragmento de código cargado a partir de la dirección 0x00000000

```
li    $t0, 1000
li    $t1, 0
li    $t2, 0
bucle: addi $t1, $t1, 1
      addi $t2, $t2, 4
      beq  $t1, $t0, bucle
```

Este computador dispone de una memoria caché asociativa por conjunto de 4 vías, de 32 Kbytes y líneas de 16 bytes. Calcule de forma razonada el número de fallos de caché y la tasa de aciertos que produce el fragmento de código anterior, asumiendo que se ejecuta sin ninguna interrupción y que la memoria caché está inicialmente vacía.

**Ejercicio 11.** Sea un computador de 32 bits con una memoria caché para datos de 8 KB y línea de 64 bytes, política de correspondencia directa y política de escritura diferida o aplazada. Calcule la tasa de fallos global

```
double a[1024], b[1024], c[1024], d[1024];
// considere que los vectores se encuentran
// dispuestos en memoria de forma consecutiva.

for (int i = 0; i < 1024; i++)
    a[i] = b[i] + c[i] + d[i];
```

**Ejercicio 12.** Resuelva el ejercicio 3 asumiendo que la caché es totalmente asociativa, con política de sustitución LRU.

**Ejercicio 13.** Resuelva el ejercicio 3 asumiendo que la caché es asociativa por conjuntos de dos vías y de cuatro vías y política de sustitución LRU.

**Ejercicio 14.** Sea un computador de 32 bits con una memoria caché para datos de 32 KB y línea de 64 bytes. La caché es asociativa por conjuntos de 2 vías. Considere los dos siguientes fragmentos de código:

```
int    m[512][512];
sum = 0;

for (i = 0; i < 512; i++)
    for (j = 0; j < 512; j++)
        sum = sum + m[i][j];

int    m[512][512];
sum = 0;

for (i = 0; i < 512; i++)
    for (j = 0; j < 512; j++)
        sum = sum + m[j][i];
```

considerando que la variable sum se almacena en un registro, calcule la tasa de fallos a memoria caché de los dos fragmentos (Observación: la matriz se almacena por filas).