



Nombre: \_\_\_\_\_

Grupo: \_\_\_\_\_

Apellidos: \_\_\_\_\_

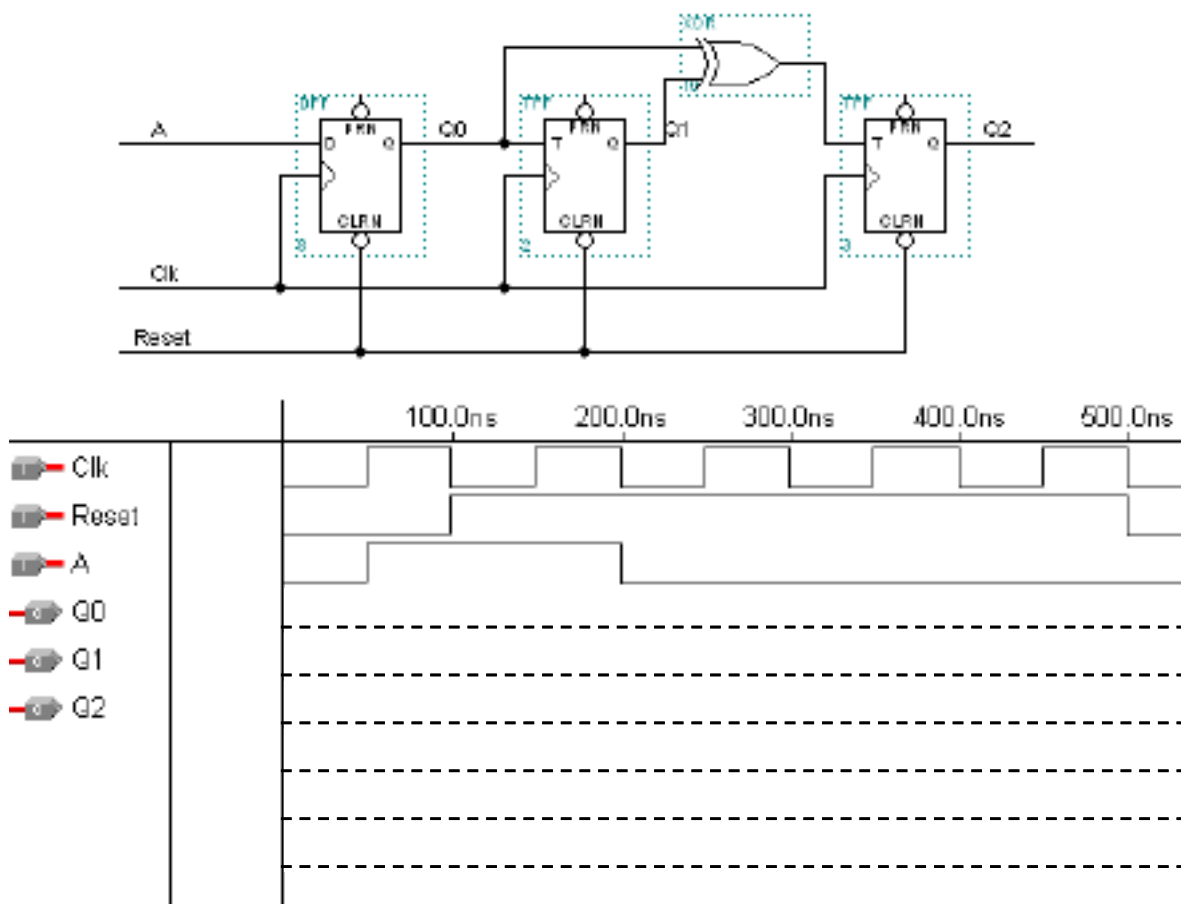
**Cuestión 1 ( 1 punto)**

- a) Convertir  $111010011_2$  a BCD.
- b) Convertir  $111010101_2$  a decimal, considerando que el número está expresado en convenio de complemento a dos.
- c) Convertir 230011 a binario natural, hexadecimal y octal
- d) Realizar la operación  $230-450$ , codificando los números en complemento a dos, con 10 bits.

**Cuestión 2 ( 0,75 puntos)**

(Esta cuestión debe responderse en esta hoja)

Dado el circuito de la figura, rellene el cronograma adjunto, utilizando las señales intermedias que estime oportuno:





**Nombre:** \_\_\_\_\_

**Grupo:** \_\_\_\_\_

**Apellidos:** \_\_\_\_\_

**Cuestión 3 ( 0,75 puntos)**

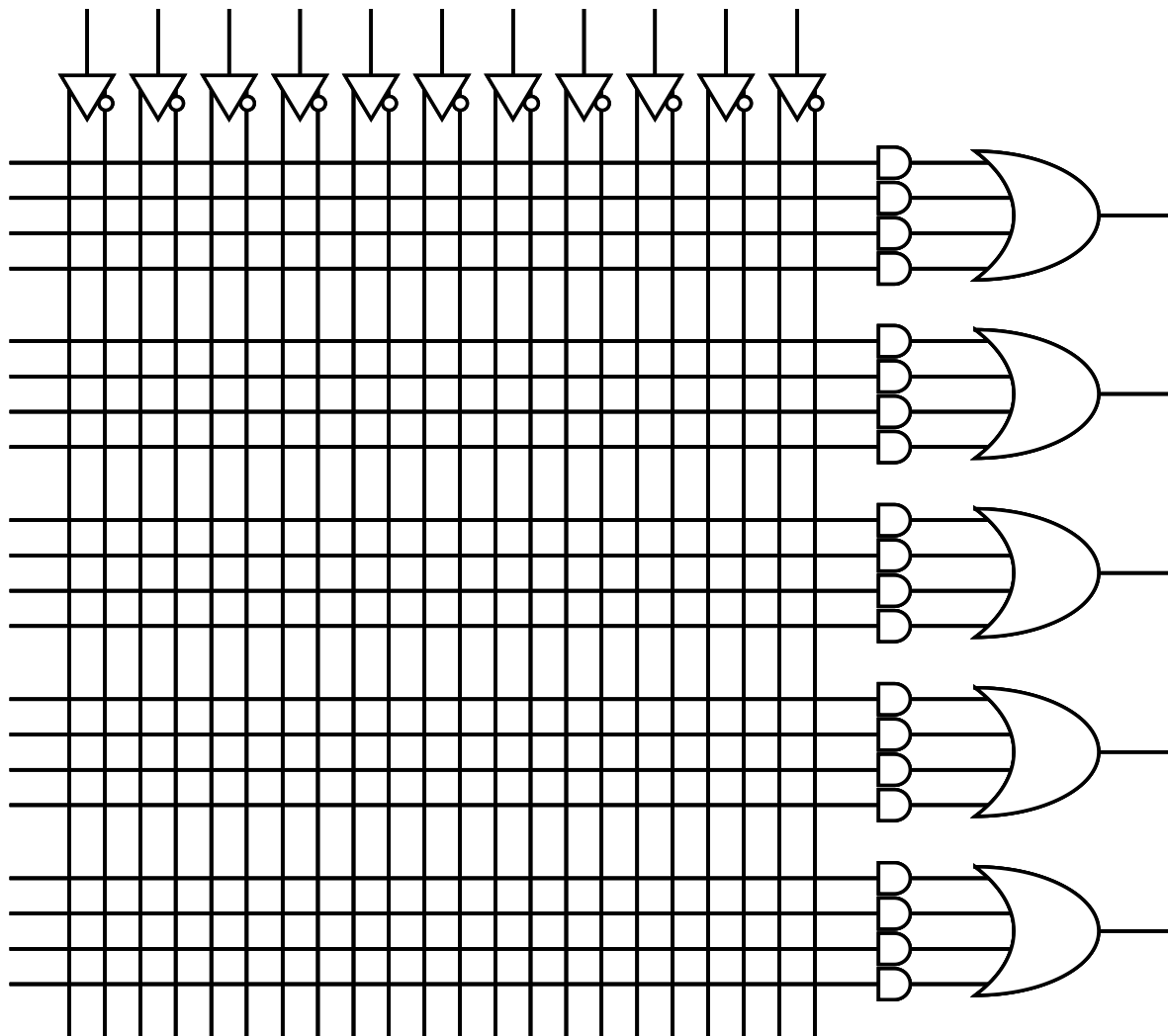
(Esta cuestión debe responderse en esta hoja)

Implementar, sin simplificar, las siguientes funciones lógicas con la PAL de la figura:

a)  $f_1 = \sum_4 (1,2,3,4)$

b)  $f_2 = \sum_4 (3,5,6,10)$

c)  $f_3 = \sum_4 (1,3,4,7,10,11,12)$





**Problema 1 (2,5 puntos)**

Un sistema lógico posee cuatro entradas (A, B, C, D) y tres salidas (X, Y, Z).

- $X=1$  cuando en las entradas se dan dos o más ceros contiguos.
- $Y=1$  cuando en las entradas se dan dos o más unos contiguos.
- $Z=1$  cuando X e Y coinciden en valor.

Se pide :

- a) Obtenga la tabla de verdad y las ecuaciones lógicas simplificadas como suma de términos producto para las tres salidas.
- b) Implementar X con un MUX 8:1 y la lógica adicional necesaria.
- c) Implementar Y con un DECOD 3:8 con salidas activas a nivel alto y la lógica adicional necesaria.
- d) Implementar Z utilizando exclusivamente el número mínimo necesarios de MUX 4:1 sin utilizar lógica adicional alguna.

**Problema 2 (3 puntos)**

Diseñe un automatismo industrial que consta de una (1) entrada: I, cuatro (4) salidas:  $S_3$ ,  $S_2$ ,  $S_1$ ,  $S_0$ , y seis (6) estados:  $E_0$ ,  $E_1$ ,  $E_2$ ,  $E_3$ ,  $E_4$ ,  $E_5$  con las especificaciones que se presentan a continuación:

El comportamiento del automatismo en cada estado con la notación  $S_3 S_2 S_1 S_0$  es el siguiente:

$E_0$ :1010;  $E_1$ :1010;  $E_2$ :1100;  $E_3$ :0100;  $E_4$ :1111;  $E_5$ :1111

Sus cambios de estado se desencadenan según sigue:

Partiendo de  $E_0$ : si  $I=0$  salta a  $E_1$ ; si  $I=1$  salta a  $E_4$   
Partiendo de  $E_1$ : si  $I=0$  salta a  $E_2$ ; si  $I=1$  salta a  $E_3$   
Partiendo de  $E_2$ : si  $I=0$  salta a  $E_3$ ; si  $I=1$  salta a  $E_2$   
Partiendo de  $E_3$ : si  $I=0$  salta a  $E_4$ ; si  $I=1$  salta a  $E_3$   
Partiendo de  $E_4$ : si  $I=0$  salta a  $E_5$ ; si  $I=1$  salta a  $E_1$   
Partiendo de  $E_5$ : si  $I=0$  salta a  $E_0$ ; si  $I=1$  salta a  $E_5$

Con los datos anteriores se pide:

- a) Diagrama de estados del autómata de Moore.
- b) Ecuaciones de salida  $S_n = F(Q_i)$
- c) Utilizando biestables tipo D, escriba las ecuaciones de excitación de los biestables  $D_i = F(I, Q_i)$
- d) Esquema de implementación física del circuito utilizando exclusivamente biestables D, decodificadores de 4:16 (o demultiplexores 1:16) y puertas OR. Utilice el mínimo posible de componentes.



**Problema 3 (2 puntos)**

Se quiere diseñar un prototipo de un sistema industrial en el que, en un principio, se utilizaba un microprocesador con una memoria que tiene 16 líneas de dirección y 16 de datos.

- a) ¿Cuál es la capacidad total de la memoria?

Sin embargo, ahora se quiere mejorar el sistema microprocesador a 32 bits y con 18 líneas de dirección. Los chips de memoria disponibles son:

PROM de 64Kx16

EPROM de 128Kx32

RAM de 32Kx16

Para esta mejora es necesario que los bloques de memoria se distribuyan de la siguiente manera: 64K de memoria PROM en la parte baja de la memoria, 64K de memoria RAM en la parte alta y 128K de memoria EPROM en la parte central.

Se pide:

- b) El número de chips necesarios de cada tipo.
- c) Dibujar el mapa de memoria total, con las direcciones de comienzo y final correspondientes a cada chip de memoria, expresadas en hexadecimal.
- d) Dibujar el circuito de conexión del sistema de memoria, incluyendo los buses de direcciones, de datos y las señales CS, OE y WE. Suponer que las señales de control son activas por nivel alto. Para su implementación se exige la utilización de un decodificador y puertas lógicas.