



#### Instrucciones

- LA DURACIÓN TOTAL DEL EXAMEN ES DE 3 HORAS. El ejercicio 5 se recogerá a los 30 minutos de comenzar el examen
- NO SE PERMITE EL USO DE CALCULADORA
- NO SE TENDRÁN EN CUENTA LAS RESPUESTAS ESCRITAS A LÁPIZ.
- LA SOLUCIÓN DE CADA EJERCICIO DEBE ENTREGARSE EN HOJAS SEPARADAS.
- DEBE ENTREGAR AL MENOS UNA HOJA POR EJERCICIO CON SU NOMBRE Y APELLIDOS

Nombre: \_\_\_\_\_ Grupo: \_\_\_\_\_

Apellidos: \_\_\_\_\_

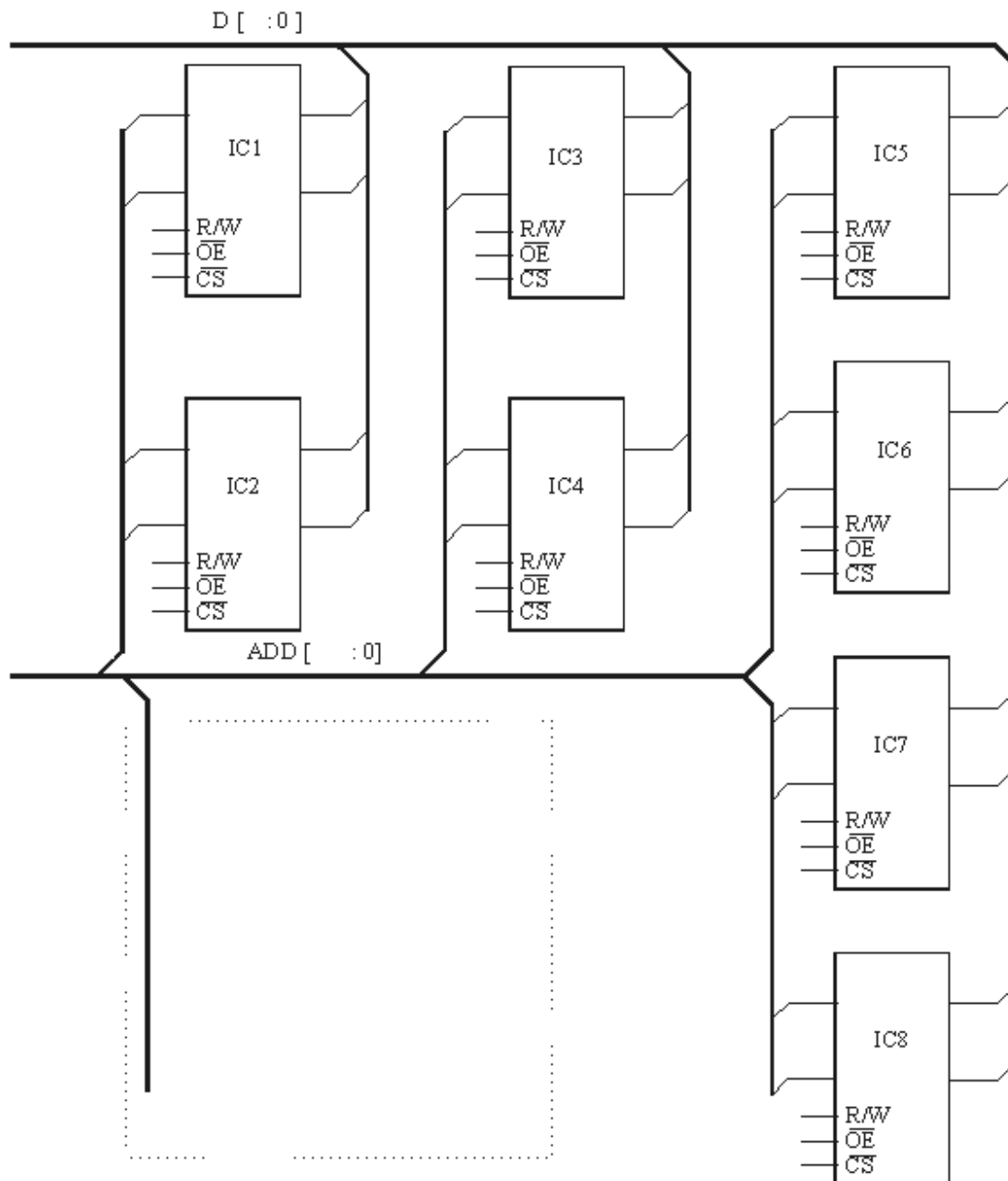
#### Ejercicio 1 (2,5 puntos sobre 10 puntos)-DEBE UTILIZAR LA HOJA DEL ENUNCIADO

Se requiere construir una memoria RAM de 64M x 16 bits con los chips siguientes:

- 2 chips de 16M x 8 bits en las direcciones más bajas de la memoria.
- 2 chips de 8M x 16 bits a continuación.
- Una zona libre de 16M para ampliaciones posteriores.
- 4 chips de 16M x 4 bits en las direcciones más altas de la memoria.

#### Se pide:

1. Construya el mapa de memoria resultante del diseño, lo más detallado posible.
2. Diseñar un sistema de decodificación utilizando un decodificador con salida por nivel bajo y el número mínimo de puertas lógicas que se consideren necesarias.
3. Diseñe el circuito definitivo nombrando todas las señales que intervienen en el conexionado de los chips, sobre el esquema proporcionado.
  - Etiquetar todas las conexiones de los buses a los chips, indicando la primera y última línea que interviene.
  - Indicar, de la misma forma, el nombre de las señales dentro de cada chip.
  - Dibujar y conectar la lógica de decodificación diseñada





Nombre: \_\_\_\_\_ Grupo: \_\_\_\_\_

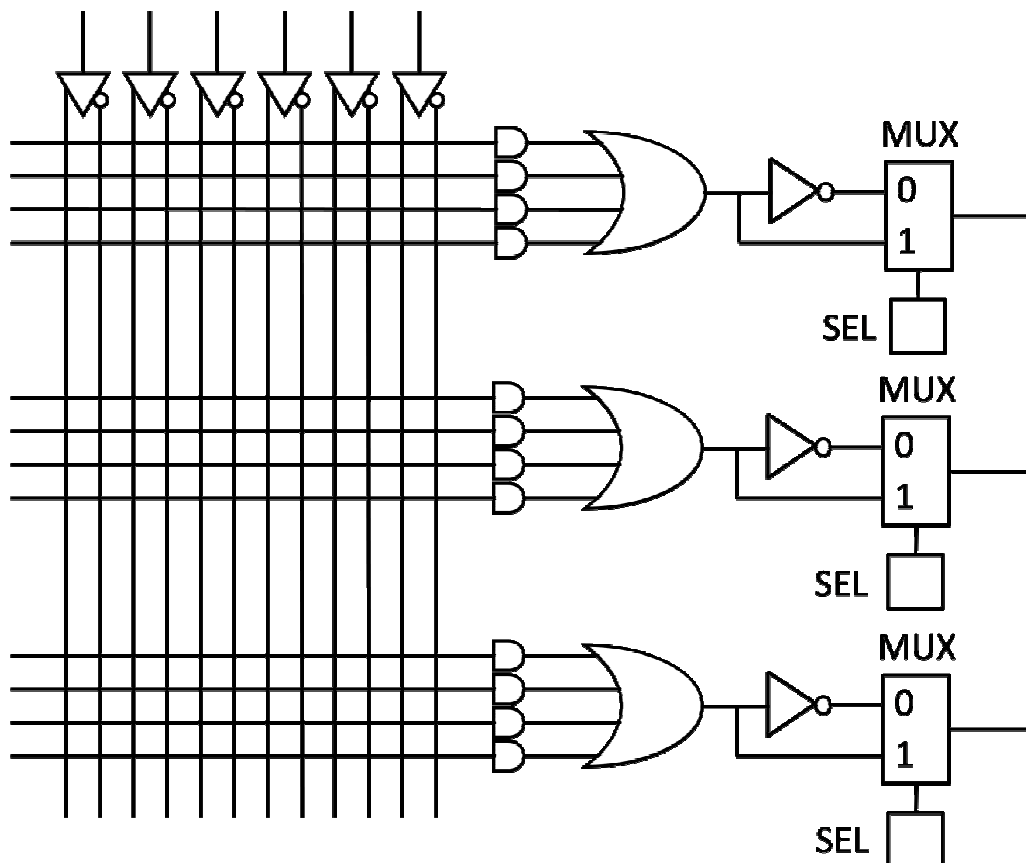
Apellidos: \_\_\_\_\_

**Ejercicio 2 (0,75 puntos sobre 10 puntos)- DEBE UTILIZAR LA HOJA DEL ENUNCIADO**

En la figura se representa una PAL con salida configurable a nivel alto o bajo, mediante el bit de configuración SEL de los multiplexores de salida MUX. Implemente las funciones lógicas F y G en dicha PAL, indicando de forma clara, mediante un círculo, las conexiones que permanecen tras el proceso de grabación, así como el valor del bit de configuración SEL de cada salida.

$$F(a,b,c) = (a+b)c$$

$$G(a,b,c,d) = \sum(0,2,4,7,15)$$





### Ejercicio 3 (0,75 puntos sobre 10 puntos)

A partir de los números  $a = AB_{15}$  y  $b = AB_{16}$ , realice las siguientes operaciones:

1. Expresé el número  $a$  en binario natural, decimal y octal. En todos los casos utilice el menor número posible de dígitos.
2. Expresé el número  $b$  en complemento a 2, con el menor número de bits posible. Razone la elección del número de bits.
3. Realice la operación  $a-b$  en complemento a dos.

### Ejercicio 4 (5 puntos sobre 10 puntos)-DEBE ENTREGAR LA SOLUCIÓN A CADA PARTE DEL PROBLEMA EN HOJAS SEPARADAS

Se desea realizar el control de una escalera mecánica que permita una gestión eficiente de su funcionamiento. El circuito de control debe actuar sobre un interruptor  $M$  que pone en marcha ( $M=1$ ) o para ( $M=0$ ) el motor de la escalera. Se dispone de una red de sensores distribuida a lo largo de la escalera que permite detectar una persona en cualquier punto de la misma. Esta red de sensores proporciona una señal  $S$  que se activa cuando hay alguna persona en la escalera ( $S=1$ ) y se desactiva cuando no hay ninguna persona en la escalera ( $S=0$ ). Además, se dispone de un temporizador que permite contar el tiempo que transcurre desde que la última persona abandonó la escalera. El sistema de control gestiona y recibe información de un temporizador. Este temporizador es un contador que se inicializa de forma síncrona activando una señal  $I$  ( $I=0$  contar,  $I=1$  inicializar cuenta) y proporciona una señal  $C$  que se activa cuando ha transcurrido un tiempo  $T$  desde su inicialización ( $C=0$  cuenta menor que  $T$ ,  $C=1$  cuenta mayor o igual que  $T$ ). La señal  $C$  se pone a  $0$  cuando se inicializa el contador.

El sistema de control debe responder al siguiente funcionamiento:

- La escalera inicialmente está parada
- Cuando aparezca una persona en la escalera, esta deberá ponerse en marcha si estaba parada o continuar en movimiento.
- La escalera debe pararse cuando haya transcurrido un tiempo  $T$  desde que salió la última persona.
- Se debe inicializar el temporizador mientras se detecten personas en la escalera.

#### PARTE 1

1. Identificar las entradas y salidas del sistema de control
2. Sabiendo que el sistema completo, incluido el contador, es un circuito digital síncrono que tiene una señal de reloj de 131 kHz de frecuencia, justificar brevemente cómo determinaría el número de bits necesarios en el contador para realizar la temporización de un tiempo  $T$  de 8 segundos y el número de biestables necesarios para su implementación. Considere los biestables del contador síncronos por flanco de subida de la señal de reloj
3. Obtener el diagrama de estados para el sistema de control excluyendo el temporizador, considerando una máquina de **Mealy**. Es imprescindible para considerar su evaluación detallar adecuadamente la *leyenda del diagrama* y describir brevemente el significado de los estados considerados
4. Indicar razonadamente el número de biestables necesarios para su implementación.

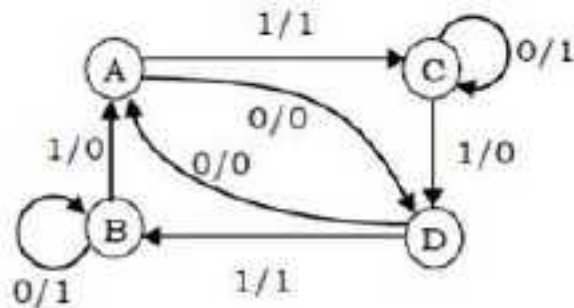


Nombre: \_\_\_\_\_ Grupo: \_\_\_\_\_

Apellidos: \_\_\_\_\_

## **PARTE 2- DEBE UTILIZAR LA HOJA DEL ENUNCIADO**

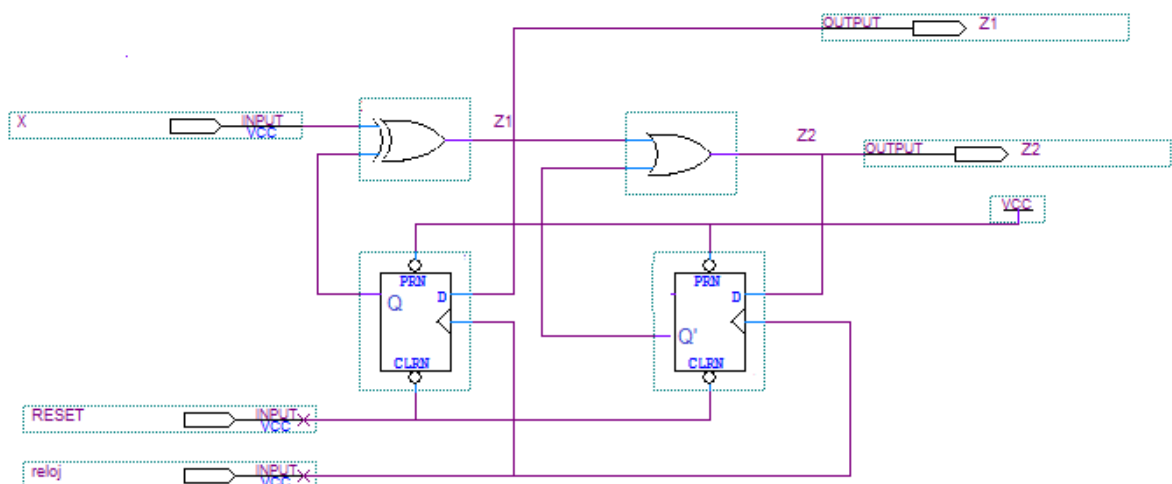
Considerando que el diagrama de estados del circuito de control es la representada en la Fig. 1, donde el estado inicial es el denominado como "A" y la codificación de estados es la proporcionada en la Fig.1, se pide:

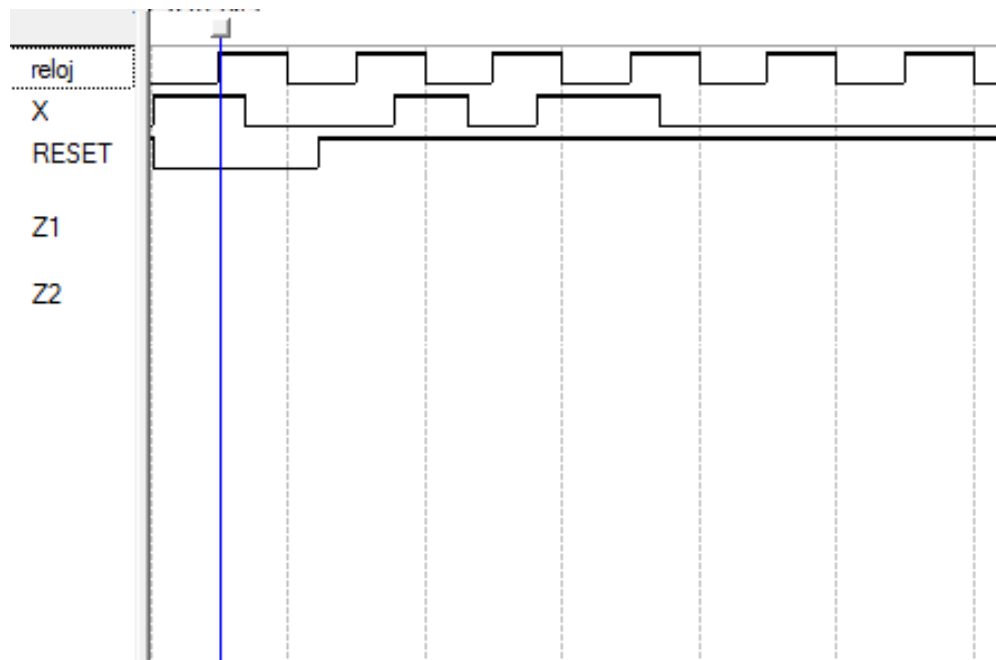


Estado	Q1	Q0
A	0	0
B	0	1
C	1	0
D	1	1

Fig. 1

- Obtener la tabla de transiciones entre estados y la tabla de excitación de biestables considerando biestables de tipo D.
- Obtener las funciones lógicas simplificadas de estado y de las salidas.
- Realizar la implementación del circuito secuencial síncrono de la Fig. 1
- Obtener la secuencia de salida para la siguiente secuencia de la señal de entrada {01101011000}
- Considerando que el circuito implementado es el de la Fig. 2, rellenar el cronograma adjunto







Nombre: \_\_\_\_\_ Grupo: \_\_\_\_\_

Apellidos: \_\_\_\_\_

**Ejercicio 5 (1 punto sobre 10 puntos)- DEBE ENTREGAR LA SOLUCIÓN  
EXCLUSIVAMENTE EN LA HOJA DEL ENUNCIADO**

Complete el siguiente test. Cada pregunta consta de 4 posibles respuestas. Seleccione, rodeando con un círculo, una única respuesta, la que más completa o correcta considere. Las preguntas con 2 o más respuestas no serán válidas y las respuestas erróneas penalizan (la tercera parte del valor de la respuesta correcta) .Las preguntas sin contestar no puntúan.

**1) Una memoria PROM:**

1. Es una memoria volátil.
2. Es una memoria reprogramable
3. Es una memoria de sólo lectura
4. Todas las anteriores son correctas

**2) Un dispositivo de tipo PAL es:**

1. Un tipo de memoria RAM
2. Un dispositivo lógico programable que permite implementar únicamente circuitos digitales para una aplicación específica.
3. Un dispositivo lógico programable que permite implementar únicamente circuitos combinacionales.
4. Un dispositivo lógico programable que permite implementar circuitos combinacionales y secuenciales.

**3) La ruta de datos de un sistema digital es:**

1. El bus de datos que conecta un conjunto de componentes que procesan los datos.
2. Un conjunto de componentes de tipo combinacional que procesan los datos
3. Un conjunto de componentes de tipo secuencial que procesan los datos
4. Un conjunto de componentes de tipo combinacional y secuencial que procesan los datos

**4) La unidad de control de un computador elemental puede tener:**

1. Una unidad aritmética o ALU.
2. Un registro que indica el resultado de la última operación aritmética o lógica realizada.
3. Una máquina de estados
4. Todas las anteriores son correctas



**5) El Contador de Programa de un microprocesador contiene:**

1. El número de instrucciones ejecutadas.
2. El tamaño del programa en ejecución
3. La dirección del dato que se va a usar en la siguiente instrucción
4. La dirección de memoria de la siguiente instrucción a ejecutar.

**6) El registro de estado de un microprocesador contiene:**

1. El resultado de la última operación aritmética o lógica realizada.
2. El dato a cargar en uno de los registros que contienen los operandos de la operación a realizar
3. El valor necesario para el decodificador de instrucciones de la operación a realizar
4. La instrucción que se va a ejecutar

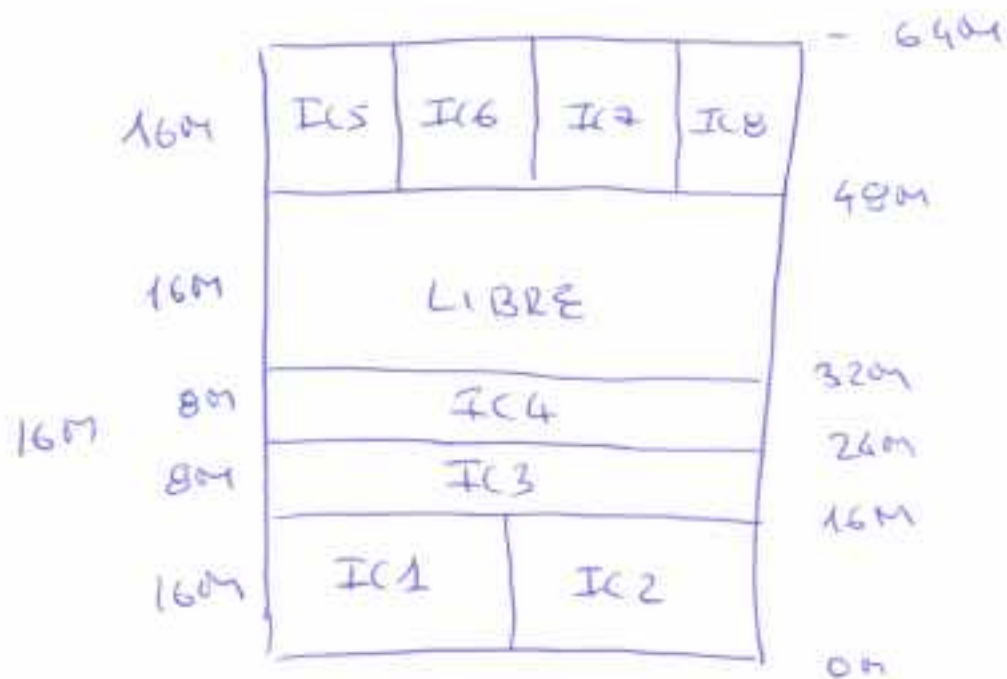
**7) Las instrucciones de un microprocesador:**

1. Duran un ciclo de reloj del microprocesador.
2. Realizan únicamente transferencia de datos entre distintas unidades funcionales
3. El tamaño de la instrucción puede ser mayor que el ancho de una palabra de la memoria de programa.
4. Ninguna de las anteriores es correcta

**8) La arquitectura Harvard en comparación con la arquitectura Von Neuman se caracteriza por:**

1. Poder realizar distinto tipo de instrucciones.
2. Disponer de una unidad de control programable
3. Disponer de un banco de registros independiente para operaciones de Entrada/Salida.
4. Poder realizar accesos a memoria de programa y memoria de datos simultáneamente.





→ IC1, IC2, 16M x 8 bits.

$$16M = 2^{24} \Rightarrow 24 \text{ lines } D_0 \div D_{23}$$

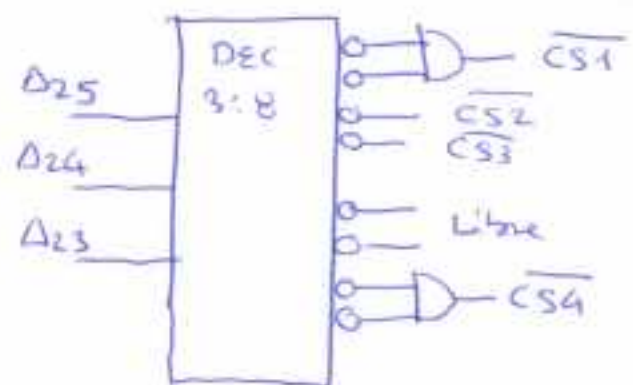
→ IC3, IC4, 8M x 16 bits.

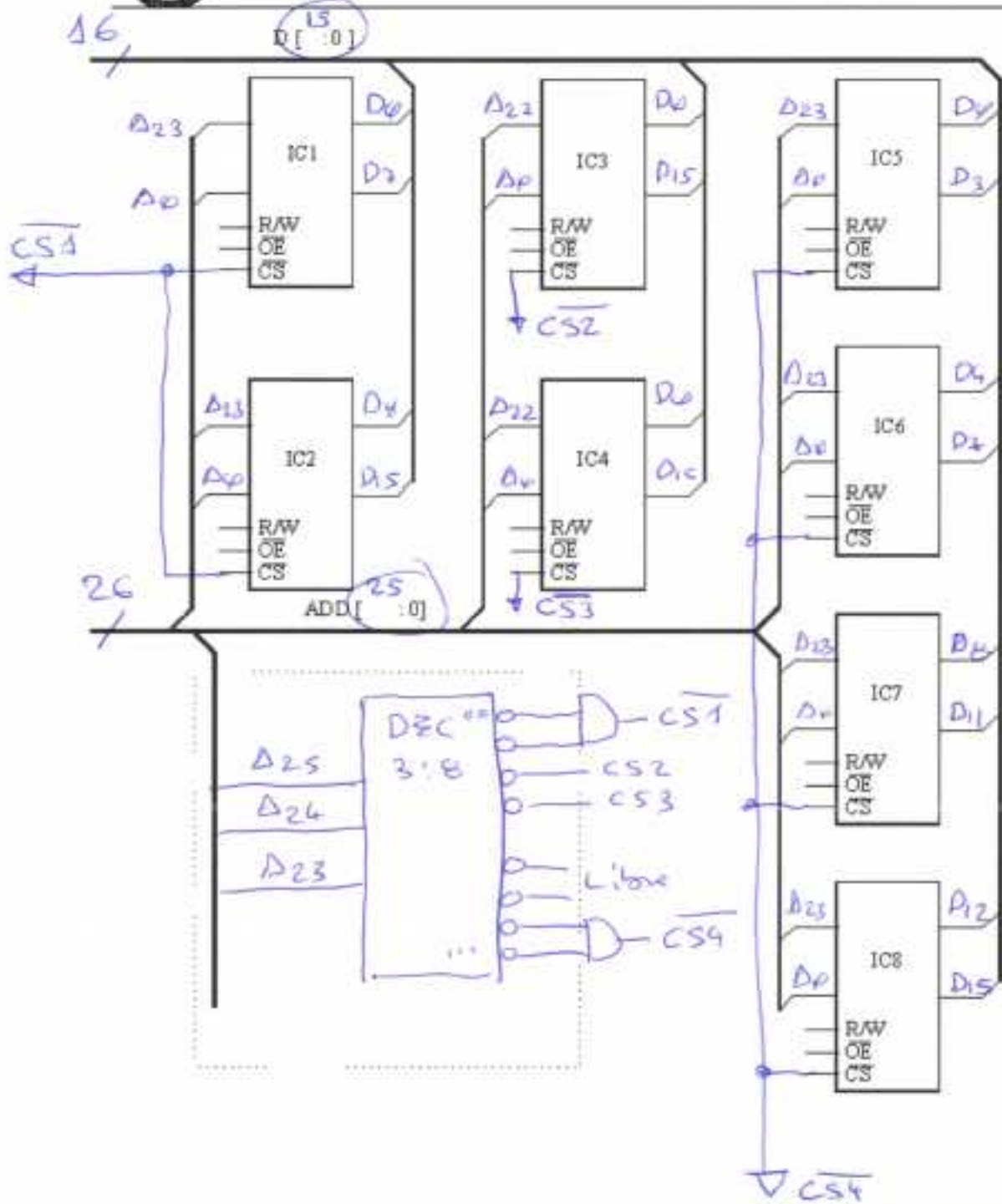
$$8M = 2^{23} \Rightarrow 23 \text{ lines } D_0 \div D_{22}$$

→ ICS, 6, 7, 8, 16M x 4 bits.

$$16M = 2^{24} \Rightarrow 24 \text{ lines } D_0 \div D_{23}$$

CS	Inicio FIN	Chip
CS1	0M 16M-1	IC1, IC2
CS2	16M 24M-1	IC3
CS3	24M 32M-1	IC4
—	32M 48M-1	LIBRE
CS4	48M 64M-1	ICS, 6, 7, 8





\* Todos los OE, R/W  
/ unidades entre si



Nombre: \_\_\_\_\_ Grupo: \_\_\_\_\_

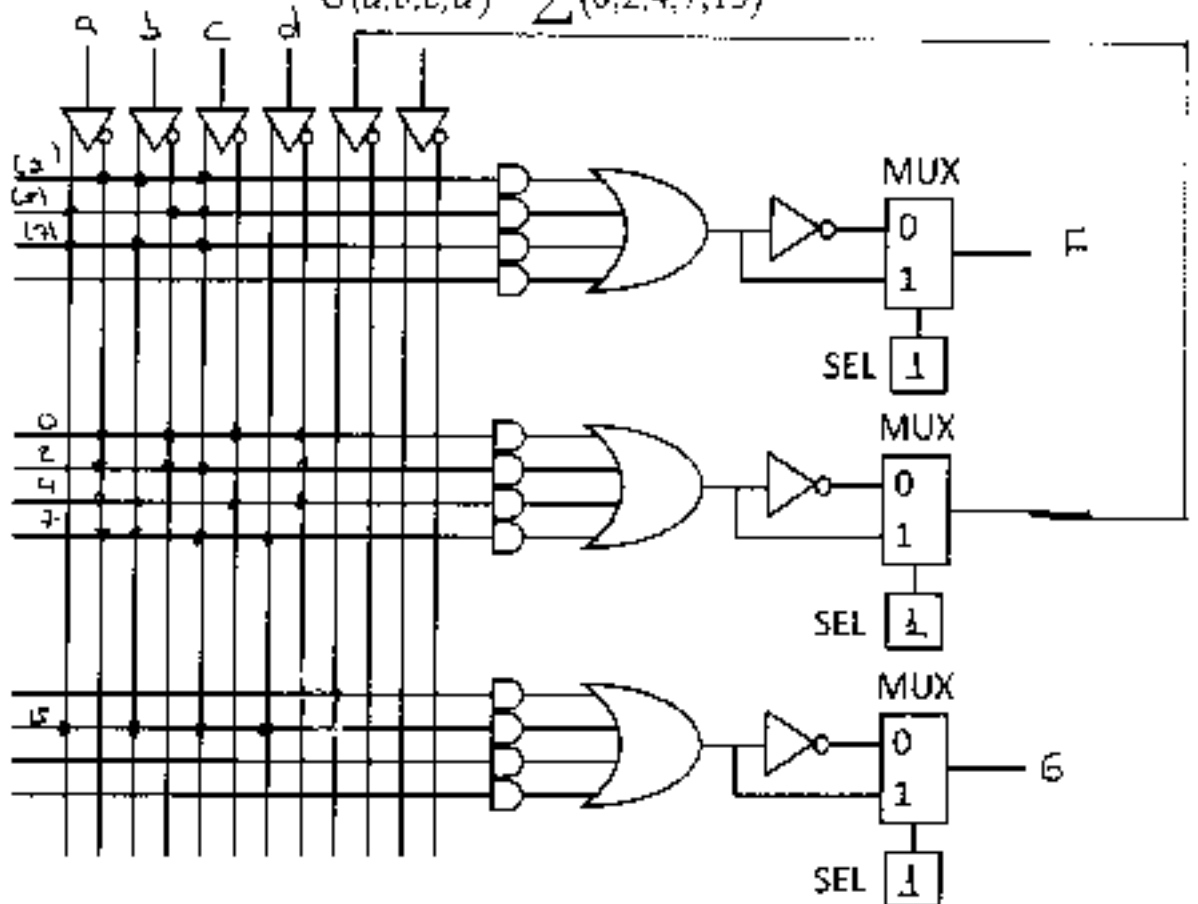
Apellidos: \_\_\_\_\_

**Ejercicio 2 (0,3 puntos)- DEBE UTILIZAR LA HOJA DEL ENUNCIADO**

1. En la figura se representa una PAL con salida configurable a nivel alto o bajo, mediante los bits de configuración SEL de los multiplexores de salida MUX.
2. Implemente las funciones lógicas F y G en dicha PAL, indicando de forma clara, mediante un círculo, las conexiones que permanecen tras el proceso de grabación, así como el valor de los bits de configuración SEL.

$$F(a,b,c) = (a+b)c$$

$$G(a,b,c,d) = \sum(0,2,4,7,15)$$



	a	b	c	F
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	0
7	1	1	1	1

**1:**

$a = AB_{15}$ Decimal: $(10 \times 15) + 11 = 161$ . Binario: 10100001 Octal: 241	$b = AB_{16}$ , Decimal: $(10 \times 16) + 11 = 171$ . Binario: 10101011 Octal: 253
--	--

**2:**

$b = 10101011$  en complemento a 2 necesitará al menos un bit mas, pues con 8 bits solo se pueden representar números en el rango  $[-128, +127]$ , por tanto se necesitan 9 bits  $[-256, +255]$ .

171 decimal = 010101011, CA2 (010101011) = 101010101

**3:**

$a - b$  en complemento a 2 (con 9 bits):  $010100001 + 101010101 = 111110110$ , correspondiente a -10 en decimal.



PROBLEMA 4 (parte 1)

(1)

Las entradas son la señal S y  
la señal C  
Las salidas son la señal M y  
la señal I

(2)

El número de bits necesarios es  
igual al número de biestables  
necesarios en el contador binario

Para determinar el número de bits  
necesarios hay que tener en cuenta el  
número de ciclos que debe realizar  
el contador de acuerdo al periodo del  
reloj utilizado para contar el tiempo T

$$\# \text{ ciclos} = \frac{T}{T_{\text{clk}}}$$

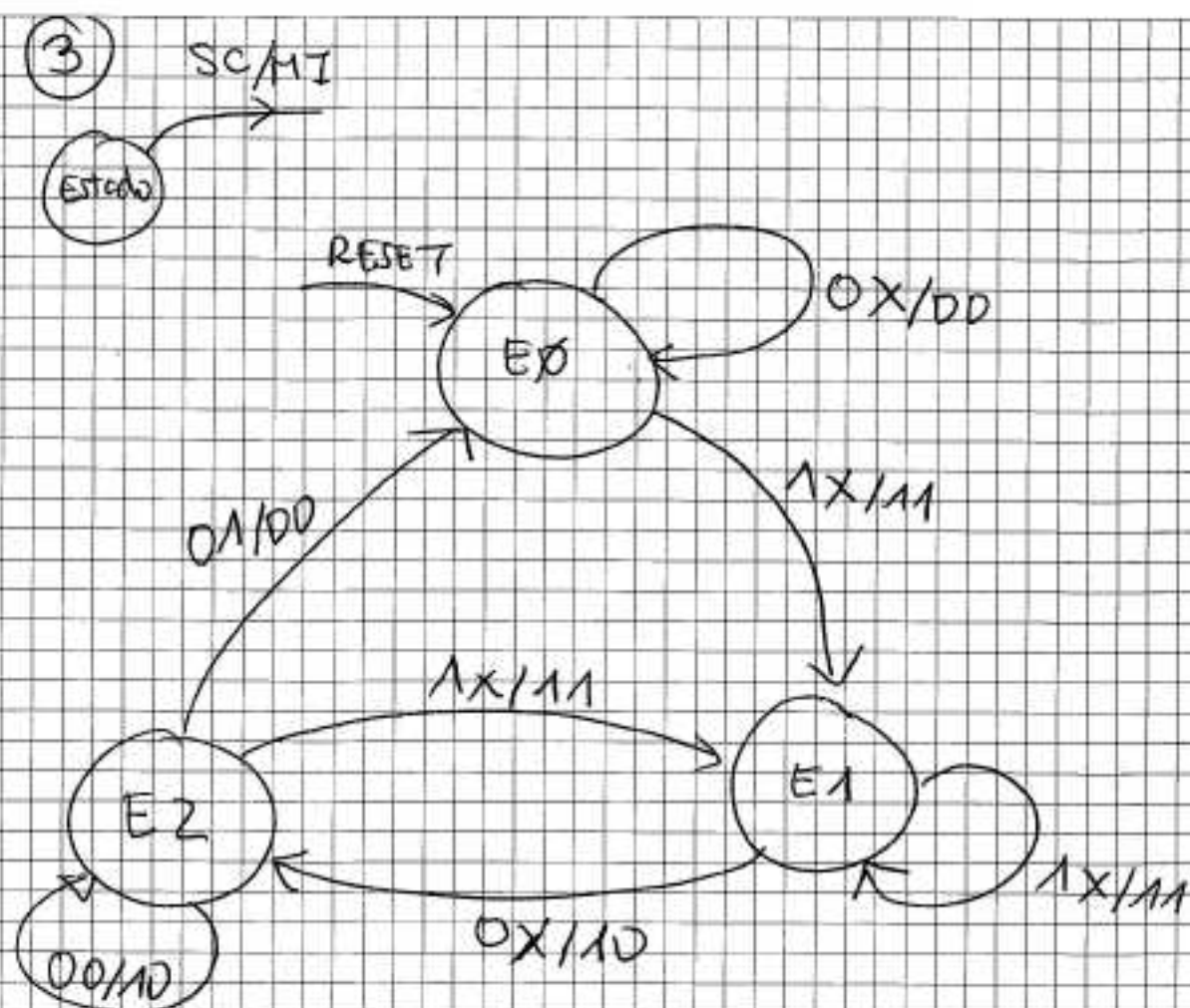
$$T_{\text{clk}} = \frac{1}{f_{\text{clk}}}$$

$$\# \text{ ciclos} = T \cdot f_{\text{clk}} =$$

$$= 8 \text{ segundos} \cdot 131 \cdot 10^3 \frac{1}{\text{segundos}}$$

$$= 1048000 = 2^n$$

Para contar # ciclos necesitamos ~~20~~  $n = 20$  bits



$E0$  = No hay nadie en la escalera

$E1$  = Hay alguien en la escalera

$E2$  = No hay nadie en la escalera

y se está en espera un tiempo  $T$   
~~hasta~~ antes de parar la escalera.

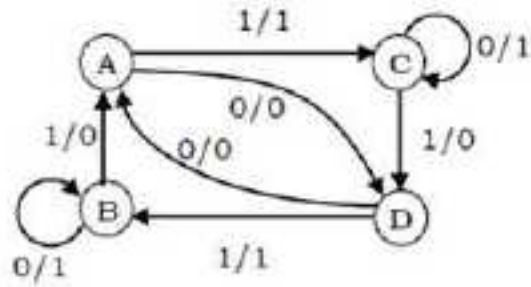
④ El número de biestables necesarios viene determinado por el número de estados

$$2^n \geq N^o \text{ estados}$$

Por lo tanto  $n=2$  para poder definir 3 estados



Dado el siguiente diagrama de transiciones (estado inicial = "A")



Se pide:

- (1 punto) Secuencia de salida para la entrada {01101011000}

▪ Solución: **0 1 0 0 1 1 0 1 1 1 1**

- (2 puntos) Tabla de transiciones completa para biestables tipo D, asumiendo que los estados se codifican así:

A->00

B->01

C->10

D->11

- (1,5 puntos) Fórmulas de estado y de salida simplificadas
- (1,5 puntos) Implementación del circuito

# EJERCICIO 4 : PARTE 2

5) Suponiendo X como la entrada y Z la salida

	$Q_1$	$Q_0$	X	$Q_1^+$	$Q_0^+$	Z	$D_1$	$D_0$
A	0	0	0	1	1	0	1	1
	0	0	1	1	0	1	1	0
B	0	1	0	0	1	1	0	1
	0	1	1	0	0	0	0	0
C	1	0	0	1	0	1	1	0
	1	0	1	1	1	0	1	1
D	1	1	0	0	0	0	0	0
	1	1	1	0	1	1	0	1

6)

Z

$Q_1 Q_0$	X	
00	0	1
01	1	0
11	0	1
10	1	0

$$Z = Q_1 \oplus Q_0 \oplus X$$



$D_1$

$Q_1 Q_0$	X	0	1
00		1	1
01		0	0
11		0	0
10		1	1

$$D_1 = \overline{Q_0}$$

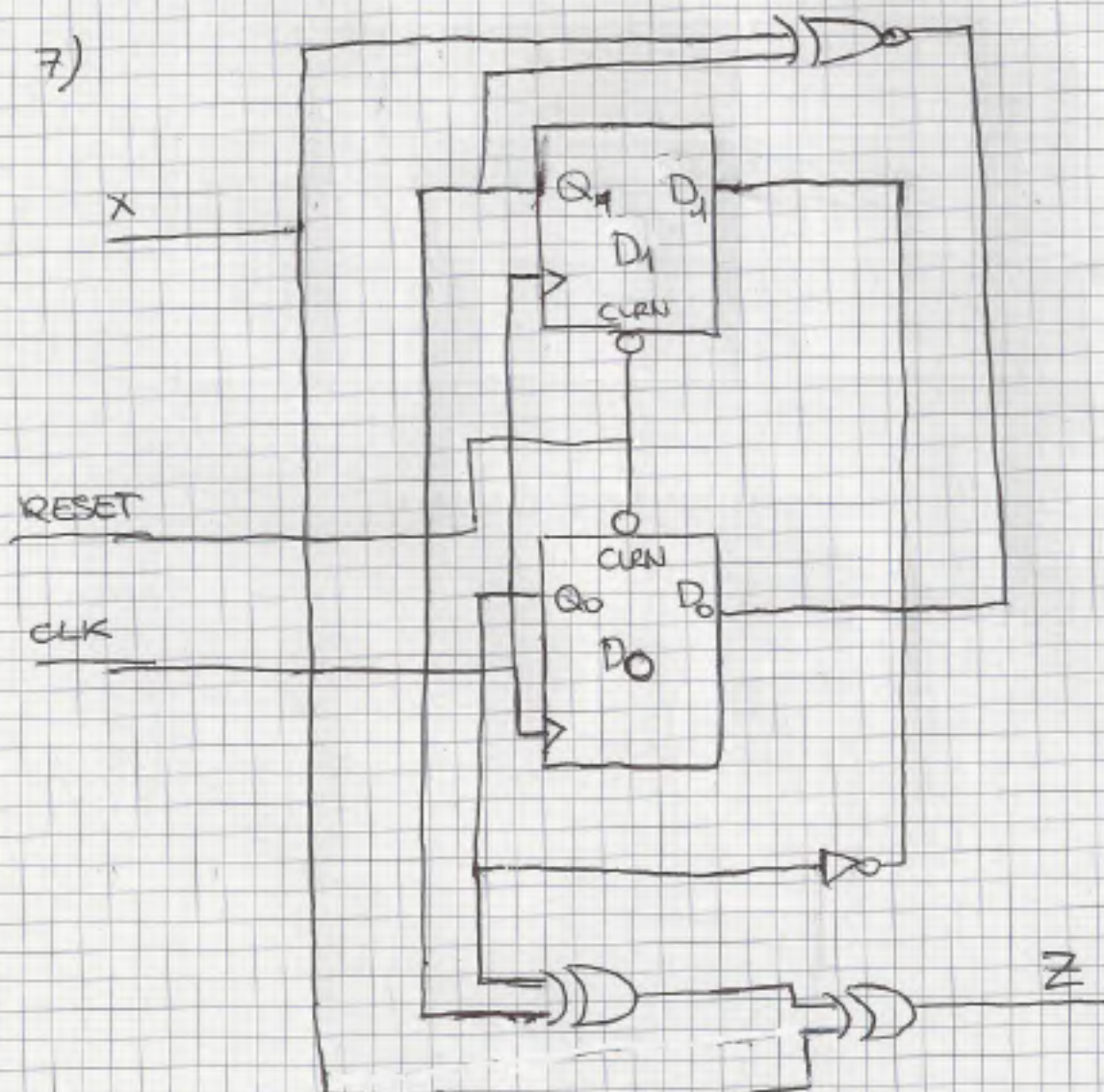
$D_0$

$Q_1 Q_0$	X	0	1
00		1	0
01		1	0
11		0	1
10		0	1

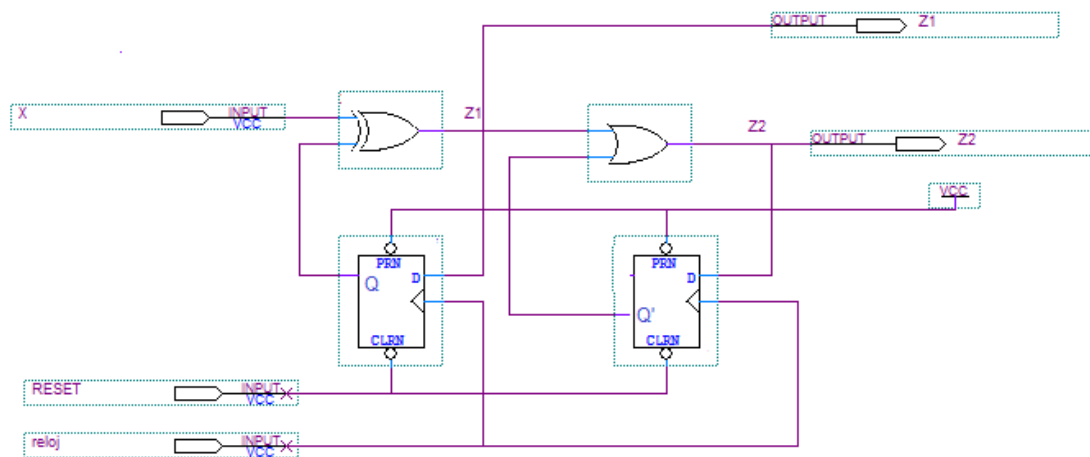
$$D_0 = \overline{X} \overline{Q_1} + X Q_1$$

$$D_0 = X \oplus Q_1$$

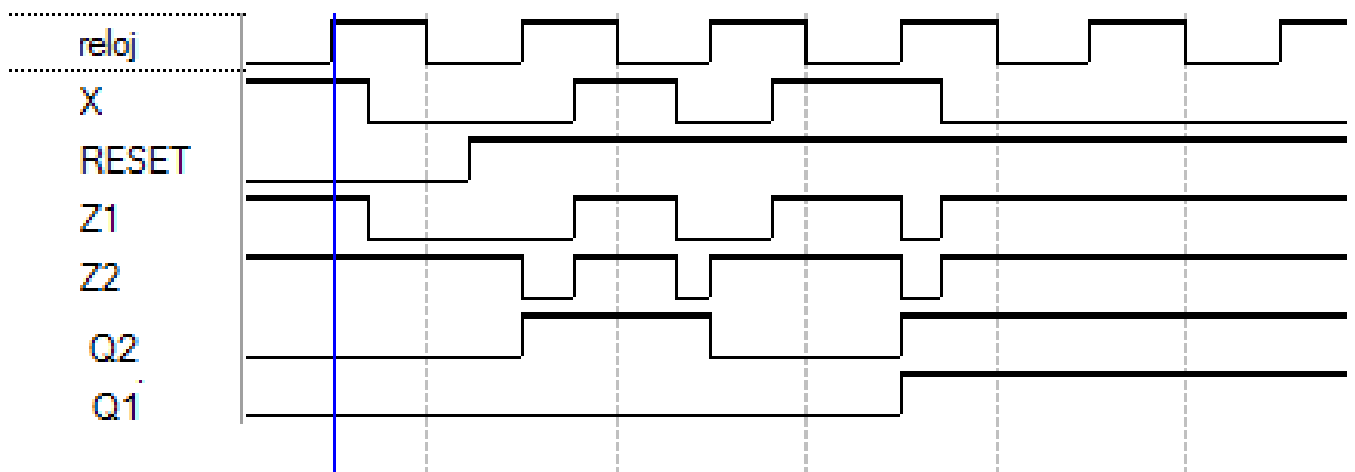
7)



- (4 puntos) Para el circuito de la figura, rellenar el cronograma.



SOLUCIÓN  $Z1 = X \text{ xor } Q1$ ,  $Z2 = Z1 \text{ or not } Q2$



SOLUCIÓN  $Z1 = X \text{ xor } Q1$ ,  $Z2 = Z1 \text{ or } Q2$

