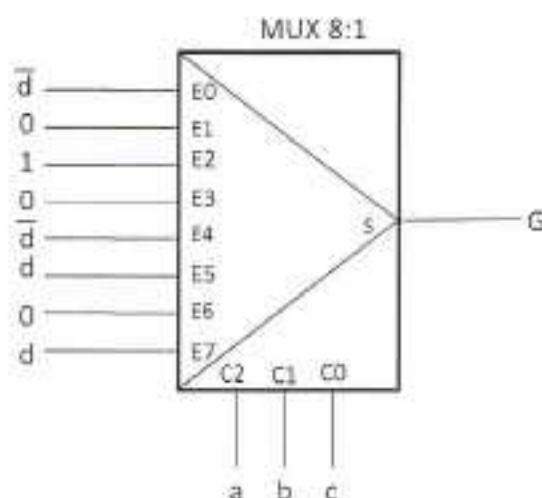


Problema 1 (40 minutos – 3.5 puntos)

Para el diseño hardware de un microprocesador es necesario implementar las dos siguientes funciones booleanas, F y G:

$$F(a,b,c,d) = \prod_4 (2,7,10,13) + \Delta_4 (0,5,6,9,14,15)$$



- Obtenga las tablas de verdad de las funciones F y G
 - Obtenga la expresión más simplificada posible de F
 - Implemente F utilizando un solo decodificador 3:8 con salidas activas a nivel alto y lógica adicional
 - Implemente la función G utilizando únicamente multiplexores MUX4:1, sin lógica adicional ni inversores
 - Obtenga una expresión simplificada de G en forma de suma de productos
 - Obtenga una expresión de G para ser implementada exclusivamente con puertas NAND.
- Nota: se pide únicamente la expresión, no es necesario dibujar el circuito

Solución TC p1 Ordinario

viernes, 26 de mayo de 2017

11:50

a)

a	b	c	d	F	G
0	0	0	0	x	1
0	0	0	1	1	0
0	0	1	0	0	0
0	0	1	1	1	0
0	1	0	0	1	1
0	1	0	1	x	1
0	1	1	0	x	0
0	1	1	1	0	0
1	0	0	0	1	1
1	0	0	1	x	0
1	0	1	0	0	0
1	0	1	1	1	1
1	1	0	0	1	0
1	1	0	1	0	0
1	1	1	0	x	0
1	1	1	1	x	1

b)

a	b	c	d	F
00	0	1	1	0
01	1	x	0	x
11	1	0	x	x
10	1	x	1	0

$$F = \bar{c}\bar{d} + \bar{b}d$$

a	b	c	d	F
00	x	1	1	0
01	1	x	0	x
11	1	0	x	x
10	1	x	1	0

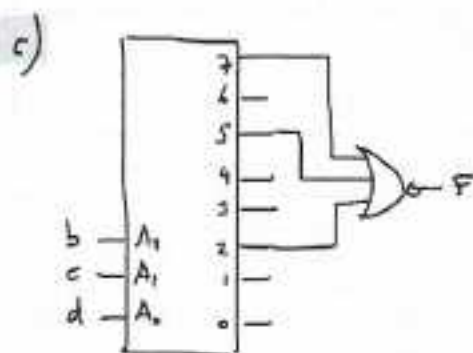
$$F = (\bar{b} + \bar{d})(\bar{c} + d)$$

Cualquiera de las dos es óptima.

Any of them is optimal

La función F no depende de a
Function F does not depend on a

b	c	d	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0



e)

a	b	c	d	G
00	0	0	0	0
01	1	1	0	0
11	0	0	1	0
10	1	0	1	0

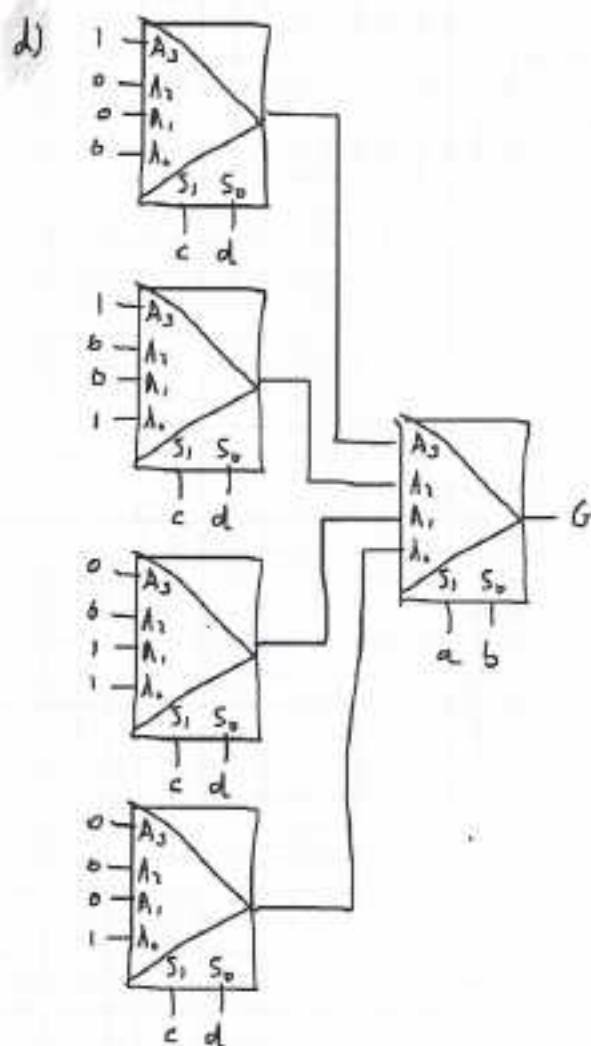
$$G = \bar{c}\bar{b}\bar{c} + \bar{b}\bar{c}\bar{d} + ccd$$

a	b	c	d	G
00	1	0	0	0
01	1	1	0	0
11	0	0	1	0
10	1	0	1	0

$$G = (\bar{c} + d)(a + \bar{c})(\bar{c} + \bar{b} + c)(b + c + \bar{d})$$

f)

$$G = \overline{\bar{a}\bar{b}\bar{c}} \overline{\bar{b}\bar{c}\bar{d}} \overline{acd}$$



Criterios de corrección (sobre 10).

- A) 2 puntos
- B) 2 puntos. Si no es óptima, 1,5.
- C) 2 puntos
- D) 2 puntos
- E) 1 punto. Si no es óptima, 0,75
- F) 1 punto

Problema 2 (35 minutos – 3 puntos)

Se dispone de una memoria formada por 4 módulos de memoria RAM, cada uno de ellos de 4Kx8 bits y 3 módulos de memoria ROM, cada uno de ellos es de Nx8 bits. Todas las memorias ROM están colocadas consecutivamente en la parte más baja de la memoria, siendo las direcciones de **inicio** y **fin** del primero de los tres módulos de memoria ROM **0000** y **3FFF**, respectivamente. Inmediatamente a continuación del último de los tres módulos ROM se colocan los 4 módulos de memoria RAM.

Considerando un bus de datos de 8 bits en el sistema, se pide:

1. Dibuje el mapa de memoria completo indicando en hexadecimal y en binario la dirección de inicio y fin de cada uno de los 7 módulos de memoria.
2. Número de líneas de dirección necesarias para poder acceder a todos las posiciones de los 7 módulos de memoria. Justifique su respuesta.
3. Indique el tamaño total de la parte ROM de la memoria. Justifique su respuesta.
4. Indique el tamaño total de la parte RAM de la memoria. Justifique su respuesta.
5. ¿De qué tamaño es la memoria total (ROM+RAM) compuesta por los 7 módulos (4 RAM y 3 ROM)? Justifique su respuesta.
6. Al operar con la memoria, se recibe el siguiente mensaje en la pantalla: "ERROR DE MEMORIA EN LA DIRECCIÓN HEXADECIMAL 7102". Si se quiere sustituir el módulo de memoria dañado por otro nuevo, ¿cuál de los siete habría que sustituir, de acuerdo a la solución propuesta para el apartado 1?
7. Suponiendo que un programa escrito en lenguaje de bajo nivel utiliza una instrucción que trata de escribir en la posición de memoria 5072₁₆ y de acuerdo con la solución propuesta en el apartado 1, justifique si es posible o no recibir el siguiente mensaje en el sistema que utiliza los siete módulos: "ERROR DE ACCESO A LA DIRECCIÓN DE MEMORIA HEXADECIMAL 5072. FALLO DE ESCRITURA".
8. Si se quisiera ampliar la memoria total del sistema a un valor de 256Kx8 bits, manteniendo la misma proporción entre ROM y RAM que ha utilizado en la respuesta al apartado 1, ¿cuántos módulos de RAM, de 4Kx8 bits necesitaría?

PROBLEMA 2 SOLUCIÓN Y CRITERIOS

Apartado 1, 3 puntos sobre 10 puntos.

Memoria	Dirección	A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀
RAM 4 (4K)	Fin=FFFF	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
	Inicio=E000	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0
RAM 3 (4K)	Fin=FFFF	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1
	Inicio=E000	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0
RAM 2 (4K)	Fin=FFFF	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
	Inicio=D000	1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0
RAM 1 (4K)	Fin=FFFF	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1
	Inicio=C000	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ROM 3 (16K)	Fin=FFFF	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
	Inicio=8000	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ROM 2 (16K)	Fin=FFFF	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
	Inicio=4000	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ROM 1 (16K)	Fin=FFFF	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
	Inicio=0000	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

Apartado 2, 1 puntos sobre 10 puntos

Hacen falta 16 líneas de dirección, desde A₀ hasta A₁₅.

Apartado 3, 1 puntos sobre 10 puntos

Cada uno de los tres módulos ROM es de 16Kx8 bits. Por tanto, el total de ROM será de 48Kx8 bits.

Apartado 4, 1 puntos sobre 10 puntos

Cada uno de los cuatro módulos RAM es de 4Kx8 bits. Por tanto, el total de RAM será de 16Kx8 bits.

Apartado 5, 1 puntos sobre 10 puntos

El total de la memoria, sumando los resultados de los apartados 3 y 4 es de 64Kx8 bits.

Apartado 6, 1 puntos sobre 10 puntos

De acuerdo a la solución del apartado 1, habría que sustituir ROM 2.

Apartado 7, 1 puntos sobre 10 puntos

El error es posible, puesto que la dirección de memoria 5072, en hexadecimal, se corresponde con un módulo de memoria ROM que, al ser sólo de lectura, no podría admitir una operación de escritura en ninguna de las posiciones de memoria de dicho módulo.

Apartado 8, 1 puntos sobre 10 puntos

Multiplicaría por 4 la solución del apartado 1, que es de 64Kx8 bits, para conseguir 256Kx8 bits. Por tanto, sería 4 x 4 = 16 módulos RAM, de 4Kx8 cada uno.

Problema 3 (40 minutos - 3.5 puntos) SOLUCIÓN Y CRITERIOS

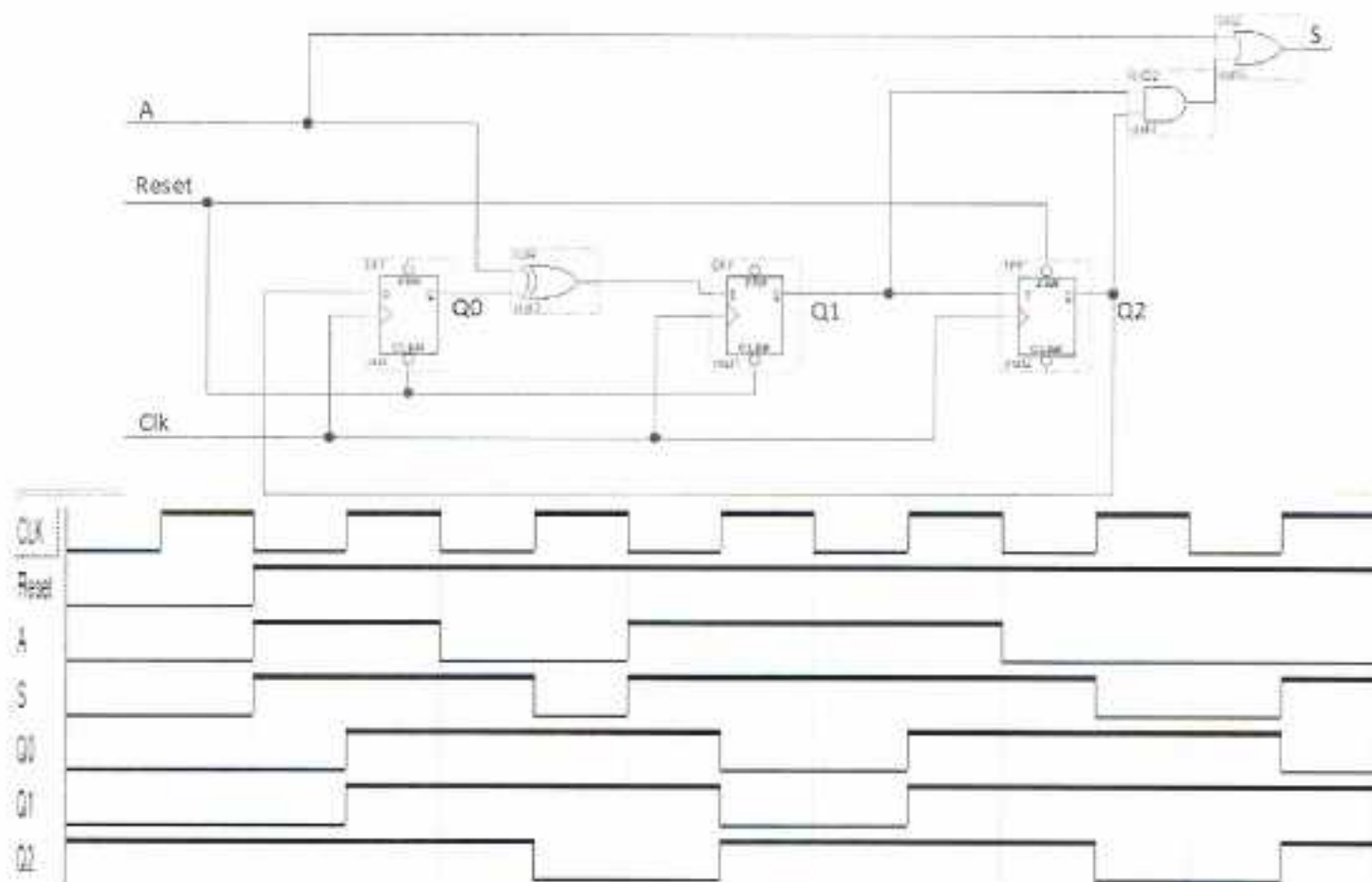
Parte 1: (conteste a esta parte en la hoja del enunciado)

Para el circuito secuencial de la figura cuya entrada es A y su salida S:

15

- Indicar razonadamente si se trata de un autómata de Moore o de Mealy (0.1)
Se trata de un autómata de Mealy ya que la salida depende de los estados y de las entradas. Autómata correcto (0,05) explicación (0,05)
- Obtenga las ecuaciones de estado y de salida. (0.4)
 $D0 = Q2$ (0.1) Restar 0.2 si se utilizan Q^+ o nombran a las variables de estado como Q^s
 $D1 = Q0 \oplus A$ (0.1)
 $T2 = Q1$ (0.1)
 $S = Q1 \cdot Q2 + A$ (0.1)

Complete el cronograma adjunto. (1) 0.2 por inicialización correcta y 0.2 por señal bien.



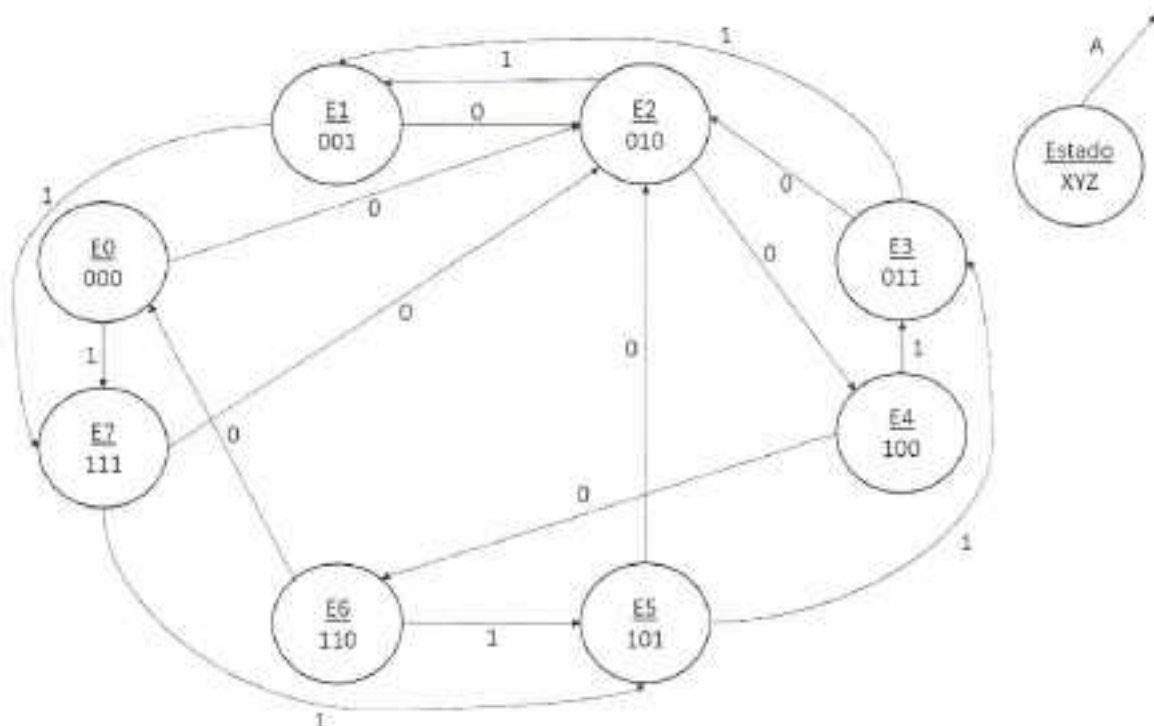
Parte 2: (conteste a esta parte en la hoja del enunciado)

2

1) Utilizando un autómata de Moore, diseñar un contador módulo 8 con una entrada "F" tal que:

- Si $F=0$, el contador realizará una cuenta **ascendente** por los números **pares**.
- Si $F=1$, el contador realizará una cuenta **descendente** por los números **impares**.
- Cuando se produzca un cambio de funcionamiento de **ascendente** \Rightarrow **descendente**, la cuenta deberá continuar por el **número inmediatamente inferior** al número en el que se haya detenido la cuenta.
- Cuando se produzca un cambio de funcionamiento de **descendente** \Rightarrow **ascendente**, la cuenta deberá continuar por el **número 2**.
- Modelo (0,1)
- Contador ascendente (0,2)
- Contador descendente (0,2)
- Transición ascendente \Rightarrow descendente (0,25)
- Transición descendente \Rightarrow ascendente (0,25)

W



- 2) Rellene la siguiente tabla de transiciones para implementar el anterior contador con biestables tipo T. Codifique los estados siguiendo el orden del binario natural {E0=000, E1=001,...} (0,15 por cada variable bien puesta (Qs- y T's))

Q2	Q1	Q0	F	Q2'	Q1'	Q0'	T2	T1	T0
0	0	0	0	0	1	0	0	1	0
0	0	0	1	1	1	1	1	1	1
0	0	1	0	0	1	0	0	1	1
0	0	1	1	1	1	1	1	1	0
0	1	0	0	1	0	0	1	1	0
0	1	0	1	0	0	1	0	1	1
0	1	1	0	0	1	0	0	0	1
0	1	1	1	0	0	1	0	1	0
1	0	0	0	1	1	0	0	1	0
1	0	0	1	0	1	1	1	1	1
1	0	1	0	0	1	0	1	1	1
1	0	1	1	0	1	1	1	1	0
1	1	0	0	0	0	0	1	1	0
1	1	0	1	1	0	1	0	1	1
1	1	1	0	0	1	0	1	0	1
1	1	1	1	1	0	1	0	1	0

0,9

- 3) Proponga un circuito que genere un '1' lógico cada vez que el número 2 es alcanzado.
 $S = Q2' \cdot Q1 \cdot Q0'$ (0,1)

0,4