

CO	Y	CO	Y	CO	Y	CO	Y
0000	A+B	0111	A-1	0100	A	1010	A xor B
0001	A-B	1000	A or B	0101	B	1011	despl_izq A
0010	AB	1001	A and B	0110	A+1	1100	despl_dch A
0011	A/B						

Instrucción	CO Bin.	Instrucción	CO Bin.
ld	000000	ldx	000010
st	000011	stx	000101
mov	000111	movi	001000
add	001001	addi	001010
sub	001011	subi	001100
mul	001101	muli	001110
div	001111	divi	010000
and	010011	andi	010100
or	010101	ori	010110
xor	010111	xori	011000
		beq	011010

op rd,rf1,rf2

CO	rd	rf1		rf2
6	5	5	11	5

opi rd,rf1,#inmed

CO	rd	rf1	inmediato
6	5	5	16

mov rd,rf1

CO	rd	rf1	
6	5	5	16

movi rd,#inmed

CO	rd		inmediato
6	5	5	16

ld rd,VAR

CO	rd		dirección
6	5	5	16

ldx rd,VAR[rf1]

CO	rd	rf1	dirección
6	5	5	16

st rf2,VAR

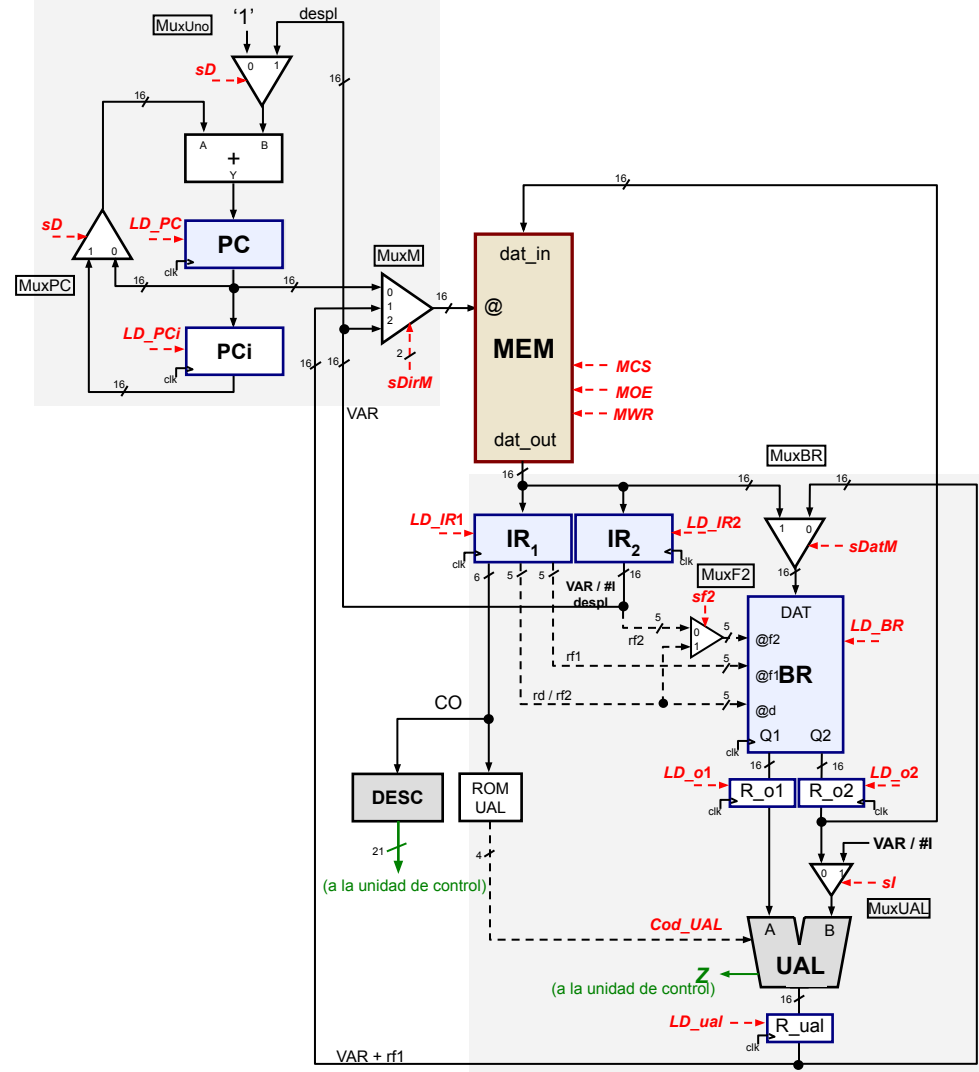
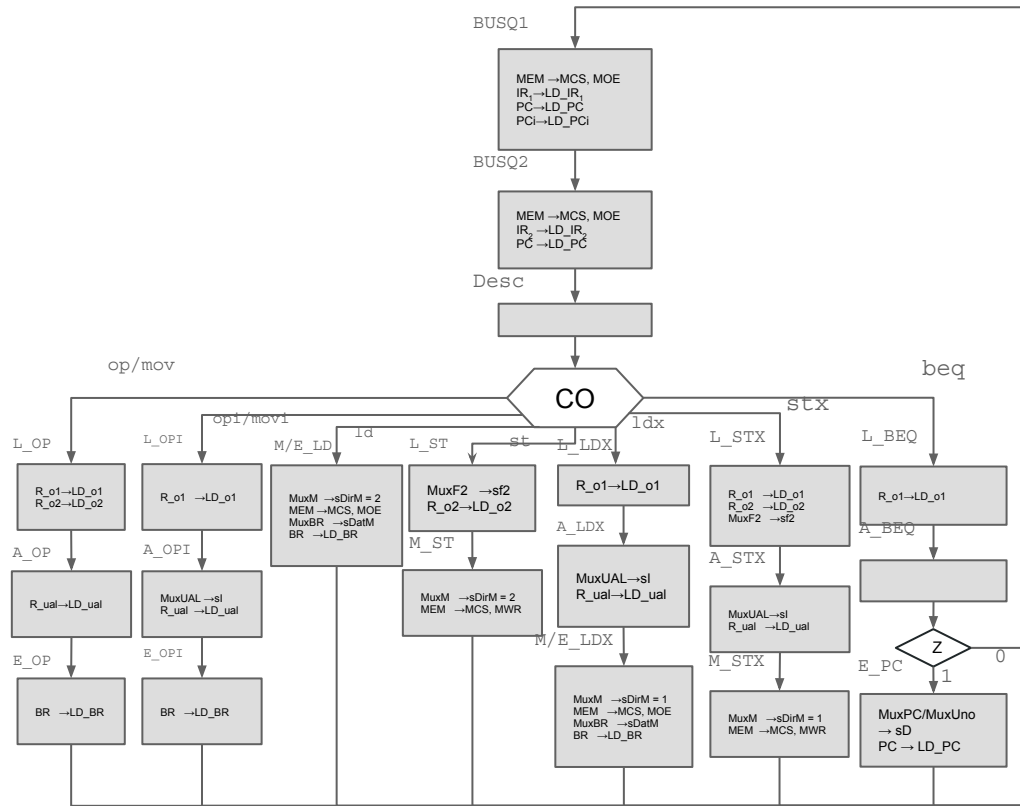
CO	rf2		dirección
6	5	5	16

stx rf2,VAR[rf1]

CO	rf2	rf1	dirección
6	5	5	16

beq rf1,etiqueta

CO		rf1	desplazamiento
6	5	5	16



# Procesador BIRD

Última modificación: 2025-12-18

## MEM

RAM 64K x 16	
0000	6800 cc00 0000
0003	0000 0000 0000
0006	0000 0000 0000
0009	0000 0000 0000
000c	0000 0000 0000
000f	0000 0000 0000

En principio, la señal Memory Chip Select sobra en este simulador ya que la memoria de Logisim-Evolution no la requiere.

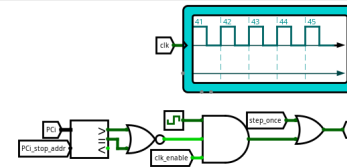
## Debugging controls

PCi\_STOP\_addr ffff<sub>h</sub> (establece la dirección de programa (PC) en la que se desea detener la simulación)

Clk\_auto\_tick\_enabled 0 (habilita/deshabilita el reloj automático)

Reset\_PC 0 (reinicia el PC)

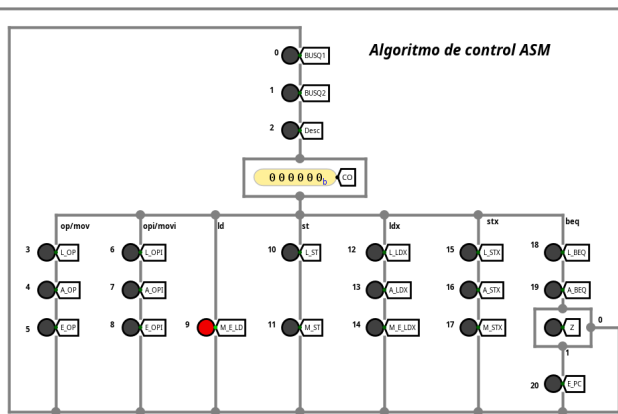
Step\_once 0 (avanza una instrucción)



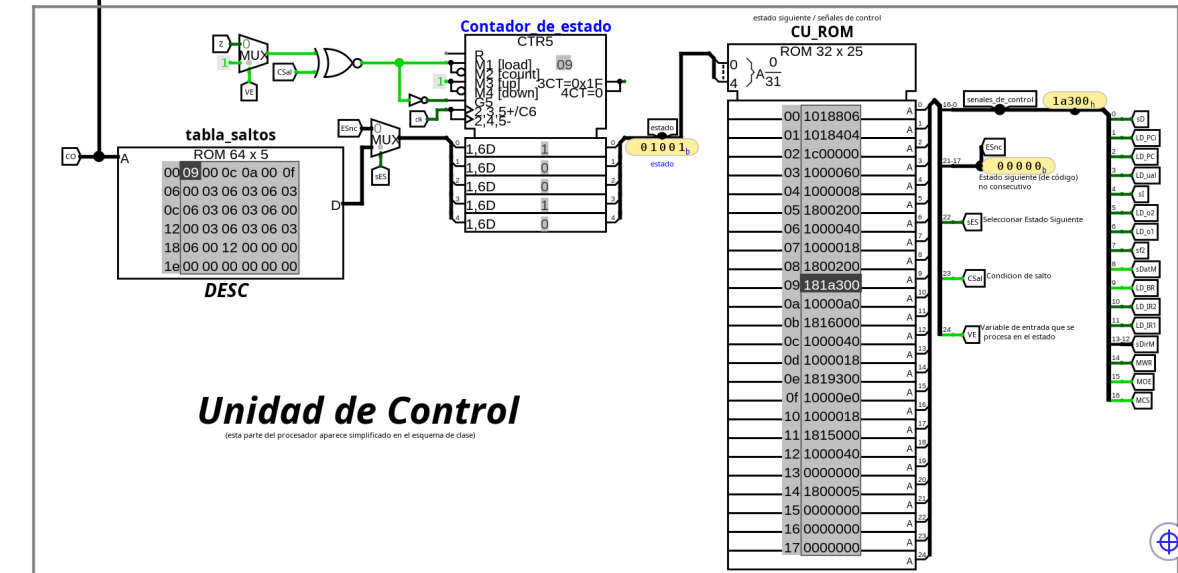
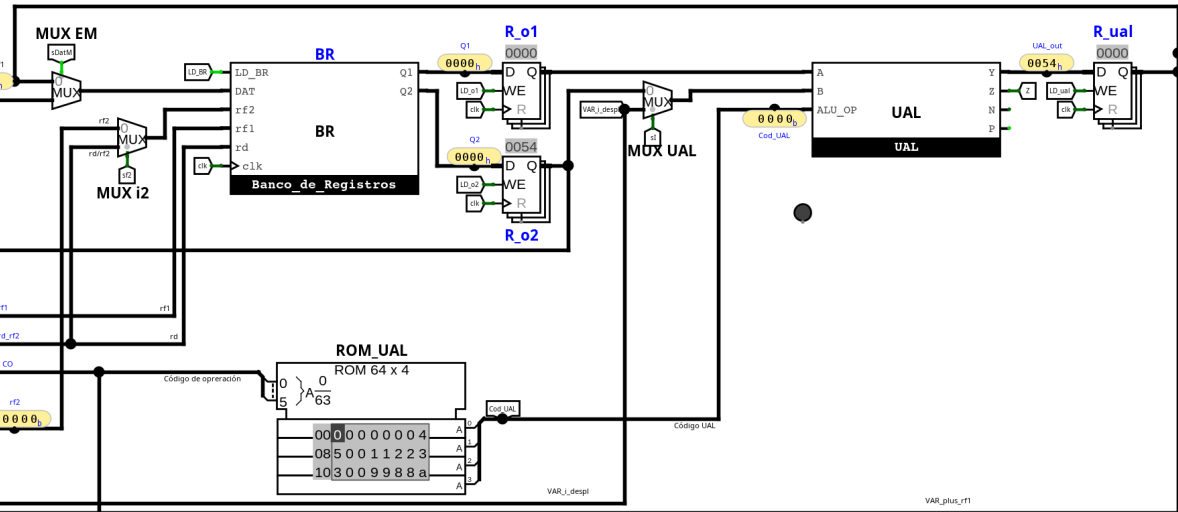
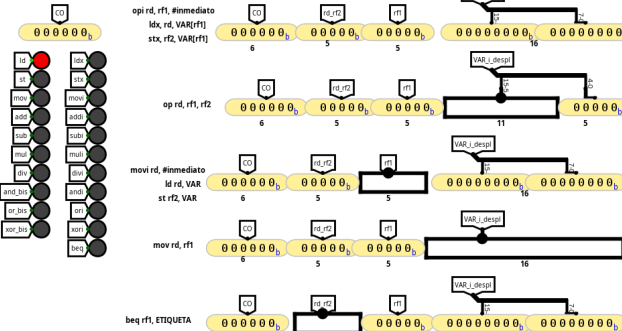
## Instrucciones

- 1) Editar bytecode (contenido de la memoria) en un archivo de texto
- 2) Cargar el bytecode en la memoria (right-click sobre la memoria > "Load image")
- 3) Establecer en PC\_STOP\_addr la dirección de parada (la dir. de la última instrucción)
- 4) Reiniciar PC a cero o reiniciar la simulación entera
- 5) Iniciar simulación mediante auto-tick (Ctrl+K) o manualmente (botón "Step\_once")

## Algoritmo de control ASM



## Instrucción actual



## Unidad de Control

(esta parte del procesador aparece simplificada en el esquema de clase)