

Министерство науки и высшего образования Российской Федерации Федеральное государственное бюджетное образовательное учреждение высшего образования

«Московский государственный технический университет имени Н.Э. Баумана (национальный исследовательский университет)»

альныи исследовательскии университет); (МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ

КАФЕДРА КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)

НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.03 Программная инженерия

ОТЧЕТ

по лабораторной работе № 1

 Название:
 Синхронные одноступенчатые триггеры

 со статическим и динамическим управлением записью

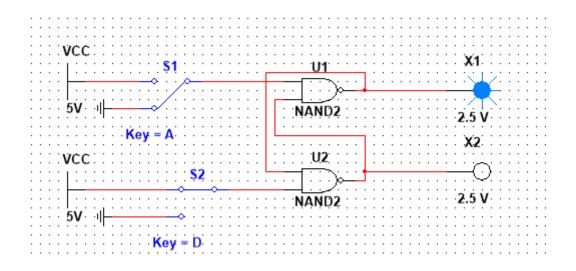
Дисциплина: <u>Архитектура ЭВМ</u>

Студент	ИУ7-46Б		А.Д. Ковель
	(Группа)	(Подпись, дата) (И.О. Фамилия)
Преподаватель			А.Ю. Попов
		(Подпись, дата	(И.О. Фамилия)

0. Цель Работы

Изучить схемы асинхронного RS - триггер, который является запоминающей ячейкой всех типов триггеров, синхронных RS - и D - триггеров со статическим управлением записью и DV - триггера с динамическим управлением записью.

1. Асинхронный RS - триггер с инверсными входами в статическом режиме

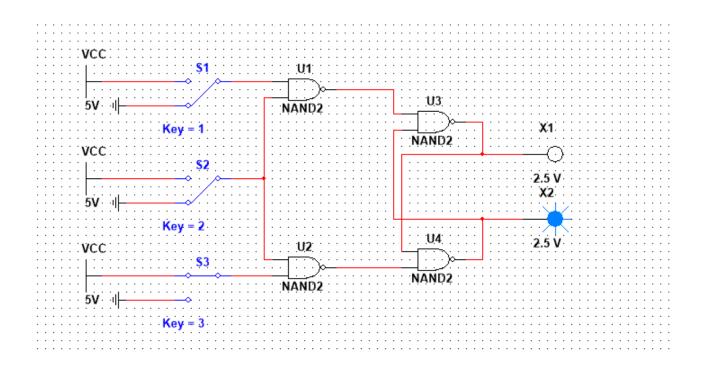


$\neg S$	¬R	Qn	Q_{n+1}	Режим
0	0	0	0	Хранение
0	0	1	1	
0	1	0	0	0
0	1	1	0	
1	0	0	1	1
1	0	1	1	
1	1	0	X	Запрещенное

1	1	1	X	состояние

S устанавливает тригер в состояние единицы, а R триггер в состояние нуля. Одновременное включение S, R триггер — запрещенное состояние.

2. Синхронный RS - триггер в статическом режиме



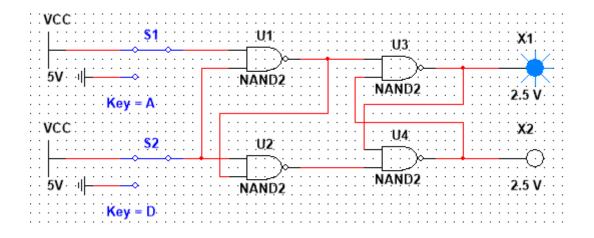
С	$\neg S$	$\neg R$	Qn	Q_{n+1}	Режим
0	*	*	0	0	Хранение
0	*	*	1	1	
1	0	0	0	0	
1	0	0	1	1	
1	0	1	0	0	0

1	0	1	1	0	
1	1	0	0	1	1
1	1	0	1	1	
1	1	1	0	X	Запрещенное
1	1	1	1	X	состояние

* - Это ноль или единица

Вход С позволяет внести контроль над сигналом, входящим в триггер.

3. D - триггер в статическом режиме

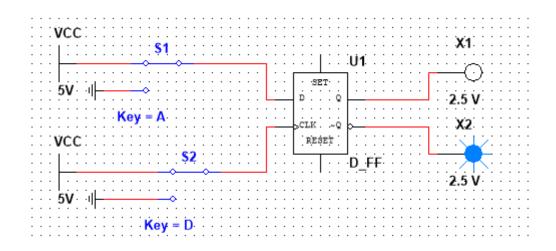


С	D	Qn	Q_{n+1}	Режим
0	*	0	0	Хранение
0	*	1	1	
1	0	0	0	0

1	0	1	0	
1	1	0	1	1
1	1	1	1	

За переключение отвечат С – триггер, а D – статический триггер.

4. Синхронный D - триггер с динамическим управлением

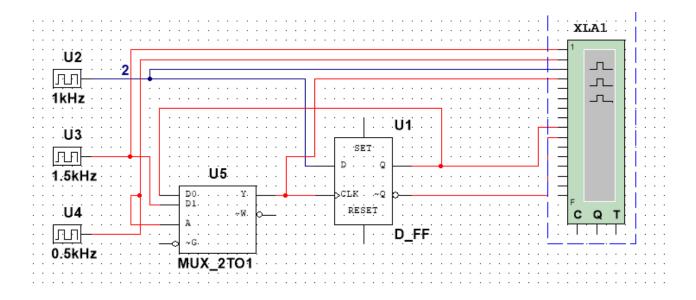


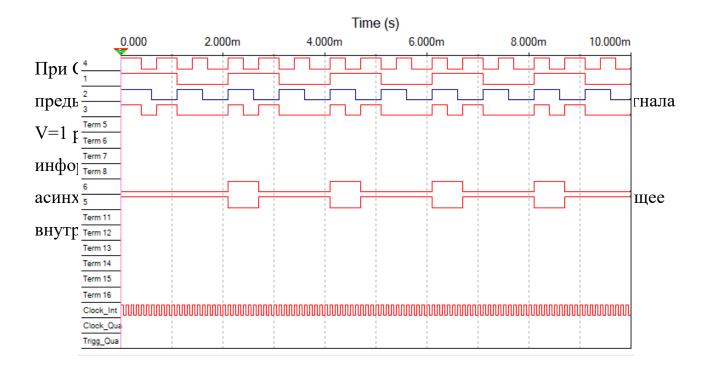
D	С	Q_n
0	0	0
0	1	U
1	0	1
1	1	
X	X	Хранение

Прием информационных сигналов и передача на выход принятой информации выполняются в момент изменения синхросигнала на *С*-входе из 0 в I или из I в 0, т.е. особенностью синхронных триггеров с динамическим управлением является перепад синхросигнала

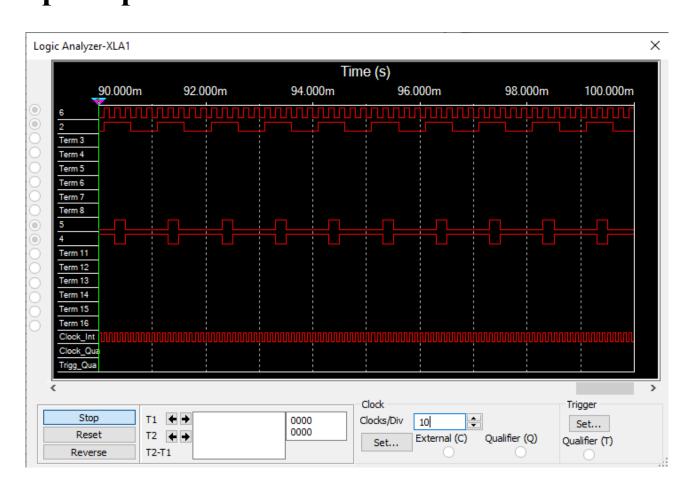
5. Синхронный DV - триггер с

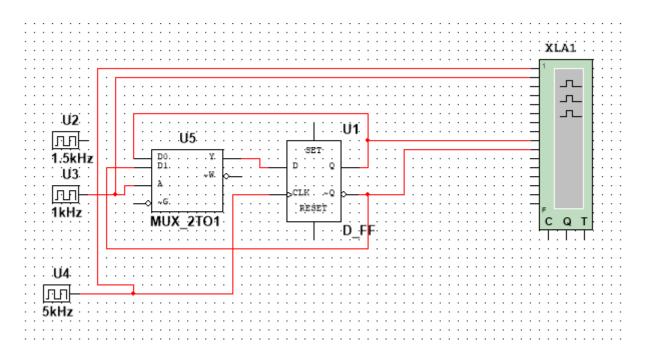
динамическим управлением





6. DV - триггер, включенный по схеме TV - триггера





Асинхронный Т - триггер переходит в противоположное состояние каждый раз при подаче на T-вход единичного сигнала. T-триггер реализует счет по модулю 2: $Qn+1=T\bigoplus Qn$.

Синхронный Т - триггер имеет вход C и вход T. Синхронный T-триггер переключается в противоположное состояние сигналом C, если на счетном входе T действует единичный сигнал.

8. Вывод

При выполнении данной лабораторной работы были собраны схемы различных триггеров и выяснены принципы их работы.

9. Контрольные вопросы

1. Что называется триггером?

Триггер – запоминающее устройство, имеющие два устойчивых состояния, которые кодируются двоичными цифрами 0 и 1

2. Какова структурная схема триггера?

Структурная схема триггера состоит из запоминающей ячейки и схемы управления.

- 3. По каким основным признакам классифицируют триггеры?
- 1) По способу организации логических связей, т.е. по виду логического уравнения, характеризующего состояние входов и выходов триггера в момент времени tn до его срабатывания и в момент tn+1 после его срабатывания, различают триггеры:
 - а) с раздельной установкой состояний 0 и 1 (*RS*-триггеры)
 - б) со счетным входом (-триггеры)
 - в) универсальные с раздельной установкой состояний 0 и 1 (ЈК-триггеры)
 - г) с приемом информации по одному входу (*D* триггеры)
- д) универсальные с управляемым приемом информации по одному входу (DV триггеры)
 - е) комбинированные (например, RST-, JKRS, DRS-триггеры) и т.д.
- 2) По способу запаси информации различают триггеры:
 - а) асинхронные (не синхронизируемые).
 - б) синхронные (синхронизируемые), или тактируемые.
- 3) По способу синхронизации различают триггеры: синхронные со статическим управлением записью; синхронные с динамическим управлением записью.
- 4) По способу передачи информации с входов на выход различают триггеры о одноступенчатым и двухступенчатым запоминанием информации.
- 4. Каково функциональное назначение входов триггеров?

S-вход – вход для раздельной установки триггера в состояние "1".

R-вход – вход для раздельной установки триггера в состояние "0".

Ј-вход – вход для установки состояния "1"в универсальном JK-триггере.

К-вход – вход для установки состояния "0" в универсальном ЈК-триггере.

D-вход — информационный вход для установки триггера в состояния "1"или "0".

V-вход — подготовительный управляющий вход для разрешения приема информации.

С-вход — исполнительный управляющий вход для осуществления приема информации, 9 вход синхронизации.

5. Что такое асинхронный и синхронный триггеры?

Ассинхронный RS-триггер – простейший триггер, использующийся как запоминающая ячейка.

Синхроный RS-триггер – имеет два информационных входа R и S и вход синхронизации C.

6. Что такое таблица переходов?

Таблица переходов — отображает зависимость выходного сигнала триггера в момент времени tn+1 от входных сигналов и от состояния триггера в предыдущий момент времени tn

7. Как работает асинхронный *RS*-триггер?

При S = 0 и R = I триггер устанавливается в состояние 0, а при S = 1 и R = 0 - в состояние 1. Если S = 0 и R = 0, то в триггере сохраняется предыдущее внутреннее состояние. При S = R = 1 состояние триггера является неопределенным (после снятия входных сигналов S и R). Такая комбинация входных сигналов S = R = 1 является недопустимой (запрещенной). Для нормальной работы триггера необходимо выполнение запрещающего условия SR = 0.

8. Как работает синхронный *RS*-триггер? Какова его таблица переходов?

Как и все синхронные триггеры, **синхронный RS-триггер** при C=0 сохраняет предыдущее внутреннее состояние, т.е. Qn+1=Qn Сигналы по входам S и R переключают синхронный RS-триггер только с поступлением

импульса на вход синхронизации . При S=1 синхронный триггер переключается как асинхронный. Одновременная подача сигналов S=R=1 запрещена. При S=R=0 триггер не изменяет своего состояния.

Таблица переходов находится в разделе RS-триггеров.

9. Что такое *D*-триггер?

Синхронный D-триггер — имеет один информационный вход D, состояние которого с каждым синхронизирующим импульсом передается на выход, т.е. выходные сигналы представляют собой задержанные входные сигналы. Поэтому D-триггер — элемент задержки входных сигналов на один такт.

10. Объясните работу синхронного *D*-триггера.

Схему **синхронного D-триггера** можно получить из схемы синхронного RS-триггера, подавая сигнал D на вход S, а сигнал D—, т.е. с выхода инвертора сигнала D, на вход R. В результате на входах RS-триггера возможны только наборы сигналов SR = 01 при D = 0 или SR = 10 при D = 1, что соответствует записи в триггер логического 0 или 1. Путем логических преобразований инвертор можно исключить и получить схему синхронного D-триггера. Синхронный D-триггер имеет один информационный вход D, состояние которого с каждым синхронизирующим импульсом передается на выход, т.е. выходные сигналы представляют собой задержанные входные сигналы.

11. Что такое DV –триггер?

Синхронный DV-триггер — имеет один информационный вход D и один подготовительный разрешающий вход V для разрешения приема информации.

12. Объясните работу DV -триггера.

DV-триггер, при C = 0, как и синхронные триггеры всех типов, сохраняет предыдущее внутреннее состояние, т.е. $Q_{n+1} = Q_n$. При C = 1 и при наличии

сигнала V=1 разрешения приема информации DV -триггер принимает информационный сигнал, действующий на входе D, т.е. работает как асинхронный DV -триггер. При C=1 и V=0 DV -триггер сохраняет предыдущее внутреннее состояние, т.е. $Q_{n+1}=Q_n$.

13. Что такое *T*-триггер? Какова его таблица переходов?

Т-триггер имеет один информационный вход T, называемый счетным входом. Асинхронный T-триггер переходит в противоположное состояние каждый раз при подаче на T-вход единичного сигнала. Таким образом T-триггер реализует счет по модулю 2: $Qt = Tt - 1 \oplus Qt - 1$. Синхронный -триггер имеет вход C и вход T. Синхронный T-триггер переключается в противоположное состояние сигналом C, если на счетном входе T действует сигнал логической 1.

14. Объясните работу схемы синхронного *RS*-триггера со статическим управлением.

При C = 0 триггеры переходят в режим хранения, запоминая последнее состояние.

15. Какова характерная особенность переключения синхронных триггеров с динамическим управлением записью?

Характерной особенностью синхронных триггеров с динамическим управлением записью является то, что приём информационных сигналов и передача на выход принятой информации выполняются в момент изменения синхросигнала на *C*-входе из 0 в 1 или из 1 в 0, т.е. перепадом синхросигнала.

16. Как работает схема синхронного *D*-триггера с динамическим управлением записью на основе трех RS -триггеров?

Триггер имеет асинхронные входы Sa и Ra начальной установки в состояния 1 и 0. Если схему D-триггера дополнить входом V, то получим структуру DV -триггера. Временные диаграмы D-триггера соответствуют временным диаграммам DV -триггера при V=1 11

17. Составьте временные диаграммы работы синхронного *D*-триггера с динамическим управлением записью.

Временные диаграммы находятся в разделе *D*-триггеры.

18. Какова структура и принцип действия синхронного *DV* -триггера с динамическим управлением записью?

Синхронный DV-триггер имеет один информационный вход D и один подготовительный разрешающий вход V для разрешения приема информации.

$$Qt = DV + V Qt - 1 = DV C + (V + C)Qt - 1$$

При C = 0 DV -триггер, как и синхронные триггеры всех типов, сохраняет предыдущее внутреннее состояние. При C = 1 и при наличии сигнала V = 1 разрешения приема информации DV -триггер принимает информационный сигнал, действующий на входе D. При C = 1 и V = 0 DV -триггер сохраняет предыдущее внутреннее состояние.

19. Составьте временные диаграммы синхронного DV-триггера.

Временные диаграммы находятся в разделе DV -триггеры.

20. Объясните режимы работы D-триггера.

Синхронный D-триггер — имеет один информационный вход D, состояние которого с каждым синхронизирующим импульсом передается на выход, т.е. выходные сигналы представляют собой задержанные входные сигналы.