

НАПРАВЛЕНИЕ ПОДГОТОВКИ **09.03.04 Программная инженерия**

## по лабораторной работе № 3

**Название:** Исследование дешифраторов

Дисциплина: Архитектура ЭВМ

|               |                |                        |                    |
|---------------|----------------|------------------------|--------------------|
| Студент       | <u>ИУ7-46Б</u> | <u>(Подпись, дата)</u> | <u>А.Д. Ковель</u> |
|               | (Группа)       |                        | (И.О. Фамилия)     |
| Преподаватель |                | <u>(Подпись, дата)</u> | <u>А.Ю. Попов</u>  |
|               |                |                        | (И.О. Фамилия)     |

Москва, 2022

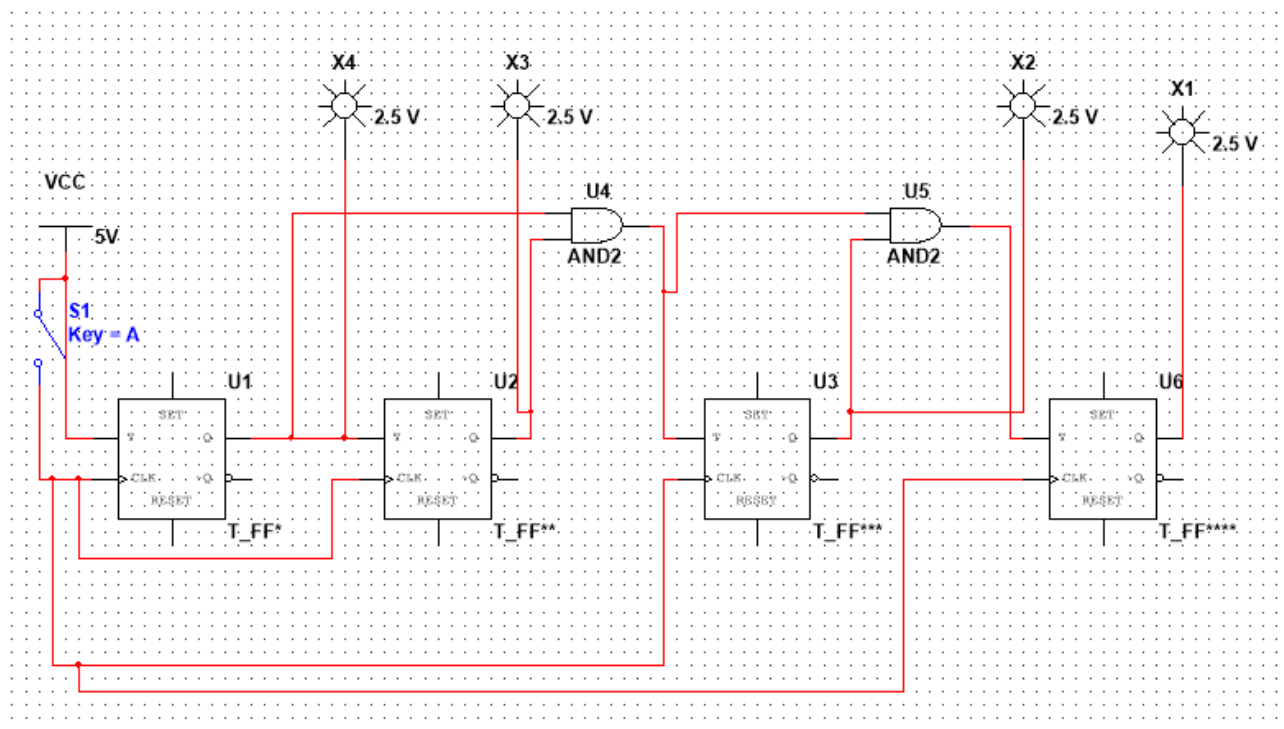
## 0. Цель Работы

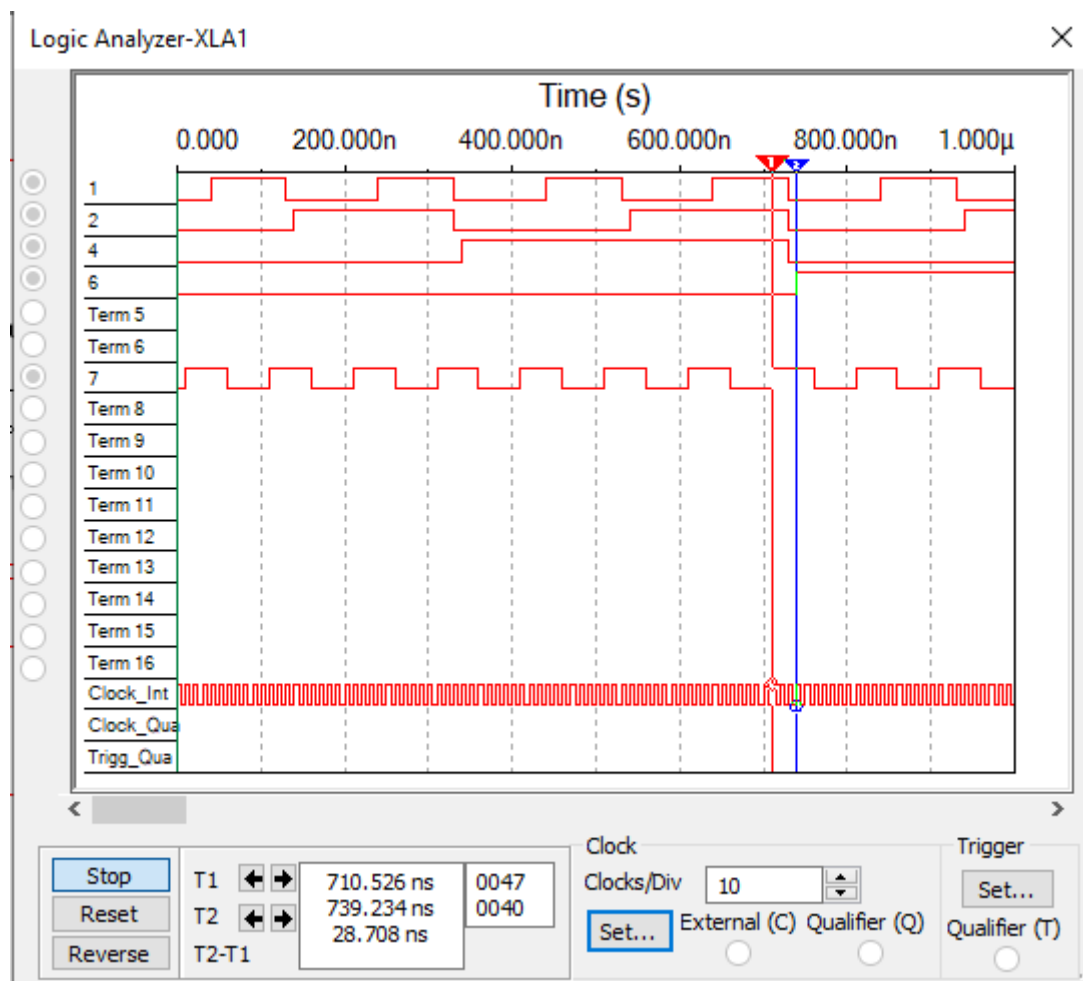
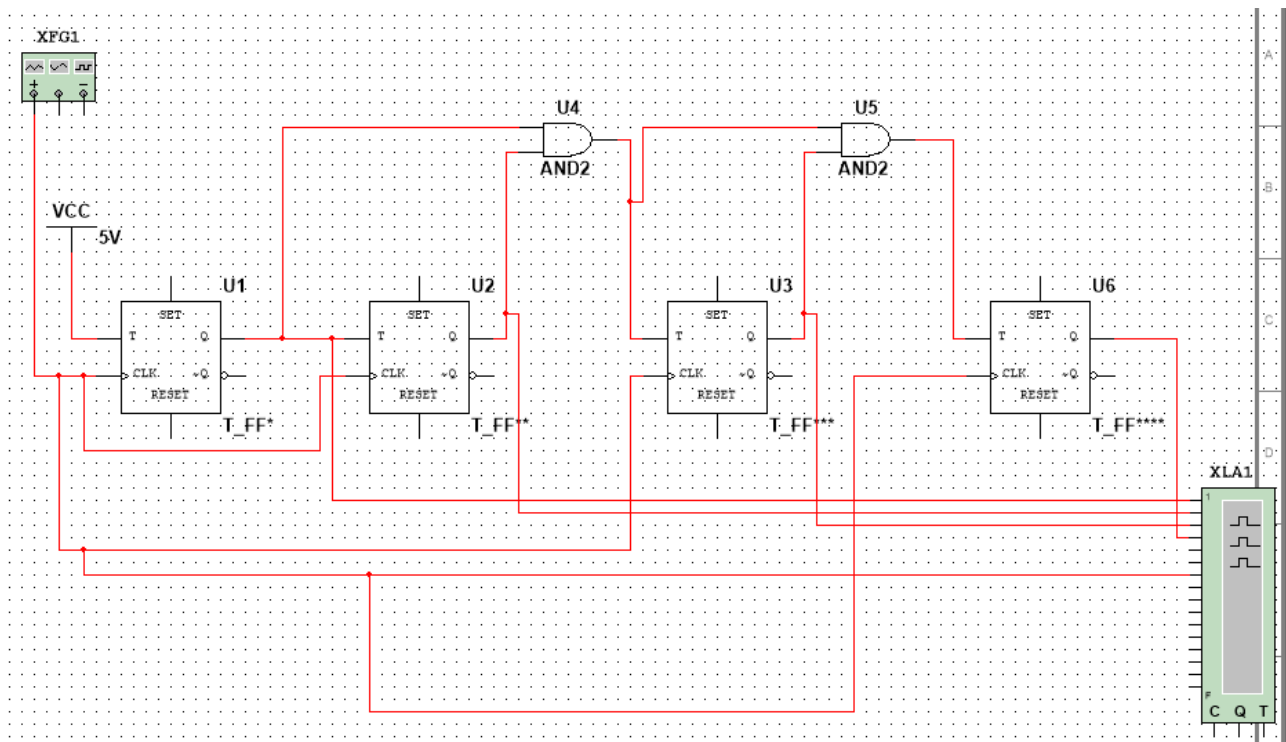
Изучение принципов построения методов синтеза дешифраторов; макетирование и экспериментальное исследования дешифраторов

### 1. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом на *T*- триггерах. Проверить работу счётчика:

- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.





Задержка: 28.7 нс. Время, через которое закончатся все переходные процессы в триггере, и он будет готов к очередному импульсу, составляет удвоенное время

задержки, т.е.  $\sim 57$  ns. Максимальная частота счета, таким образом, составляет  $1/(20 \text{ ns}) = 17 \text{ МГц}$ .

**2. Синтезировать двоично-десятичный счётчик с заданной последовательностью состояний. Начертить схему счётчика на элементах интегрального базиса (И-НЕ; И, ИЛИ, НЕ), синхронных JK-триггерах.**

**Вариант: 8: 0,1,2,3,4,8,9,10,11,12**

| N <sub>2</sub> | Q <sub>3</sub> | Q <sub>2</sub> | Q <sub>1</sub> | Q <sub>0</sub> | Q <sub>3</sub> | Q <sub>2</sub> | Q <sub>1</sub> | Q <sub>0</sub> | J <sub>3</sub> | K <sub>3</sub> | J <sub>2</sub> | K <sub>2</sub> | J <sub>1</sub> | K <sub>1</sub> | J <sub>0</sub> | K <sub>0</sub> |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
|                |                |                |                |                | *              | *              | *              | *              |                |                |                |                |                |                |                |                |
| 0              | 0              | 0              | 0              | 0              | 0              | 0              | 0              | 1              | 0              | *              | 0              | *              | 0              | *              | 1              | *              |
| 1              | 0              | 0              | 0              | 1              | 0              | 0              | 1              | 0              | 0              | *              | 0              | *              | 1              | *              | *              | 1              |
| 2              | 0              | 0              | 1              | 0              | 0              | 0              | 1              | 1              | 0              | *              | 0              | *              | *              | 0              | 1              | *              |
| 3              | 0              | 0              | 1              | 1              | 0              | 1              | 0              | 0              | 0              | *              | 1              | *              | *              | 1              | *              | 1              |
| 4              | 0              | 1              | 0              | 0              | 1              | 0              | 0              | 0              | 1              | *              | *              | 1              | 0              | *              | 0              | *              |
| 8              | 1              | 0              | 0              | 0              | 1              | 0              | 0              | 1              | *              | 0              | 0              | *              | 0              | *              | 1              | *              |
| 9              | 1              | 0              | 0              | 1              | 1              | 0              | 1              | 0              | *              | 0              | 0              | *              | 1              | *              | *              | 1              |
| 10             | 1              | 0              | 1              | 0              | 1              | 0              | 1              | 1              | *              | 0              | 0              | *              | *              | 0              | 1              | *              |
| 11             | 1              | 0              | 1              | 1              | 1              | 1              | 0              | 0              | *              | 0              | 1              | *              | *              | 1              | *              | 1              |
| 12             | 1              | 1              | 0              | 0              | 0              | 0              | 0              | 0              | *              | 1              | *              | 1              | 0              | *              | 0              | *              |

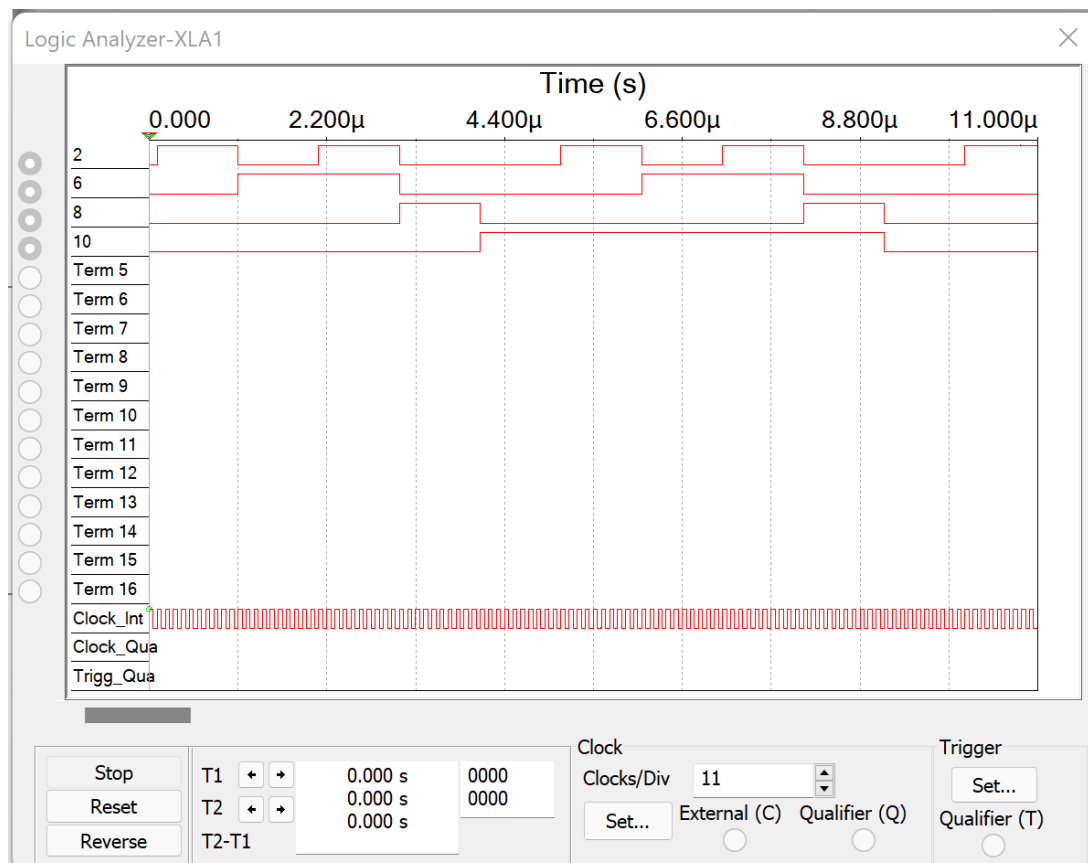
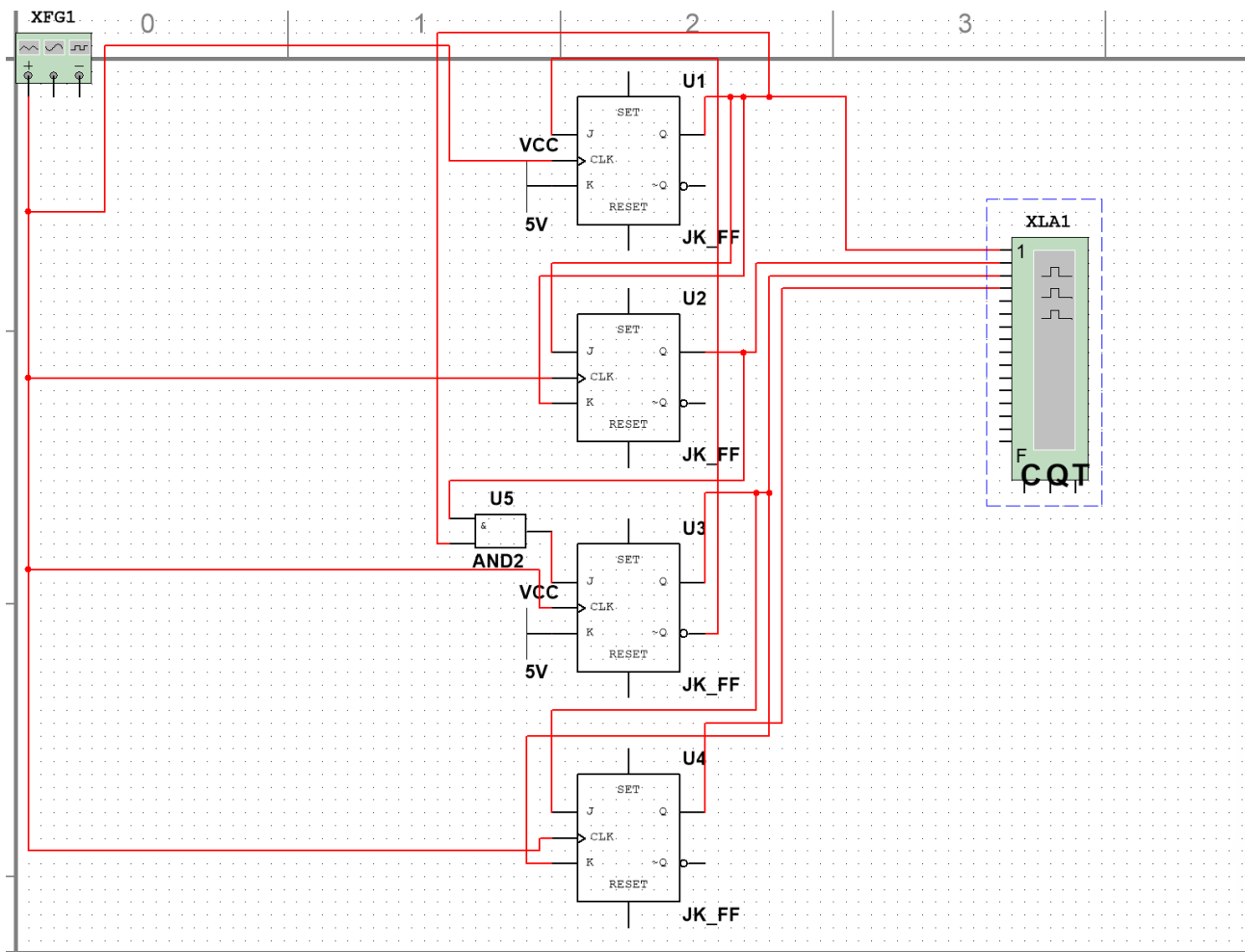
$$J_3 = Q_2, \quad K_3 = Q_2$$

$$J_2 = Q_1 \cdot Q_0, \quad K_2 = 1$$

$$J_1 = Q_0, \quad K_1 = Q_0$$

$$J_0 = \neg Q_2, \quad K_0 = 1$$

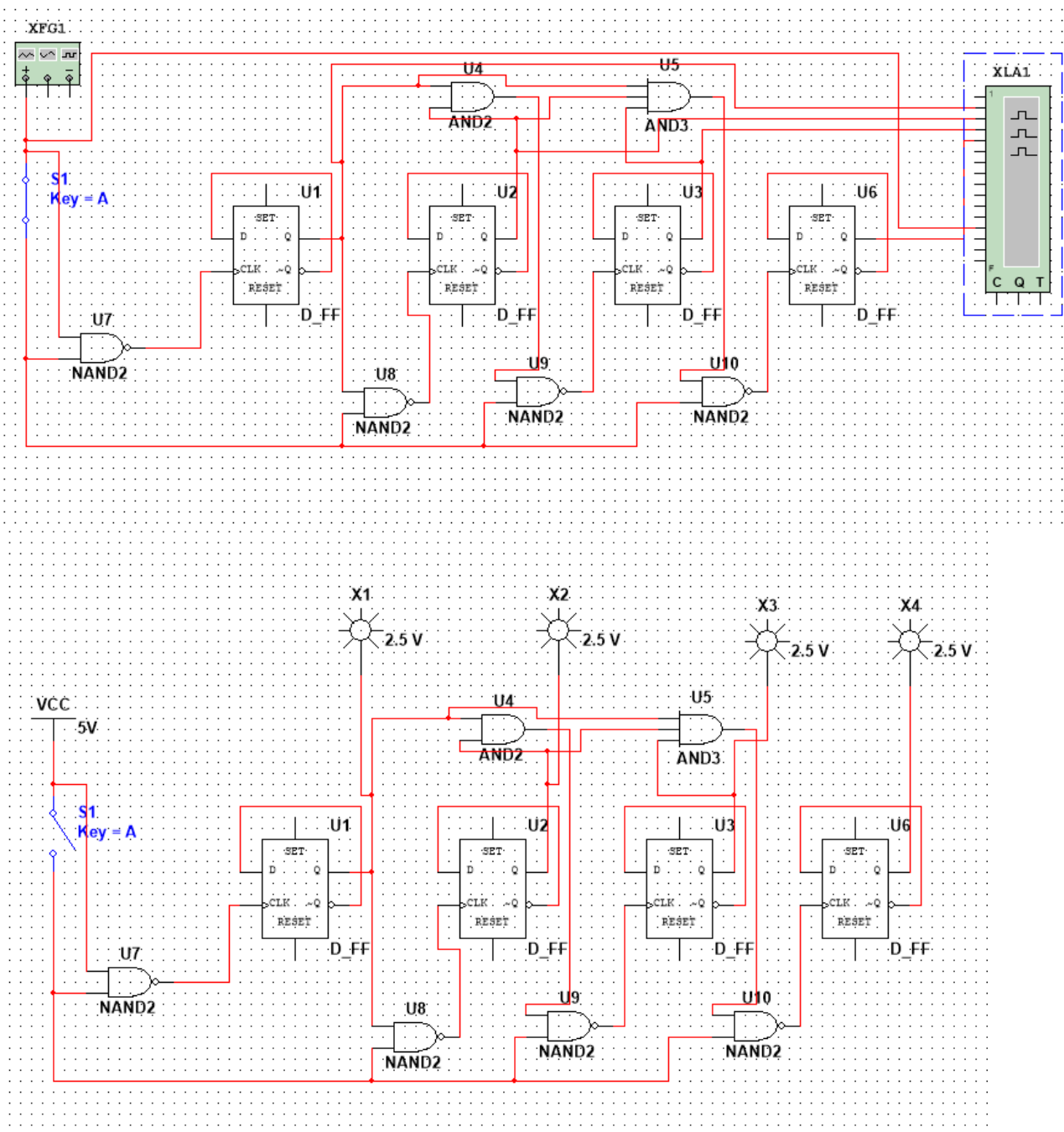
**3. Собрать десятичный счётчик, используя элементную базу приложения Multisim или учебного макета. Установить счётчик в начальное состояние, подав на установочные входы R соответствующий сигнал.**

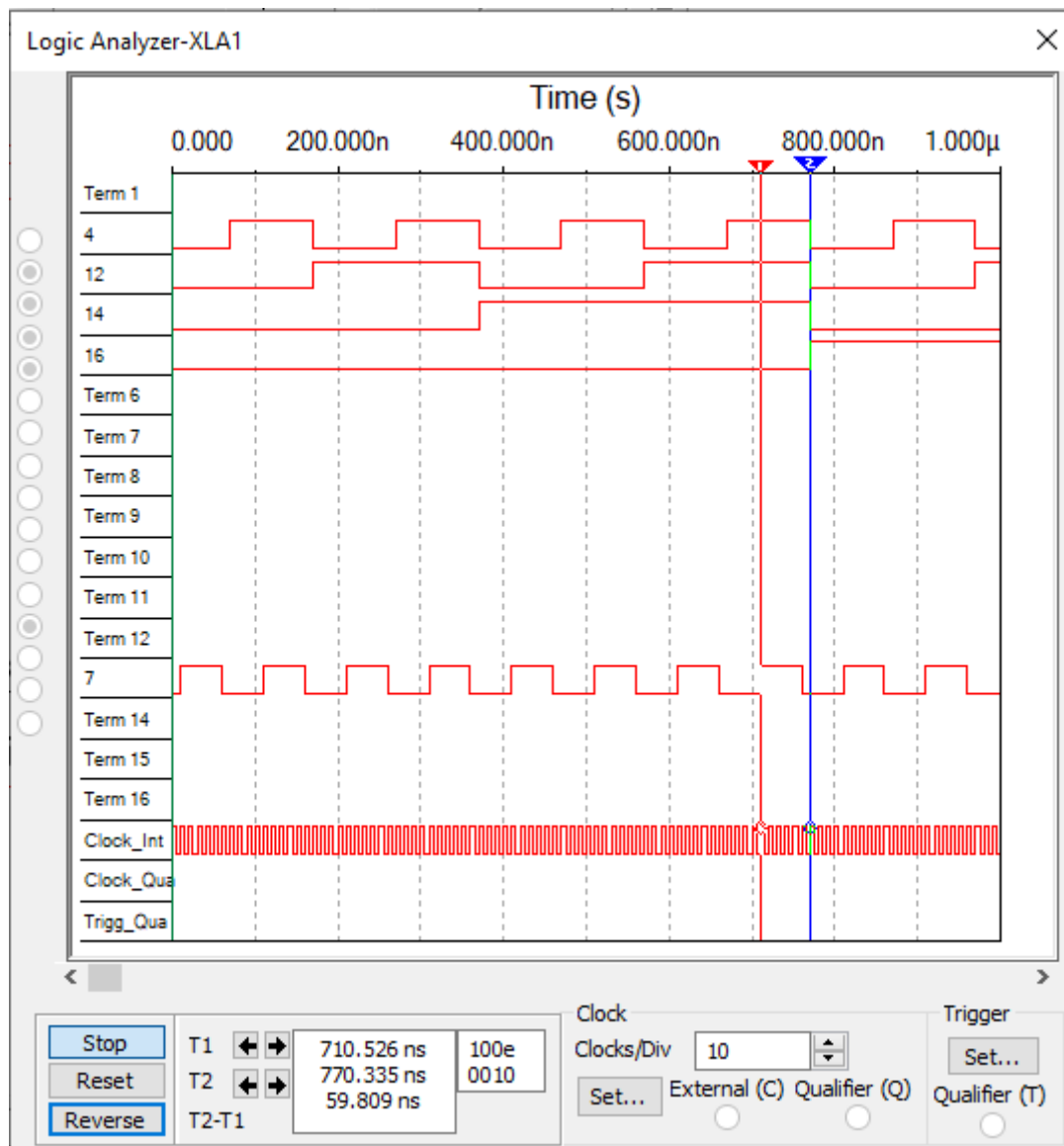


**4. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом. Проверить работу счётчика:**

- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

**Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.**



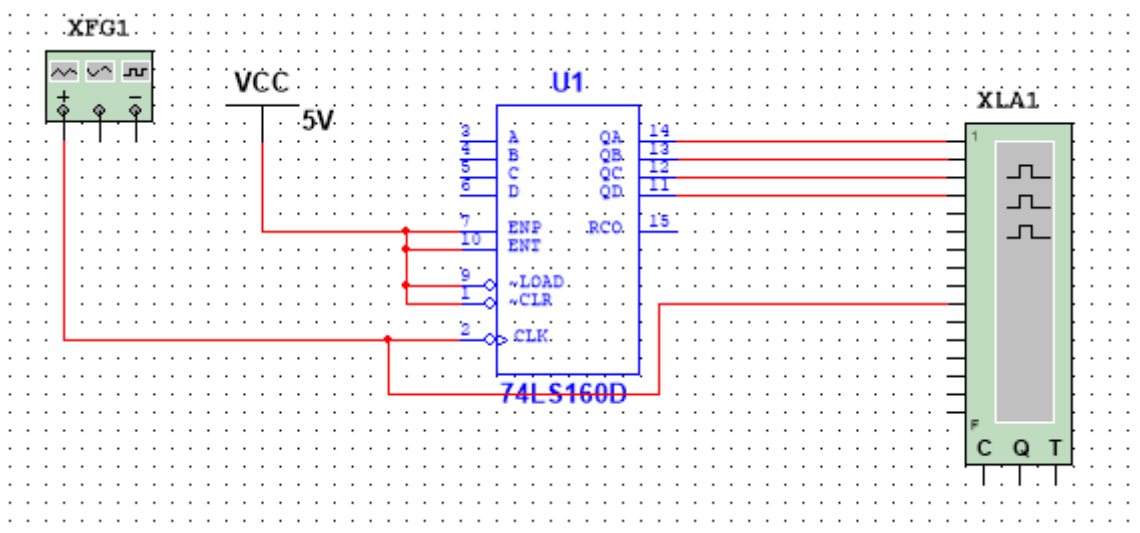
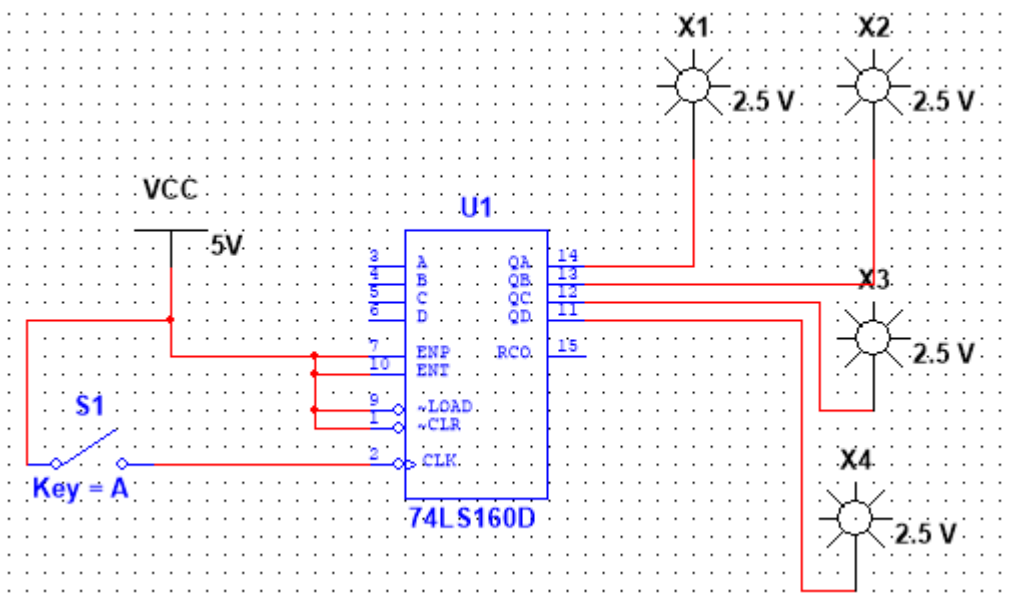


Полученная задержка равна 59.8 ns. Время, через которое закончатся все переходные процессы в триггере, и он будет готов к очередному импульсу, составляет удвоенное время задержки, т.е. ~100 ns. Максимальная частота счета, таким образом, составляет  $1/(100 \text{ ns}) = 0.5 \text{ МГц}$ .

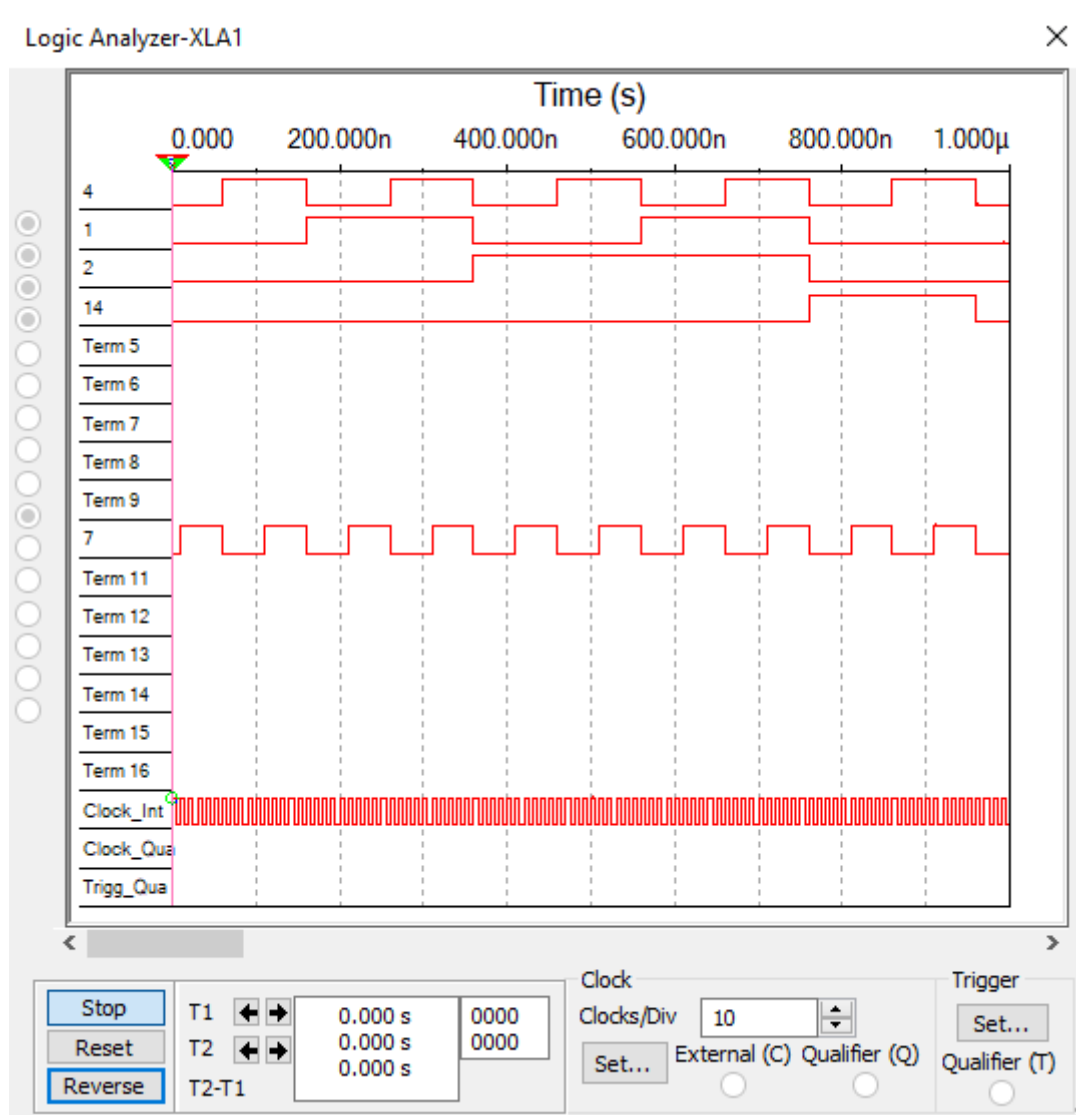
**5. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом ИС K555ИЕ9, аналог ИС 74LS160. Проверить работу счётчика:**

- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.

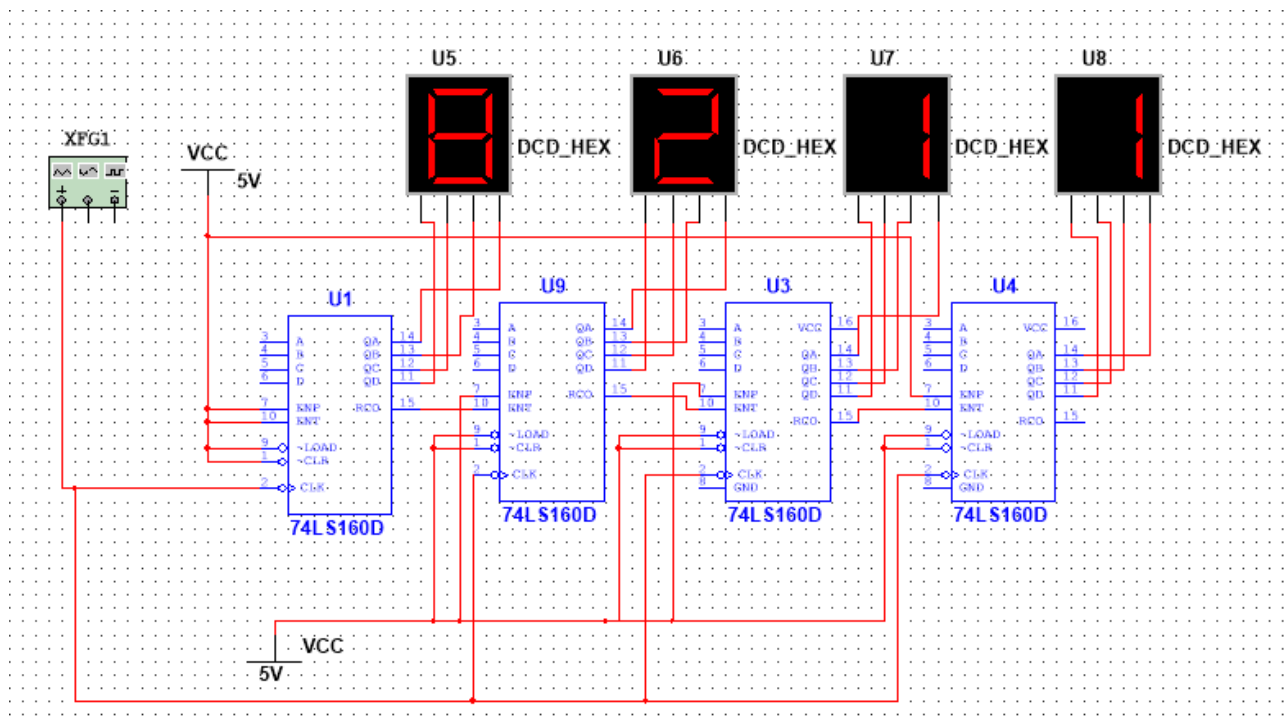




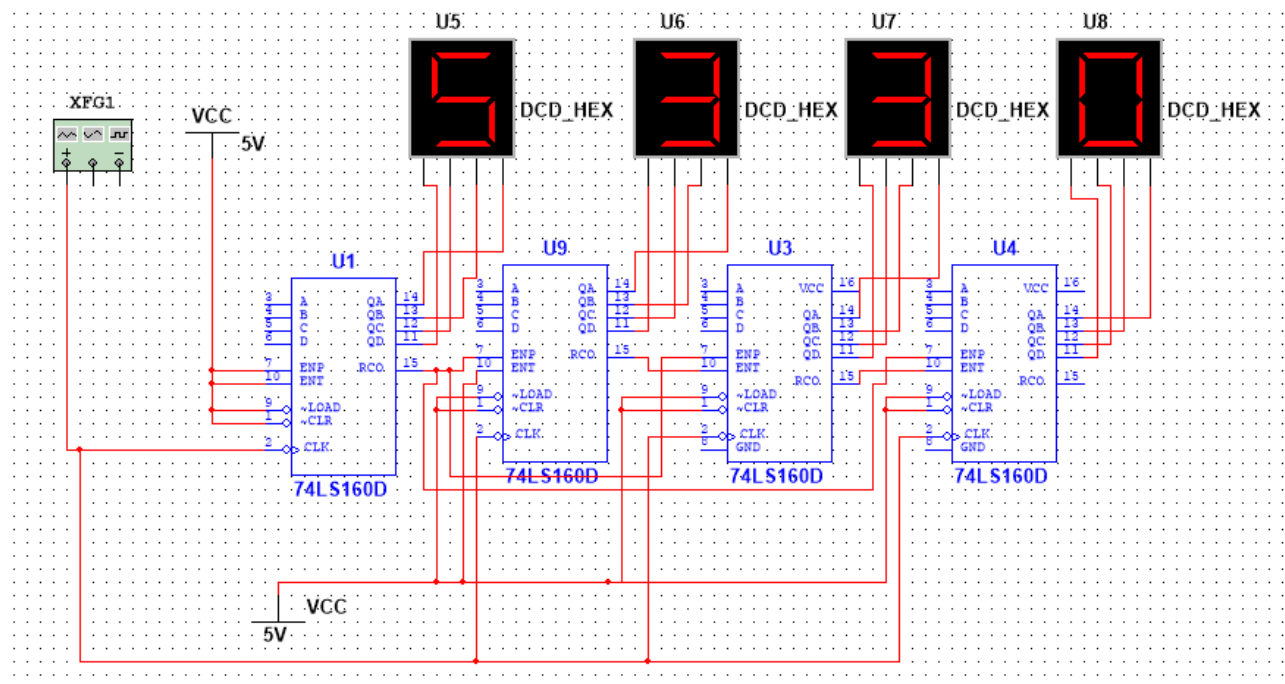


**6. Исследование схем наращивания разрядности счетчиков ИЕ9 до четырех секций с последовательным переносом между секциями и по структуре «быстрого» счета.**

1. Схема наращивания разрядности счетчиков ИЕ9 до четырех секций с последовательным переносом между секциями



2. Схема наращивания разрядности счетчиков ИЕ9 до четырех секций по структуре «быстрого» счета



**Вывод:** в результате выполнения работы были изучены принципы построения счетчиков, получены навыки синтеза синхронных счетчиков, были

экспериментально оценены динамические параметры счетчиков, изучены способы наращивания разрядности синхронных счетчиков.