

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

FAKULTA INFORMAČNÍCH TECHNOLOGIÍ



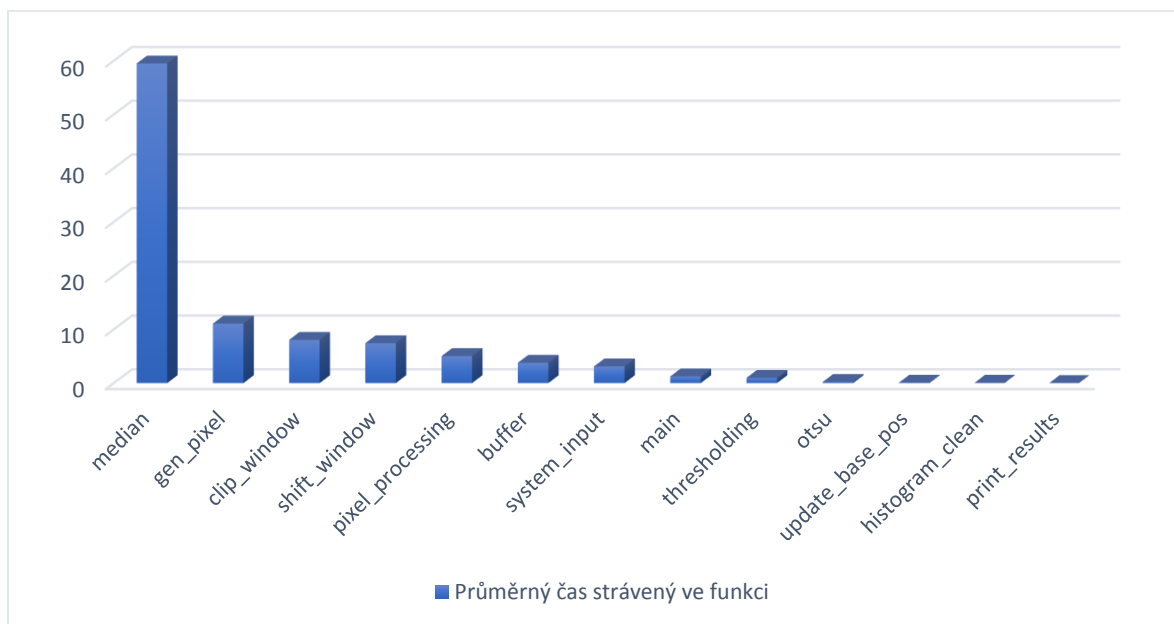
Vestavěný systém pro filtraci a segmentaci obrazu

Hardware/Software Codesign
(HSC – 2018/2019)

Analýza algoritmu

Funkce	Procentuální čas ve funkci
median	59.48
gen_pixel	11.07
clip_window	8.04
shift_window	7.42
pixel_processing	5.02
buffer	3.77
system_input	3.11
main	1.24
thresholding	0.97
otsu	0.21
update_base_pos	0.08
histogram_clean	0.07
print_results	0.00

Tabulka 1 výsledků analýzy algoritmu z programu gprof.



Graf 1 výsledků analýzy algoritmu z programu gprof.

Vlastnosti obvodu

Vlastnost	Hodnota
Inicializační interval	4
Latence obvodu	4
Propustnost	4
Spotřebované Flip Flops	413/1536
Spotřebované LUTs	1246/1536
Spotřebované Slices	766/768

Tabulka 2 shrnující vlastnosti obvodu uvnitř FPGA.

Porovnání jednotlivých implementací

Vlastnost	SW	SW/HW
Průměrná doba pro zpracování jednoho pixelu	152 μ s	0.16 μ s
Počet bodů zpracovaných za vteřinu	6 578	6 250 000
Zrychlení	1	950

Tabulka 3 porovnávající vlastnosti čistě softwarové implementace a implementace rozdělené mezi hardware a software.

Shrnutí

Pokud bychom chtěli dosáhnout 60 snímků za vteřinu při rozlišení jednoho snímku 320x240 pixelů, je čistě softwarové řešení nedostačující, protože nezvládá zpracovávat pixely dostatečně rychle, a proto je nutné využít dostupný hardware. Po rozdělení implementace mezi hardware a software jsem dosáhl 950x rychlejšího zpracování. Ještě většího zrychlení by se dalo dosáhnout převedením implementace čistě do hardware. Části, které jsou počítány softwarově jsou dle profilace využívány velice málo, proto by nepředstavovaly již markantní rozdíl ve výkonu. Díky tomu, že by zabíraly více drahocenného místa v FPGA, by se muselo zvážít, zdali se to za cenu více spotřebovaných prostředků oplatí.