

	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		

		FORMATO DE INFORME DE PRÁCTICA DE LABORATORIO / TALLERES / CENTROS DE SIMULACIÓN – PARA ESTUDIANTES	
CARRERA: INGENIERÍA EN CIENCIAS DE LA COMPUTACION		ASIGNATURA: ORGANIZACIÓN Y ARQUITECTURA DE COMPUTADORES	
NRO. PRÁCTICA:	3	TÍTULO PRÁCTICA: TRABAJO GRUPAL 3	
OBJETIVO ALCANZADO: La intención de este cuestionario es analizar nuestros conocimientos sobre la materia y sobre todo poder repasar para el examen, pero la intención de ver y observar la colaboración de los miembros del grupo al realiza el siguiente cuestionario.			
ACTIVIDADES DESARROLLADAS Se desarrolló un cuestionario sobre organización y arquitectura de computadores el cual se desarrollo en un grupo de 3 estudiantes BRYAM BARRERA- HENRY GUAMAN – WILMER DURAZNO			
1)Que es la Unidad de control Es la parte de la unidad central de proceso (CPU) que actúa como coordinadora de todas las tareas que ha de realizar la computadora. Se encarga de manejar todas las ordenes que la computadora necesita para realizar la ejecución de las operaciones requeridas por los programas de aplicación.			
2) Cuales son los componentes de la unidad de control. Registro de instrucción Es el encargado de almacenar la instrucción que se está ejecutando. Registro contador de programas Contiene la dirección de memoria de la siguiente instrucción a ejecutar Controlador y decodificador Se encarga de interpretar la instrucción para su posterior proceso. Es el Encargado de extraer el código de operación de la instrucción en curso. Secuenciador Genera microórdenes necesarias para ejecutar la instrucción. Reloj Proporciona una sucesión de impulsos eléctricos a intervalos constantes.			
3) Cite 4 características de una unidad de control cableada. <ul style="list-style-type: none"> • Usadas generalmente en máquinas sencillas • Esta construida por puertas lógicas, circuitos biestables, circuitos codificadores, circuitos decodificadores, contadores digitales y otros circuitos digitales. • Su control está basado en una arquitectura fija, es decir, que requiere cambios en el cableado si el conjunto de instrucciones es modificado o cambiado. • Es preferida en las computadoras RISC, pues consiste en un conjunto de instrucciones más pequeño. 			
4) Cite 4 características de una unidad de control microprogramada. <ul style="list-style-type: none"> • Propias de máquinas más complejas • En 1951, por M. V. Wilkes, fue introducida la idea de microprogramación como un nivel intermediario para ejecutar instrucciones de programa de computadora. 			

	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		

- Las microprogramas fueron organizados como una secuencia de microinstrucciones y almacenados en una memoria del control especial.
- La ventaja principal de la unidad de control microprogramada es la simplicidad de su estructura.
- Las salidas del controlador son organizadas en microinstrucciones y pueden ser reemplazadas fácilmente.

5) ¿Cuáles son los 6 niveles de la jerarquía de memoria?

Nivel 0: Registros del microprocesador

Nivel 1: Memoria caché

Nivel 2: Memoria primaria (RAM)

Nivel 3: Disco duro

Nivel 4: Cintas magnéticas

Nivel 5: Redes

6) ¿Qué es la memoria caché?

- › Es un búfer especial de memoria que funciona de manera similar a la memoria principal, pero es de menor tamaño y de acceso más rápido.
- › Usada por el microprocesador para reducir el tiempo de acceso a datos ubicados en la memoria principal que se utilizan con más frecuencia.

7) ¿Cuál es la diferencia fundamental entre los 3 niveles de cache?


8) Con referencia a la clasificación de Flynn describa las arquitecturas SISD, MIMD, SIMD, MISD y de un ejemplo de cada una.

ARQUITECTURA SISD:

Se refiere a las computadoras convencionales de Von Neuman. En la categoría SISD están la gran mayoría de las computadoras existentes. Son equipos con un solo procesador que trabaja sobre un solo dato a la vez. A estos equipos se les llama también computadoras secuenciales. Todas las computadoras SISD utilizan un registro simple llamado "el contador del programa", el cual lleva el conteo de la ejecución serial de las instrucciones. Como cada instrucción es fetch-eada desde la memoria, el contador del programa es actualizado para direccionar a la siguiente instrucción ha de ser fetch-eada y ejecutada; lo que resulta ser una orden serial de ejecución.

Características:

- Son equipos con un solo procesador, que trabaja sobre un solo dato a la vez.
- A estos equipos se les llama también computadoras secuenciales.
- Flujo único de instrucciones.
- Flujo único de datos.
- Corresponde al modelo estructural básico, con un procesador de instrucciones y un procesador de datos.
- Tiene una única vía de acceso a la memoria principal.
- Este es el modelo tradicional de computación secuencial donde una unidad de procesamiento recibe una sola secuencia de instrucciones que operan en una secuencia de datos.

	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		

ARQUITECTURA MISD:

Un procesador pipeline es un procesador MISD que trabaja de acorde al principio del funcionamiento de un Pipe. La arquitectura Pipeline es la forma fundamental de ejecución paralela de un proceso y es una idea poderosa que puede probar de manera significativa e rendimiento de una computadora SIMD.

Hay N secuencias de instrucciones(algoritmos/programas) y una secuencia de datos. El paralelismo es alcanzado dejando que los procesadores realicen diferentes cosas al mismo tiempo en el mismo dato.

No existen muchos ejemplos de esta arquitectura, ya que MIMD y SIMD son a menudo más apropiados para técnicas comunes de datos paralelos. Específicamente, permiten un mejor escalamiento y uso de recursos computacionales que el MISD. Sin embargo, un ejemplo prominente de MISD en la informática son las computadoras de control de vuelo del transbordador espacial.

Un ejemplo de prominente de la MSID son los controladores de vuelo del transbordador espacial.

ARQUITECTURA SIMD:

SIMD (Single instruction multiple data) permite efectuar varias operaciones de cálculo con una sola instrucción.

A los procesadores basados en esta arquitectura, se los conoce como procesadores matriciales.

Esta arquitectura nace debido a la necesidad de aplicar repetidamente una misma operación en grupos datos diferentes como, Muestras contiguas de audio, matrices de vídeo, etc.

Cada procesador sigue el mismo conjunto de instrucciones; diferentes elementos de información son asignados a cada procesador. Utilizan memoria distribuida. Típicamente tienen miles procesadores simples. Son utilizadas en redes neuronales.


Las computadoras SIMD tienen una sola unidad de control y múltiples unidades funcionales. La unidad de control se encarga de enviar la misma instrucción a todas las unidades funcionales. Cada unidad funcional trabaja sobre datos diferentes. Estos equipos son de propósito específico, es decir, son apropiados para ciertas aplicaciones particulares, como por ejemplo el procesamiento de imágenes.

Los procesadores SIMS se especializan en problemas numéricos que puedan expresarse como matrices o vectores. Cada unidad de procesamiento consta de una ALU y registros, y se utiliza para computar un elemento del resultado (front-end von Neumann, más un array de procesadores idénticos que realizan la misma instrucción).

Ejemplo de Procesador SIMD:

El procesador Pentium MMX introdujo en la arquitectura IA32 un set de recursos para el tratamiento de señales.



	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		

ARQUITECTURA MIMD:

Cuyas siglas significa Multiple Instruction, Multiple Data.

Es un sistema con un flujo de múltiples instrucciones que operan sobre múltiples datos.

Estos sistemas empezaron a utilizarse a principios de los 80.

Se las conoce como múltiples computadoras y multiprocesadores. Se puede decir que MIMD es un súper conjunto de SIMD.

CARACTERISTICAS

- Son sistemas con memoria compartida que permite ejecutar varios procesos simultáneamente (sistema multiprocesador)
- La diferencia con estos sistemas es que MIMD es asíncrono.
- No tiene un reloj central.
- Cuando las unidades de proceso reciben datos de una memoria no compartida estos sistemas reciben el nombre de Múltiple SISD (MSISD).
- Los procesadores pueden ejecutar la misma o instrucción o diferentes instrucciones y tener sus propios datos
- Diferentes elementos de información se asignan a diferentes procesadores
- Pueden tener memoria distribuida o compartida.
- Cada procesador MIMD corre casi independientemente de los otros.
- Pueden ser utilizadas en aplicaciones con información en paralelo o con tareas en paralelo.
- Cada procesador tiene su propia unidad de control y su propia unidad funcional.

9) ¿En qué consiste la segmentación (pipelining)?

La segmentación de cauce (pipelining) es una forma particularmente efectiva de organizar el hardware de la CPU para realizar más de una operación al mismo tiempo.

Consiste en descomponer el proceso de ejecución de las instrucciones en fases o etapas que permitan una ejecución simultánea.

Explota el paralelismo entre las instrucciones de un flujo secuencial.

Características:

- La segmentación es una técnica de mejora de prestaciones a nivel de diseño hardware.
- La segmentación es invisible al programador
- El diseño de procesadores segmentados tiene gran dependencia del repertorio de instrucciones.

10) A través de un gráfico ilustre las diferencias entre la ejecución de instrucciones sin pipeline, con pipeline y con pipeline superescalar (refiérase a instrucciones de 5 etapas).

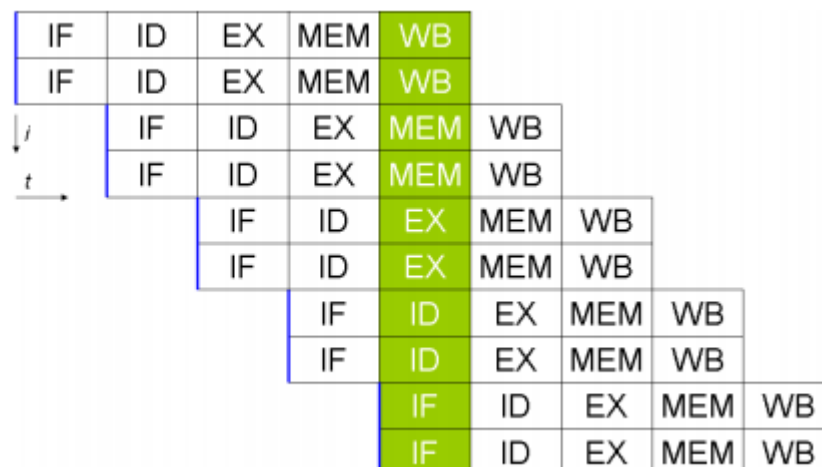
No Pipeline



Con Pipeline



Pipeline Superescalar




11) Dentro del contexto de la segmentación (Pipelining), a que se refieren los:

a. **Structural hazards : Riesgos Estructurales**

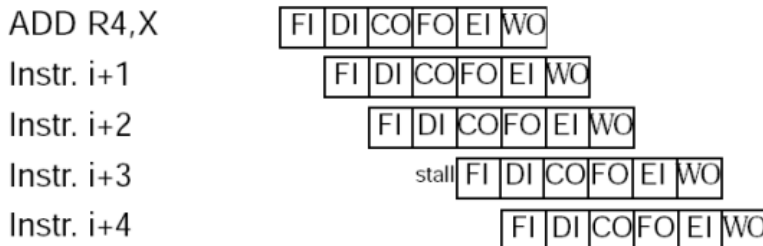
Sucede cuando un recurso (memoria, alu) debe ser utilizado por varias instrucciones simultáneamente.

Ejemplo: una instrucción de carga desde memoria impide el acceso durante un ciclo. El fetch de la instrucción $i+3$ debe ser suspendido.

	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		

Penalidad: 1 ciclo

Clock cycle → 1 2 3 4 5 6 7 8 9 10 11 12



Eliminación Riesgos estructurales

- Duplicación de recursos, por ejemplo, en el caso de la ALU.
- Cache de datos e instrucciones independientes, para evitar los conflictos de memoria.
- Un solo acceso a memoria de datos por instrucción.
- Lectura y escritura simultánea del banco de registros.
- Las unidades funcionales de PF pueden ser a la vez segmentadas para soportar varias instrucciones simultáneas.

b. **Data hazards: Riesgos por dependencia de datos**

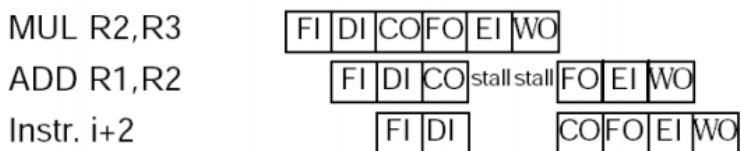
Sucede principalmente cuando una instrucción requiere un dato generado por la ejecución de una instrucción anterior que aún no ha finalizado.

Ejemplo:

I1: MUL R2,R3 $R2 \leftarrow R2 * R3$
I2: ADD R1,R2 $R1 \leftarrow R1 + R2$

Penalidad: 2 ciclos

Clock cycle → 1 2 3 4 5 6 7 8 9 10 11 12



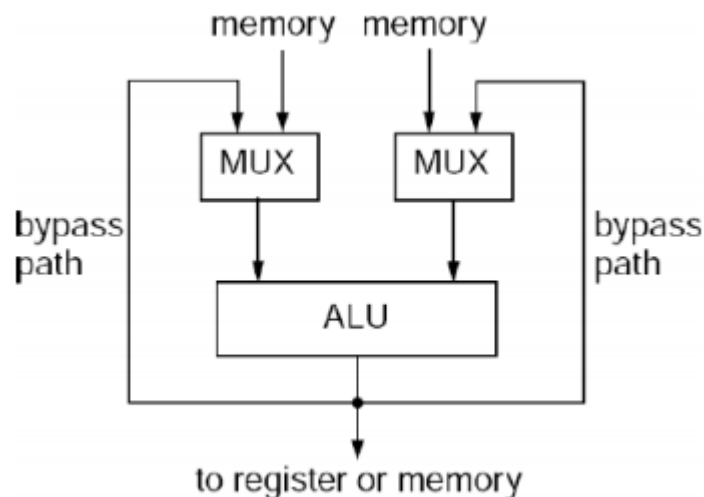
Para dos instrucciones consecutivas los riesgos pueden clasificarse en tres categorías, siendo la primera la más usual.

- **RAW (read after write):** la segunda instrucción lee un dato antes que la primera lo genere. Lee el dato antiguo.
- **WAR (write after read):** la segunda escribe un destino antes que sea leído por la primera. La primera toma el valor incorrecto (nuevo).
- **WAW (write after write):** la segunda escribe un operando antes de que sea escrito por la primera. Escrituras en orden incorrecto. Queda lo escrito por la primera

Eliminación de Riesgos por dependencia de datos

Forwarding, bypassing

El resultado de la ALU es realimentado a su entrada a través de un camino adicional de HW.

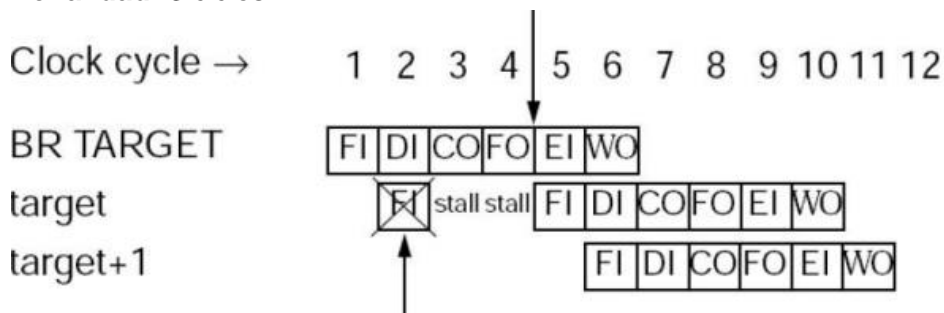


c. **Control hazards: Riesgos de control**

Producidos por las instrucciones de salto.

Ejemplo salto incondicional: no se conoce la dirección de la próxima instrucción hasta después del FO. Se realiza el fetch de la instrucción siguiente y luego se descarta.

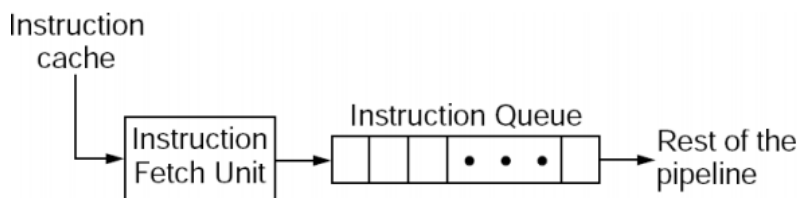
Penalidad: 3 ciclos




Eliminación de riesgos de control

- Instruction fetch units y colas de instrucciones (hardware adicional)
- Buffer de bucles (pequeña cache de instrucciones consecutivas) [CRAY-1]

Útiles solo en el caso de saltos incondicionales.



	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		

Flujos múltiples:

- Se siguen los dos caminos posibles, duplicando las partes iniciales del hardware.
- Puede entrar en el cauce una nueva bifurcación. • [IBM 370/168]

Salto retardado:

- Modificación del ciclo de instrucción, que requiere reordenamiento del código por parte del compilador.
- Luego de cada instrucción de salto hay un branch delay slot: la instrucción siguiente se ejecuta SIEMPRE.

Predicción de saltos:

Estática

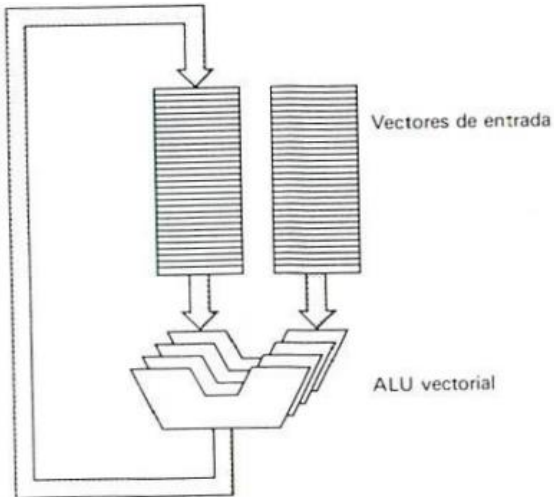
- Siempre salta o nunca salta [Motorola 68020]
- Depende de la dirección [PowerPC 601]

Dinámica

- Uno o dos bits (HW) asociados a cada instrucción de salto [IBM 3090/400]
- Tabla de historia de saltos (memoria cache: tabla con dirección de la instrucción de bifurcación + bits de historia + destino) [AMD 29000]


12) Que es un procesador vectorial (incluya un microprocesador real como ejemplo).

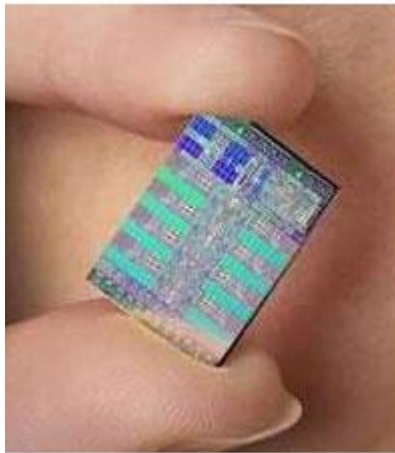
Un procesador vectorial es un diseño de CPU capaz de ejecutar operaciones matemáticas sobre múltiples datos de forma simultánea, en contraste con los procesadores escalares



Cell

- Desarrollada conjuntamente por Sony Computer Entertainment, Toshiba, e IBM, en una alianza conocida con el nombre de "STI".
- El diseño de arquitectura y su primera implementación se llevaron a cabo en el STI Design Center de Austin, Texas, durante un periodo total de cuatro años que comenzó en marzo de 2001, empleando un presupuesto de 400 millones de dólares según IBM.
- Cell emplea una combinación de la arquitectura de núcleo PowerPC
- La primera gran aplicación comercial del Cell fue la videoconsola PlayStation 3 de Sony.
- Podemos encontrarlo en servidores duales Cell, blade (tipo de servidor autocontenido), tarjetas aceleradoras PCI-Express y adaptadores de televisión de alta definición.

	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		



13) Mencione 2 aplicaciones actuales de los microprocesadores vectoriales

- PREDICCIÓN METEOROLÓGICA, TERREMOTOS
- CONSOLAS DE VIDEOJUEGOS

14. ¿Qué es un procesador superescalar.

Es un procesador capaz de ejecutar más de una instrucción por ciclo de máquina.

15. Con referencia a los procesadores superescalares:

a. **¿Qué es el grado?**

Es el número máximo de instrucciones en una etapa concreta del pipeline

b. **¿Qué es la ventana?**

Es el conjunto de instrucciones que la unidad de lanzamiento considera como candidatas a ser lanzadas en un momento dado.

c. **¿Qué son las unidades funcionales?**

Las unidades funcionales Unidad aritmético lógica (ALU) , Unidad de lectura/escritura en memoria (Load/Store Unit), Unidad de coma flotante (Floating Point Unit) , Unidad de salto (Branch unit).

16) Con respecto a los tipos de dependencia entre instrucciones cuantos tipos hay y en qué consisten


Existen cuatro tipos y consisten en:

Dependencia estructural

Cuando dos instrucciones requieren el mismo tipo unidad funcional y su número no es suficiente.

Dependencia de datos

Cuando una instrucción necesita del resultado de otra instrucción para ejecutarse, por ejemplo $R1 \leq R2 + R3$ y $R4 \leq R1 + 5$.

	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		

Dependencia de escritura

Cuando dos instrucciones necesitan escribir en la misma memoria, por ejemplo $R1 \leftarrow R2 + R3$ y $R1 \leftarrow R1 + 5$.

Dependencia de control

Cuando una instrucción depende de una estructura de control y no se puede determinar el flujo correcto hasta la evaluación de la estructura de control, por ejemplo, if $R1 < R2$ then $R3 \leftarrow R4 + R5$ else $R6 \leftarrow R7 + 5$.

17) Mencione 2 formas de detección y resolución de las dependencias entre instrucciones.

Estática

Detectada durante la compilación

Dinámica

Detectada a medida que se ejecuta un programa, generalmente durante la etapas de codificación y lanzamiento de las instrucciones, suele realizarse mediante alguna variante del algoritmo de Tomasulo que permite la ejecución de instrucciones en un orden distinto al del programa también llamada ejecución en desorden.

18) Que es la ejecución especulativa

Es la ejecución de código por parte del procesador que no tiene por qué ser necesaria a priori. Sólo es útil cuando la ejecución previa requiere menos tiempo y espacio que el que requeriría la ejecución posterior, siendo este ahorro lo suficientemente importante como para compensar el esfuerzo gastado en caso de que el resultado de la operación nunca llegue a usarse.

19) En que consiste la arquitectura VLIW (incluya un microprocesador real como ejemplo).

simplificar el diseño del hardware al dejar todo el trabajo de planificar el código en manos del programador/compilador, en oposición a un procesador superescalar, en el que es el hardware en tiempo de ejecución el que planifica las instrucciones.

Ejemplo: Un microprocesador típico VLIW es el IA-64.



20) ¿En qué consiste un hilo de ejecución (thread)?

Un Thread es la unidad básica de ejecución de OS/2. Cualquier programa que se ejecute consta de, al menos, un thread.


Un thread se puede considerar como la agrupación de un trozo de programa junto con el conjunto de registros del procesador que utiliza y una pila de máquina. El conjunto de los registros y de la pila de cada thread se denomina contexto.

21) Dentro del contexto de los procesadores multihilo que significa SMP.

SMP (multiprocesador simétrico)

Es el procesamiento de programa(s) por múltiples procesadores que comparten el sistema operativo y la memoria.

En el multiprocesamiento simétrico (o "fuertemente acoplado"), los procesadores comparten memoria y la E/S del bus de datos.

	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		

Una sola copia del sistema operativo se encarga de todos los procesadores.

SMP, no suele superar los 16 procesadores.

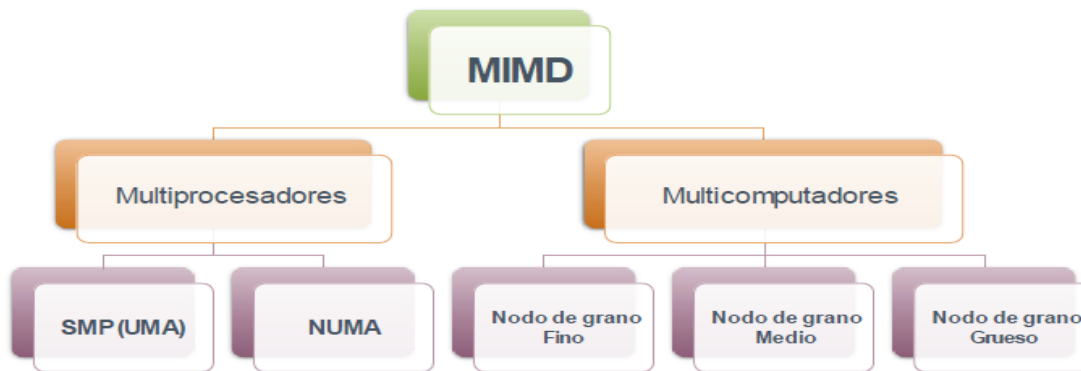
22) Mencione 3 características de la tecnología Intel Hyper-Threading.

- Cada "núcleo" puede ejecutar dos (en lugar de uno) hilos de instrucciones enviadas por el sistema operativo.
- Para el sistema operativo, el microprocesador Hyper-Threading parece ser dos procesadores separados.
- Crea dos unidades de control lógicas para que estuvieran facilitando datos constantemente para procesar.
- El ordenador ejecutaba las tareas de manera más rápida y eficiente, mejorando hasta en un 40% su rendimiento.

23) Mencione 3 procesadores con tecnología Intel Hyper-Threading.

- Pentium 4
- Core i3 Arrandale, Sandy Bridge, Haswell
- Atom N270, N450, N550, N570

24) Realiza un cuadro sinóptico de los sistemas MIMD.



¿En el contexto de los sistemas MIMD, a que se refiere la arquitectura NUMA?

NUMA (Non-Uniform Memory Access).

Hay una diferencia de tiempo en el acceso a diferentes áreas de memoria, dependiendo de la proximidad a un determinado procesador y la complejidad del mecanismo de conmutación entre el procesador y la sección referenciada de la memoria del sistema.

Cada procesador tiene acceso y control exclusivo de sólo una parte de la memoria.

Un procesador puede acceder a su propia memoria local de forma más rápida que a la memoria no local.

¿En el contexto de los sistemas MIMD, a que se refiere la arquitectura SMP?

SMP (Symmetric Multi-Processing)


Varias unidades de procesamiento comparten el acceso a la memoria, compitiendo en igualdad de condiciones por dicho acceso, de ahí la denominación "simétrico".

Los sistemas SMP permiten que cualquier procesador trabaje en cualquier tarea sin importar su localización en memoria.

Pueden acceder a toda la memoria disponible con la misma velocidad: esto incluye muchas arquitecturas con bus compartido.

Son iguales, no existe una relación "maestro-esclavo" entre ellos.

28) ¿Qué es un procesador multicore?

	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		

Es un circuito integrado, en el cual se encuentran dos o más núcleos de procesamiento. Los núcleos comparten ciertos recursos internos en el chip como memorias, así como todos los recursos externos al mismo (buses de datos, tarjetas de gráficos, etc.)
Una estructura Multicore incluye módulos de caché. Éstos pueden ser compartidos o independientes.

29) ¿Qué es un procesador manycore?

Esta arquitectura soporta grandes cantidades de núcleos en un único procesador, donde la infraestructura de apoyo (interconexión, la jerarquía de memoria, etc.) está diseñada para soportar altos niveles de escalabilidad, que va más allá de la encontrada en los computadores con varios procesadores.

No poseen núcleos tan complejos y poderosos como los de las arquitecturas Multicore, pero posee muchos núcleos pequeños, que en cantidad logran superar tanto en desempeño como en consumo energético a arquitecturas Multicore (bajo condiciones de programación paralela)

30) ¿De acuerdo a sus núcleos en cuantos tipos se clasifican los procesadores manycore?

Manycore Homogéneo: Compuesto por núcleos de iguales capacidades (núcleos iguales).

Manycore Heterogéneo: Compuesto por núcleos de distintas capacidades (núcleos distintos)

31) Mencione tres características del procesador Intel Xeon Phi


Ofrece hasta 61 núcleos.

244 subprocesos.

1.2 tera FLOPS de desempeño.

32) Realice una tabla que permita comparar los procesadores multicore y manycore

Criterio de comparación	Multicore	Manycore
Perspectivas de Crecimiento	Así como procesadores de un núcleo tuvieron un callejón sin salida, se estima que este tipo de procesador seguirá el mismo camino.	Se estima que la evolución de los computadores seguirá esta vía.
Cantidad de núcleos	Entre 2 y 16	La cantidad es variable, pero a nivel comercial existen arquitecturas con más de 480 núcleos
Grado de paralelismo	Posee paralelismo, pero en un grado menor a las arquitecturas Manycore, debido a su acotada cantidad de núcleos	Entrega un alto grado de paralelismo, debido a la gran cantidad de núcleos que posee.
Complejidad de los núcleos	Posee núcleos altamente complejos, de gran capacidad y tamaño	Posee núcleos simples, pequeños y de capacidades acotadas.

	VICERRECTORADO DOCENTE	Código: GUIA-PRL-001
	CONSEJO ACADÉMICO	Aprobación: 2016/04/06
Formato: Guía de Práctica de Laboratorio / Talleres / Centros de Simulación		

CONCLUSIONES:

Concluimos con la realización del trabajo para obtener conocimientos y confirmar lo visto en clases

RECOMENDACIONES:

Recomendamos realizar la práctica para poder resolver problemas a futuro y adquirir nuevos conocimientos.

Nombre de los estudiantes: BRYAM BARRERA-HENRY GUAMAN-WILMER DURAZNO

Firma del estudiante jefe de grupo: _____