

Fundamentos de Arquitectura de Computadores

Relación de Problemas Extra

1. ¿Cuál es la representación IEEE754 en simple precisión del número -317.187510? Indique la respuesta en hexadecimal.

$$N = C39E9800$$

2. ¿Qué número decimal representa el IEEE 754 93D00000?

$$N = -5.250658185 \cdot 10^{-27}$$

3. Calcule la representación interna en formato IEEE754 de los siguientes números:

- a. $16.53 \cdot 10^{18} \rightarrow 5F65665B$
- b. $-1756.48978 \cdot 10^{-12} \rightarrow B0F168FD$
- c. $-896.758 \cdot 10^{-5} \rightarrow BC12ECC2$
- d. $6875.125657 \cdot 10^8 \rightarrow 532012F1$

4. Indique de forma razonada el valor decimal de los siguientes números hexadecimales que representan números en coma flotante en el estándar IEEE 754 de 32 bits:

- a. $0xFF800000 \rightarrow$ representa menos infinito
- b. $0x40E80000 \rightarrow 7,25$

5. Encuentre el número decimal cuya representación en formato IEEE 754 en precisión simple, compactada en hexadecimal es C19E0000

$$\text{Solución} = -19.75$$

6. Calcular el error, en valor absoluto y relativo, que se comete al representar el número decimal 291.072 en formato IEEE 754
7. Sean los dos formatos de representación de números siguientes:

Formato 1: coma fija en complemento a 2, 13 bits con la coma situada a la izquierda del bit 5, es decir, con 7 bits para la parte entera y 6 bits para la parte fraccionaria.

Formato 2: formato de coma flotante, 12 bits, con exponente sesgado a 8 y mantisa en signo-magnitud, con bit implícito a la derecha de éste.

- a. Represente en ambos formatos los números $A = 31,72$ y $B = -0,35$
- b. Realice paso a paso la suma $A+B$ para ambos formatos. Para coma flotante utilice dos bits de guarda: dos bits menos significativos para redondear al número más próximo (utilizar en la suma los bits 8 y 9 de la mantisa, que no serán almacenados posteriormente).
- c. Determine los errores absoluto y relativo cometidos en la operación anterior.

Fundamentos de Arquitectura de Computadores

8. El contenido en hexadecimal de dos datos, en precisión sencilla, representado en notación IEEE 754 es: $X = B3B4\ 0000$; $Y = 33A0\ 0000$.
 - a. Reproducir las operaciones que efectuaría el computador (en binario o hexadecimal) para obtener: $X+Y$, $X-Y$, $X \cdot Y$, X/Y .
9. El contenido en hexadecimal de dos datos, en precisión sencilla, representado en notación IEEE 754 es: $X = A7F0\ 0000$; $Y = 2760\ 0000$
 - a. Reproducir las operaciones que efectuaría el computador (en binario o hexadecimal) para obtener $X+Y$
 - b. Reproducir las operaciones que efectuaría el computador (en binario o hexadecimal) para obtener $X \cdot Y$
 - c. ¿A qué número decimal corresponde X ?
10. Sea el número $A = 49.7432 \cdot 10^{-7}$
 - a. ¿Cuál es la representación interna en simple precisión según la especificación IEEE-754? (dar el resultado en hexadecimal empaquetado)
 - b. Si otro dato B , también es simple precisión IEEE 754, en hexadecimal empaquetado es $B = 59F3\ 125F$ ¿Cómo calcularía internamente y qué resultado obtendría el computador al efectuar $A+B$?
 - c. ¿Qué valores puede tomar el exponente de B para que $A+B = A$?
11. Resuelve las siguientes cuestiones de representación numérica:
 - a. Averigua cuántos números pueden representarse con 8, 10, 16 y 32 bits y cuál es el número más grande que puede escribirse en cada caso.
 - b. Dados dos números binarios: 01001000 y 01000100 ¿Cuál de ellos es el mayor? ¿Podrías compararlos sin necesidad de convertirlos al sistema decimal?
 - c. Expresa en el sistema decimal las siguientes cifras hexadecimales: 2BC516, 10016, 1FF16
 - d. Convierte al sistema hexadecimal los siguientes números decimales: 351910, 102410, 409510
 - e. Convierte a hexadecimales los siguientes números binarios: 1010100101011101010, 111000011110000, 1010000111010111
 - f. Convierte a binario los números hexadecimales siguientes: 0x7A5D, 0x1010, 0x8F8F
 - g. Representa en todos los formatos de coma fija los números siguientes, indicando la longitud de palabra necesaria en cada caso: 22, 255, -31, 0, -3675
12. Realiza las siguientes operaciones en aritmética binaria:
 - a. 0001 1000 + 0111 1001
 - b. 0110 1110 – 0110 0011
 - c. 0100 0000 * 1100 0011
 - d. 0101 1010 / 0001 0001
 - e. 0xBE – 0xA8
 - f. 0x8A4 + 0xFE0
13. Siguiendo el formato de coma fija en complemento a 2, con 12 bits, 7 para la parte entera y 5 para la decimal:
 - a. Representa los números $A = 31,72$ y $B = -0,35$
 - b. Realiza la operación $C = A + B$
 - c. Determina los errores absoluto y relativo cometidos en la operación

14. Imagine un computador de palabras de 16 bits, cuyo contenido de memoria es el siguiente:

Dirección	Contenido
0000	7AC4
....	
0007	65C9
....	
0039	0700
003A	607D
003B	2D07
003C	C0000
....	
54C2	D7A2
....	
FFFF	3FC4

Si la instrucción con código 0x0700 consiste en cargar en el acumulador (registro AX) el dato que hay en la dirección de memoria apuntada por el registro BX (cuyo contenido es 0x54C2)

- ¿Qué microoperaciones se realizarán durante la fase de captación de la instrucción?
 - ¿Qué microoperaciones se realizarán durante la ejecución de la instrucción?
15. Realizar un programa en 8085 para sumar dos números desde los puertos de entrada 00 y 01; almacenar el resultado en el registro C. Realizar una tabla con los valores de PC, SP, IR y los registros A, B y C durante la ejecución de dicho programa.
16. La CPU en un computador de longitud de palabra de 16 bits dispone de los siguientes elementos: Registro de dirección de memoria (DM), registro de memoria (RM), Contador de programa (PC), puntero de pila (SP), Registro de instrucción (IR), conjunto de registros (R0 a R7), y Registro interno auxiliar (Ra). Suponga que:

* La instrucción máquina de carga LDAX R3 (código A705) realiza la transferencia del dato almacenado en la posición de memoria indicada por el registro R3 hacia el registro R0 (que actúa de acumulador)

Existe el siguiente contenido inicial:

Instrucción: M(49A0) = A705
M(68A1) = 1C22
R3 = 68A1

Realice una tabla donde se indiquen las distintas microoperaciones que se realizan al ejecutar la instrucción de la posición 370A de memoria y los contenidos (cambios) en los registros correspondientes.

17. Un sistema de memoria de dos niveles tiene un tiempo medio de acceso de 12 ns. El nivel superior de la jerarquía tiene una tasa de aciertos del 90% y un tiempo de acceso de 5 ns. ¿Cuál es el tiempo de acceso del nivel inferior del sistema de memoria?

$T = 75\text{ns}$.

18. Sea un computador de 32 bits con una memoria caché de 512 KB, líneas de 128 bytes y un tiempo de acceso de 5 ns. La caché es asociativa por conjuntos de 2 vías y se emplea la política de reemplazo LRU. Se pide:

- Indique el número de líneas y de conjuntos de la memoria caché del enunciado → 4096 líneas y 2048 conjuntos
- Indique de forma razonada el tamaño de los bloques que se transfieren entre la memoria caché y la memoria principal → 128 bytes
- Si el tiempo para transferir un bloque de memoria principal a caché es de 200 ns y la tasa de aciertos de la caché es del 90%, indique el tiempo medio de acceso al sistema de memoria en este computador → 25 ns.

19. Calcular la capacidad de almacenamiento total en bits que se necesita para implementar una memoria caché asociativa por conjuntos de 2 vías de 64 Kbytes de datos, bloques de 4 palabras y direcciones de 32 bits. Considerar que cada bloque de la caché necesita un campo de etiqueta (del tamaño adecuado) y un campo de validez (de 1 bit); ignore el bit de suciedad.

Solución = 584 Kbits

20. Repita el ejercicio anterior suponiendo que la caché es asociativa por conjuntos de 4 vías.

- ¿Qué cantidad de almacenamiento se necesita? Solución = 588 Kbits.
- ¿Qué conclusión puede extraer a la vista de los resultados? Solución = A medida que se aumenta la asociatividad se necesitan más bits para almacenar el tag y por lo tanto se necesita más cantidad total de bits para implementar la caché.

21. Un computador tiene una unidad de memoria de 65000 posiciones con una longitud de palabra de 16 bits y una memoria caché de 1000 posiciones. La memoria caché utiliza correspondencia directa, con un tamaño de partición de 4 palabras.

- ¿Cuántos bits hay en los diferentes campos del formato de dirección? Etq: 6 bits, Partición: 8 bits; Palabra: 2 bits.
- ¿Cuántas particiones contiene la memoria caché? 256 particiones.

22. Suponga que una caché tiene un tiempo de acceso (tiempo de acierto en caché) de 10 ns y una tasa de fallos del 5%. Si realiza un cambio en la caché se disminuye la tasa de fallos al 3% pero se incrementa el tiempo de acierto en caché a 15ns. ¿Bajo qué condiciones este cambio supondría una mejora de las prestaciones, es decir, un tiempo medio de acceso a memoria menor?

Solución = Tiempo > 252,5 ns.

23. Un computador tiene una memoria principal de 1MB y una memoria caché con 16 marcos de 64 bytes cada uno.

- Determinar el formato de la dirección física, especificando el número de bits que ocupa cada uno de los campos para caché directa, asociativa y asociativa por conjuntos de 4 vías.
- Calcular el número de bits necesarios para implementar la caché en cada uno de estos casos incluyendo datos y etiquetas. (obviar los bits de validez, etc.).
Sol: 1044B, 1052B, 1048B.

24. Se desea fabricar un disco duro con una capacidad de al menos 30 GB. Si la tecnología empleada para fabricar los discos permite sectores de 1024 bytes, 2048 sectores por pista y 4096 pistas por plato, ¿Cuántos platos se necesitan?

Solución = Al menos 4 Platos

25. Un disco duro de un plato gira a 15.000 RPM y dispone de 1024 pistas, cada una con 2048 sectores. La cabeza del disco comienza en la pista 0 (las pistas se numeran de la 0 a la 1023). En ese momento el disco recibe una petición para acceder a un sector aleatorio en una pista aleatoria. Si el tiempo de búsqueda de la cabeza del disco es de 1 ms por cada 100 pistas que se recorren:

- ¿Cuál es el tiempo medio de búsqueda? → 5,115 ms.
- ¿Cuál es el tiempo de transferencia de un sector? → 1,95 microsegundos

26. Sea un monitor con una resolución de 1.024 x 768 píxeles, 65.536 colores (se emplean 16 bits para especificar el color) y entrelazado. Además, su frecuencia de refresco es de 70 Hz.

- Determine el tamaño de la memoria de video y el ancho de banda necesario.
→ 1.572.864 bytes; 55.050.240 bytes/s
- Si el monitor emplease una resolución de 1.280x1.024 píxeles, con 32 bits por píxel, sin entrelazado y frecuencia de refresco de 100Hz, determine los dos valores anteriores. → 5.242.880 bytes; 524.288.000 bytes/s.

27. Sea un disco de cabezas móviles con 16 superficies, 5000 pistas por superficie, 40 sectores por pista y 640 bytes cada sector. De toda esta información, el 80% es la información neta. La velocidad de rotación es de 6000 RPM.

- Calcule la capacidad neta del disco. → 1.562,5 MB
- Obtenga su velocidad de transferencia. → 2.560.000 bytes/s

28. DMA con un tiempo de iniciación de 1000 ciclos, un tiempo de tratamiento de la interrupción de 500 ciclos y un tamaño medio de transferencias del disco de 8KB. Suponga una rutina de interrupción para un disco duro que requiere 5000 ciclos de reloj para ejecutarse. Si el código necesario para la inicialización de DMA requiere 15000 ciclos de reloj, en cada operación de DMA se trasfiere 1KiB, el procesador funciona a 1GHz y el disco ofrece una velocidad de transferencia media de $2 \cdot 2^{20}$ Bytes/s, se pide:

- El porcentaje de tiempo que la CPU está ocupada atendiendo E/S si el porcentaje de utilización del disco es del 100% → 4,096%

Fundamentos de Arquitectura de Computadores

- El porcentaje de tiempo que la CPU está ocupada atendiendo E/S si el porcentaje de utilización del disco es del 25% $\rightarrow 1.024\%$

29. Calcular el ancho de banda de un bus de 32 bits con una frecuencia de trabajo de 200 MHz y una latencia inicial entre operaciones de 5 ns.

Solución: $\text{AnchoBanda} = 400 \text{ MB/s}$

30. Suponga un protocolo de bus que requiere de 10 ns. Para que los dispositivos realicen sus peticiones, 15 ns. para el arbitraje y 25 ns. para completar cada operación. ¿Cuántas operaciones por segundo se pueden realizar?

Solución = 20 M-operaciones por segundo

31. Se dispone de un sistema formado por un disco duro que trasfiere datos en bloques de 4 palabras a una velocidad de 4MB/s y un procesador que funciona a 500MHz. Suponed que el disco duro está siempre ocupado. Determinar la porción de tiempo de CPU que se consume en E/S en cada uno de los siguientes casos:

- Usando E/S programa en la que cada comprobación del dispositivo consume 400 ciclos de reloj. $\rightarrow 100\% \text{ CPU}$
- Usando E/S por interrupciones en la que la sobrecarga de cada transferencia incluida en la interrupción es de 500 ciclos de reloj. $\rightarrow 25\% \text{ CPU}$
- DMA con un tiempo de iniciación de 1000 ciclos, un tiempo de tratamiento de la interrupción de 500 ciclos y un tamaño medio de transferencias del disco de 8KB. $\rightarrow 0.15\% \text{ CPU}$

32. Tenemos un computador cuyo procesador trabaja con un reloj de 1 GHz y queremos calcular la sobrecarga que sufre el procesador al realizar una operación de Entrada/Salida por DMA con un disco duro.

Cada vez que se programa una transferencia por DMA (se necesitan 2000 ciclos de reloj para ello) el disco duro transfiere directamente a memoria un bloque de 8kB, siendo la velocidad de funcionamiento del disco de 8MB/s.

Cuando acaba la transferencia de un bloque, el procesador recibe una petición de interrupción. El procesador necesita 1000 ciclos de reloj en total para detectar la interrupción, identificarla, saltar a la rutina de atención correspondiente y ejecutar dicha rutina.

Conviene recordar que la sobrecarga que sufre el procesador en una operación de E/S es el porcentaje de tiempo que le dedica a la operación de E/S frente al tiempo total que tiene.

$\text{Sobrecarga} = \frac{t\text{-programacionE/S} + t\text{-interrupcion}}{\text{tiempoTotal}} = 0.29\%$