

Circuits lògics

Els circuits lògics són components electrònics fonamentals en l'electrònica digital que s'utilitzen per realitzar operacions lògiques i aritmètiques. L'element principal i més bàsic del que estan compostos són les portes lògiques.

Aquests circuits són la base de la majoria dels dispositius electrònics que utilitzem avui dia, com ara ordinadors, telèfons mòbils, televisions i molts altres.

Combinacionals vs. Seqüencials

Hi ha dos tipus de circuits lògics.

Els circuits combinacionals realitzen càlculs basats només en les entrades actuals, sense emmagatzemar cap estat intern. En canvi, els circuits seqüencials emmagatzemen informació i tenen un estat intern, que es pot canviar en funció de les entrades i de l'estat actual.

Flip-flop

Són elements clau en els circuits seqüencials. Són dispositius que poden emmagatzemar un bit de dades i canviar el seu estat quan es rep un senyal de rellotge.

Clock

El senyal de rellotge és una senyal periòdica que sincronitza les operacions en circuits seqüencials per tal d'evitar perdre'n el control i que les dades siguin incoherents.

Defineix el ritme a què es realitzen les operacions i les actualitzacions d'estat.

Els canvis d'estat es produeixen només quan el senyal d'horari fa una transició, i no de manera immediata com en un circuit asíncron.

Flip-Flop RS

Té dues entrades principals, R (Reset) i S (Set), que permeten canviar l'estat del flip-flop.

Quan S està actiu posa l'estat del flip-flop a 1.

Quan R està actiu posa l'estat del flip-flop a 0.

Si S i R estan actius alhora es produeix un estat d'instabilitat, de manera que evitem aquesta situació.

Pel que fa a les sortides, Q retorna l'estat del flip-flop i Q' un valor contrari a l'estat del flip-flop.

Per tant, Q i Q' retornen valors oposats.

Exemple del funcionament del Flip-Flop RS amb rellotge:

https://github.com/xbaubes/SMX/blob/main/MP5-Xarxes-locales/Sistemes-numeracio/Circuits-logics_SR_Flip-Flop.gif

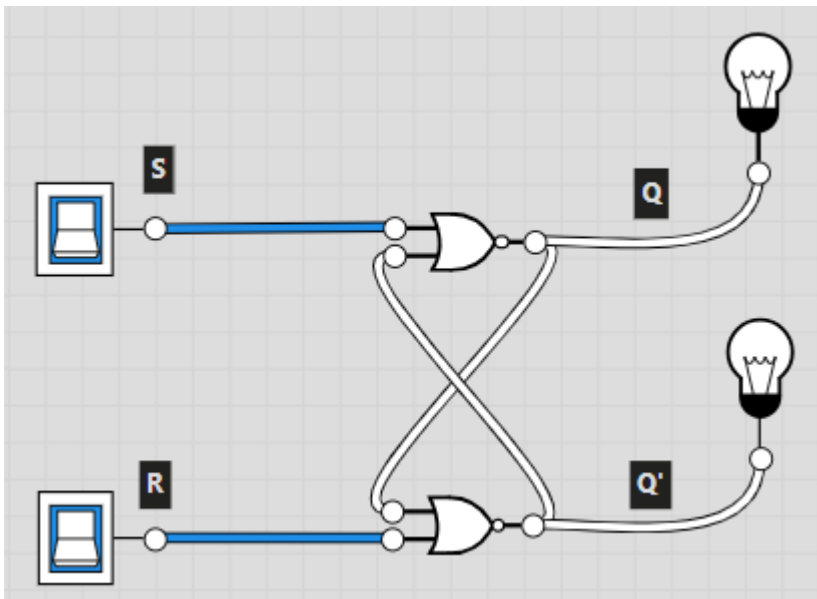
ACTIVITATS

Per realitzar aquestes activitats usarem Logicly: <https://logic.ly/>

- 1) Crea un circuit que compleixi la següent taula de veritat:

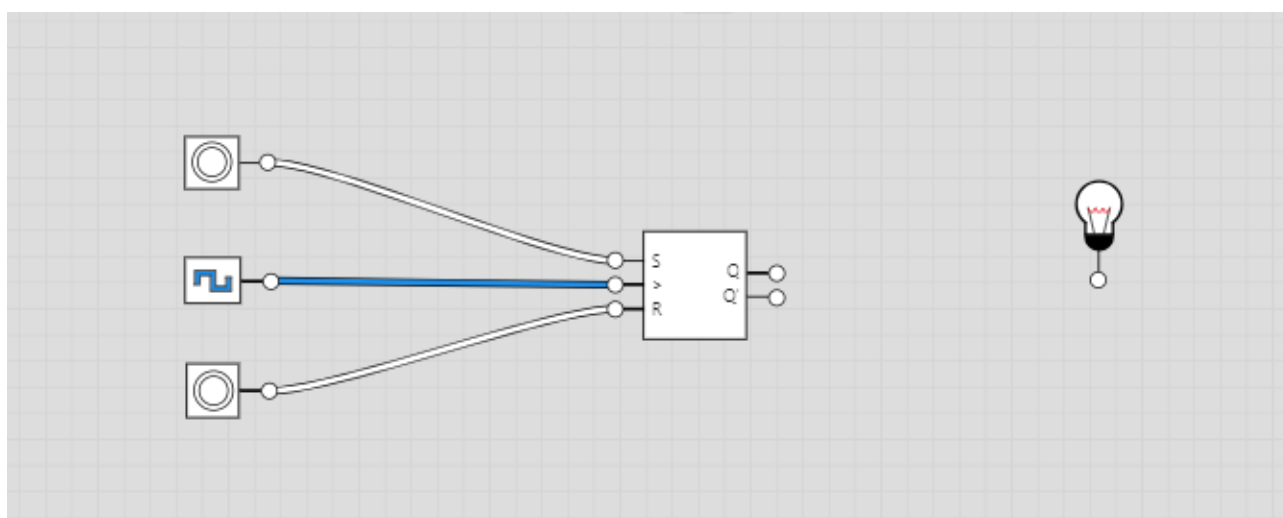
A	B	C	out1	out2
0	0	0	0	0
0	0	1	0	0
0	1	0	0	1
0	1	1	0	0
1	0	0	0	0
1	0	1	0	0
1	1	0	1	1
1	1	1	0	0

- 2) Aquesta és l'estructura interna de portes lògiques del Flip-Flop RS.
Fes-ne la taula de veritat i explica-la. Investiga el funcionament de la porta NOR.



- 3) Usant un Flip-Flop SR, fes que quan un interruptor es premi, la bombeta s'encengui i quan es premi l'altre, s'apagui. Ha de complir la següent taula de veritat:

Q	Q'	out	
0	0	0	inestable
0	1	0	
1	0	1	
1	1	?	inestable



BIBLIOGRAFIA I WEBGRAFIA

«Electronics Hub». <https://www.electronicshub.org/sr-flip-flop-design-with-nor-and-nand-logic-gates/>

«Geeks For Geeks». <https://www.geeksforgeeks.org/sr-flip-flop/>

«Java T Point». <https://www.javatpoint.com/sr-flip-flop-in-digital-electronics>



Autor: Xavier Baubés Parramon

Aquest document es llicència sota Creative Commons versió 4.0.
Es permet compartir i adaptar el material però reconeixent-ne l'autor original.