合肥工业大学试卷(试卷_A)

2014 ~2015 学年 第<u>二</u>学期 课程代码 0521112B 学分 4 课程名称 计算机组成原理 命题教师 郭骏、陈田 教研室主任审批签名 8 2015-6-9 考试日期 2013 级计算机 考试班级 数学班号 学生姓名 12. 在基数为4的浮点数中,阶码加1时,为了保持数值不变,用二进制表示的尾数应 一、选择题 (每小题 2 分, 共 30 分) C. 右移1位-B. 左移2位 1. 汇编语言和操作系统是在 为 开始使用。 13 / 通常CPU响应 DMA 请求的时间是 B. 一条指令执行结束后 A. 第一代计算机 、 B. 第二代计算机 C. 第三代计算机 D. 第四代计算机 A一条指令取出后 D.任意时刻 下列说法正确的是 一次访存结束后 禁机器主存按字节编址,转移指令采用相对寻址,由三个字节组成,第一字节为操作码字段,第 A 半导体 RAM 的信息可读可写,并且断电后仍然能够保持信息 三字节为相对位移量字段。假定取指令时,每取一个字节 PC 自动加 1。若某转移指令所在主 B. 半导体 RAM 是易失性存储器,但是静态的 RAM 是不易失的。 存地址为 2001H, 相对位移量字段的内容为 00 13H, 则该转移指令成功转以后的目标地址 为动态 RAM 是一种破坏性读出的存储器,因此这种存储器无法保存信息 D闪存是一种只读存储器 D.2017H 3 在盘组中。各个盘片记录面上相同磁道组成的一个存储区 C 2016H B.2015H 15. 在微指令格式设计过程中,有8个互斥型的微命令被分配到一组,当该组采用字段直接编码方法 C磁道 A扇区 3. 一台计算机字长为 16 位, 主存容量 64KB,若按字编址, 其最大寻址范围是 表示时、微指令格式的相关字段至少需要 B 64KB 5、假定主存按字节编址, cache 共有 64 行, 采用 4 路组相联映射方式, 主有块大小 内订 6. 计算机中增加高速缓冲存储器 cache 主要目的是 A.扩大访问容量 C.扩大容量提高访存速度 7 DRAM 的刷新是以 二、填空题 (每空1分,共10分) A.存储单元 8. Cache 地址映像方式中, 若主存中的任何 1. 假设一个同步总线的时钟频率为50MHz,总线宽度为32位,该总线的最大数 若要将该总线的带宽提高一倍,可以 D.混合映像 B.全相联映像 C. 组相联映像 A.直接映像 2. 集中式总线判优方式有 9. 某定点整数 16 位, 含 1 位符号位, 补码表示,则能表示的最太正整数和最小负数分别为 3. 假设 CPU 每次访存时只访问 Cache, 如果命中率 H 为 0.85, cache 存取周期 Tc 为 Ins, 主存存取周 B. 216, -216 A. 216-1. -(216-1) 期 Tm 为 20ns,则平均访存时间为 D. 215, -(215-1) C. 215-1. -215 4. 将你学号的后四位当成 16 进制数,则其对应的二进制 将上述二进制数循环右移 4 位后对应的 16 进制数为人 步骤不需要。 10. 在浮点数乘法运算过程中,下列 5. 中断隐指令是由 __ 自动完成的,其功能是 D. 舍入处理 B. 尾数相乘 C. 规格化 A. 对阶 务程序入口地址。 11. 在机器数中: 零的 表示形式是唯一的。 D. 原码和补码 A. 原码和反码 C. 太四和移码 B. 补码和移码

注

题

超

过

装

订

合肥工业大学试卷(试卷A)

2014 ~ 2015 学年 第二 学期 课程代码 05211128 学分 4 课程名称 计算机组成原理 命题教师 郭骏、陈田 教研室主任审批签名

注

学号

教学班号

2013 级计算机 考试日期 考试班级

三、是非题 (正确的打 J, 错误的打×) (每小题 1 分, 共 10 分)

- () 1. 翻译程序有三类,都属于系统软件,分别是汇编程序、编译程序、解释程序。
- () 2. 芯片集成度的提高受到了物理极限的制约,同时功耗、线延迟等因素也是限制芯片集成度发 展的重要因素。
- () 3. FPGA 是一种固件,是一种具有软件特性的硬件,它既具有软件的设计灵活性特点,也具有 硬件的快速性特征。
- () 4. 闪存的读取速度与 DRAM 相近,是磁盘的 100 倍左右;写数据(快擦-编程)则与硬盘
- () 6. 在定点运算中产生溢出的原因是运算过程中最高位产生了进位或借位。
- () 7. CPU 响应 DMA 后,不需要中断现行程序、进行断点保护等工作。
- () 8. 微程序控制器执行程序的速度比组合逻辑控制器快。
- () 9. CISC 机采用组合逻辑控制器

五、(10分) 用 8K×8 位的 EPROM 芯片组成 32K×16 位的只读存储器,试问:

系统具备 56 种操作,操作码位数固定,具有直接、间接、立即、相对四种寻址方式。请回

- (1) 画出一地址指令格式并指出各字段的作用:
- (2) 该指令直接寻址的最大范围:
- (3) 一次间址的寻址范围:
- (4) 相对寻址的位移量(补码)范围。

合肥工业大学试卷(试卷_A_)

考

注

题 内 订

装订线左

			THE STATE OF THE S		X	上如明从写】控制信号 -YY 为输出控制
			汲按 L1→L2→L3→ L4 降序排列,	现要 九、(10分)已知某模型	机的结构如下所示,其中 WXX 为 CPU	内部器件写入控制信号,rXX 为输出控制 引信号;XXOE 是输出使能信号。加法指令
		L4, 南与出合中断源的屏蔽 引源请求中断的时刻,画出 CP	字。若中断服务程序的执行时间为 2 [[地行程序的轨迹	UPS, 信号; XX_KU 万土仔和2	,为双字节指令,其功能为将 R0 中的	数据与 addr (主存地址, 8位)所指主存
	- 11-5-14-24 (4.14.) 1-20.1	W H W I WILLIAM ISSUE WELL OF	O IVITELL HINDE	单元中的数据相加后存	到 R1 中。主存按字节访问(即访存	一次存取一个字节)。请分析控制器完成
		†			令需发出的控制信号,续填下表。	
中断源	屏蔽字	14服务		X.V	WHAR MAR	地址总线
		1.3服务		XXX M	add WAAR RAR	
L1		L1服务 -	•	(45) # - 1	sub PC	DE M.H.
L2 L3		0 10 20 30 40	50 60 70 80 90 100 110 120	-1/2	7 1 1	
L4		t.	:. t.	TAN T	WPC PC	PC+1 数据总统
			同时请求	A(273)	B(2(3))	WIR
			- 1	WAT I	IR IR	IN OUT
(8分) 已知	x=0 10011, v=0 11	001. 用补码一位乘法 (Boot	h 法) 求[x*y]* (要求写出计算进	V	微程序控制器	
. (0), , ,			, F/X	T	RI TOTAL	IN_RD TOUT_WR
			-1/-7	who were	₩R1↑ 控制信号	
			WIN	BHOM	功能	有效控制信号
			[]]	CI	(PC) →MAR	PCOE, wMAR
		*	次 ¹	C2	$M(MAR) \rightarrow 1R, (PC)+1 \rightarrow$	PC M_RD, wlR, PC+1
		X		K/63	指令译码	无
		The state of the state of	1	111	A VI STERNA TO THE	The state of the s
			- 111)		47
			X7. 1			- XX
			- 170x			WELL!