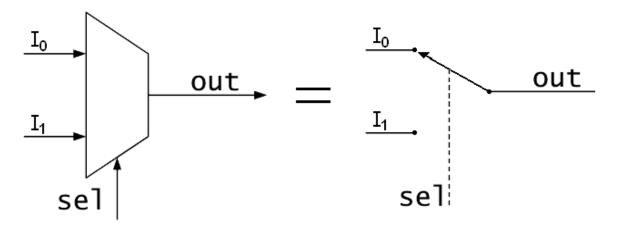


Páx 1 de 7 0200

Nesta sección utilizarás un multiplexor como unha pequena PLD¹ dunha saída. Para comprobar os resultados dos exercicios teóricos en clase...

## Multiplexor.

Tratase de circuítos combinacionais con varias entradas de información  $(I_0..I_n)$  e unha soa saída (out), pola que aparece a información da entrada seleccionada polas liñas de control (sel). Podes comparalo con un conmutador de varias posicións.



wikipedia uploaded by Fresheneesz

Utilizase para poder enviar varios sinais por unha única vía, precisa de un desmultiplexor no outro extremo da liña.

Temos varias clases de multiplexación:

Multiplexación por división de frecuencia.

Multiplexación por división de tempo.

Multiplexación por división de código.

Multiplexación por división de lonxitude de onda.

Estes circuítos combinacionais teñen 2<sup>n</sup> liñas de entrada de datos, sendo "n" as entradas de control, así no multiplexor que usaras máis adiante temos 2<sup>4</sup> = 16 entradas (I0...I15). Tamén ten unha entrada e inhibición (INH) para activar ou desactivar o funcionamento do multiplexor.

Α	В	С	D	INH	SAÍDA
Х	X	X	X	Н	Ningunha
0	0	0	0	0	0
1	0	0	0	0	1
0	1	0	0	0	2
1	1	0	0	0	3

Dispositivos lóxicos programables.

Páx 2 de 7 0200

0	0	1	0	0	4
1	0	1	0	0	5
0	1	1	0	0	6
1	1	1	0	0	7
0	0	0	1	0	8
1	0	0	1	0	9
0	1	0	1	0	10
1	1	0	1	0	11
0	0	1	1	0	12
1	0	1	1	0	13
0	1	1	1	0	14
1	1	1	1	0	15

## **PLD**

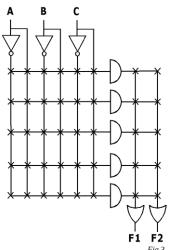
Os PLDs son circuítos integrados ASIC que no seu interior integran unha matriz de portas lóxicas cuxa funcionalidade pode ser programada polo usuario. Internamente non teñen a estrutura dos microprocesadores ou microcontroladores pois non están baseados nunha CPU que lea un programa dunha memoria. Isto significa que non poden substituír aos sistemas baseados en CPU en moitas aplicacións e ademais non son tan versátiles.

Non entanto existen aplicacións onde poden utilizarse con algunhas vantaxe sobre estes, por exemplo a velocidade para resolver problemas simples puramente combinacionais ou secuenciais sinxelos.

A aplicación típica é a de implementar diversas funcións lóxicas, reducindo con este dispositivo todo o circuíto a un único chip e simplificando as conexións.

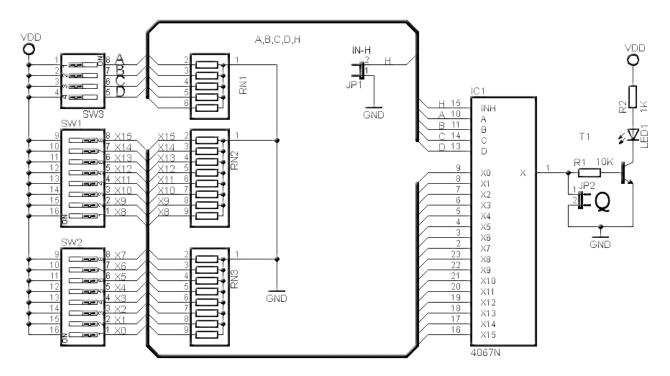
A arquitectura fundamental dun PLD defínese como unha matriz ou Array de conexións AND, seguida por outra OR, nunha delas (ou ambas), e as conexións entre as portas son programables. Figura 3.

Na matriz AND xéranse os produtos das variables de entrada (mintérmos) a partir dos valores directos e negados que proporciona o búfer de entrada, e a matriz OR suma os minitérmos entre si para obter a función desexada.



Páx 3 de 7 0200

Podes usar un multiplexor (Mux), simulando unha pequena PLD de catro entradas e 2<sup>4</sup> = 16 operacións posibles. Utiliza as entradas de control como entrada de datos A,B,C,D, e as entradas I0..I15 como selección das funcións lóxicas minitérmos.

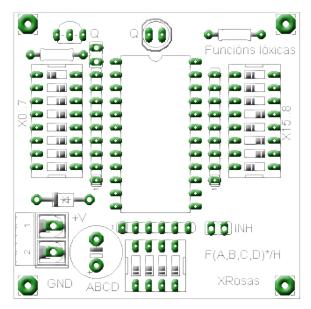


Entradas A,B,C,D no SW3

Entrada de Inhibición (INH) JP1 (tamén podes usala para encadear varios mux.)

Selección das funcións lóxicas nos SW1 e SW2.

Saída (Q) Visual no Led1 ou eléctrica en JP2 (para conectar un dispositivo externos o outro mux).



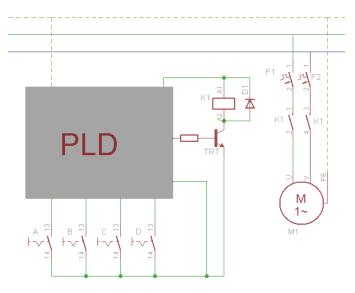
Páx 4 de 7 0200

## Exercicio de exemplo.

Desexamos controlar un motor dende catro (4) interruptores, de tal forma que entre en funcionamento só si están tres (3) e só tres interruptores pechados.

A saída "Q" do PLD (o noso mux) saturará o transistor npn que excitará o relé e activará o motor M mediante os contactos K1.

(D1 díodo volante ou en antiparalelo, ten o cometido de anular a tensión inversa que se produce na desactivación do relé).



Paso 1.

Realiza a táboa de verdade que resolva o problema, e obter a función Q.:

Multiplexor como PLD

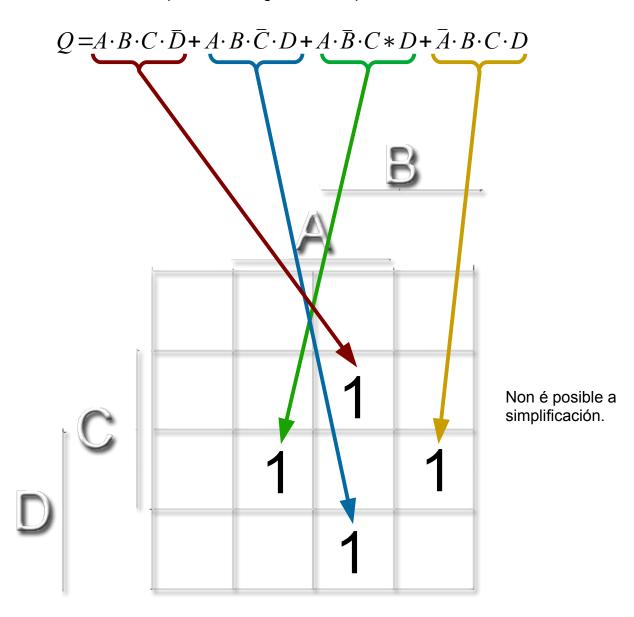
Α	В	С	D	SAÍDA
0	0	0	0	0
1	0	0	0	0
0	1	0	0	0
1	1	0	0	0
0	0	1	0	0
1	0	1	0	0
0	1	1	0	0
1	1	1	0	1
_				
0	0	0	1	0
1	0	0	1	0
1	0	0	1	0
1 0	0	0	1	0
1 0 1	0 1 1	0 0 0	1 1 1	0 0 1
1 0 1 0	0 1 1 0	0 0 0	1 1 1	0 0 1 0
1 0 1 0	0 1 1 0 0	0 0 0 1	1 1 1 1	0 0 1 0

$$Q = A \cdot B \cdot C \cdot \bar{D} + A \cdot B \cdot \bar{C} \cdot D + A \cdot \bar{B} \cdot C * D + \bar{A} \cdot B \cdot C \cdot D$$

Páx 5 de 7 0200

Paso 2.

Utilizando o mapa de Karnaugh, tenta simplificar a función.

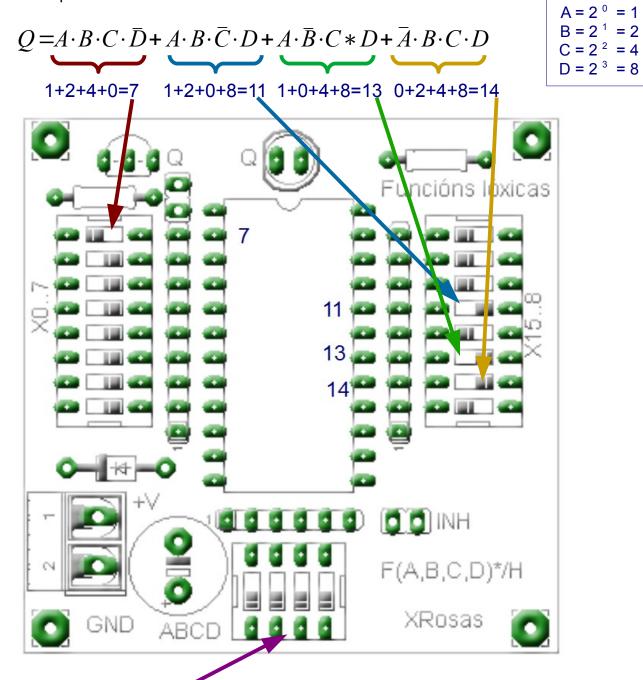


Nota: No caso de ser posible a simplificación, sempre temos que obter cada termo en minitermos

Páx 6 de 7 0200

Paso 3.

pasamos os tremos o seu valor en binario natural para programar os termos nos micro interruptores:



Nos micro interruptores de entrada podes realizar as combinacións da táboa de verdade, para comprobar o funcionamento.

Páx 7 de 7 0200