

Examen Final:

1. Calcule el valor de la tensión de salida V_o .

En el diodo zener: $V_Z=2V$ y $V_\gamma=0,65V$

En los transistores bipolares:

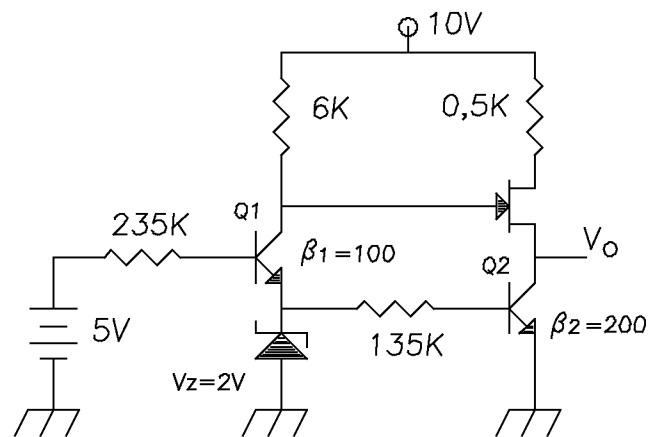
$V_{BE-Activa}=0,65V$

$\beta_1=100$, $\beta_2=200$

En el JFET (Saturación):

$$I_{DS}=I_{DSS} \left[1 - \left(V_{GS} / -V_P \right) \right]^2$$

con $I_{DSS}=8mA$ y $V_P=4V$

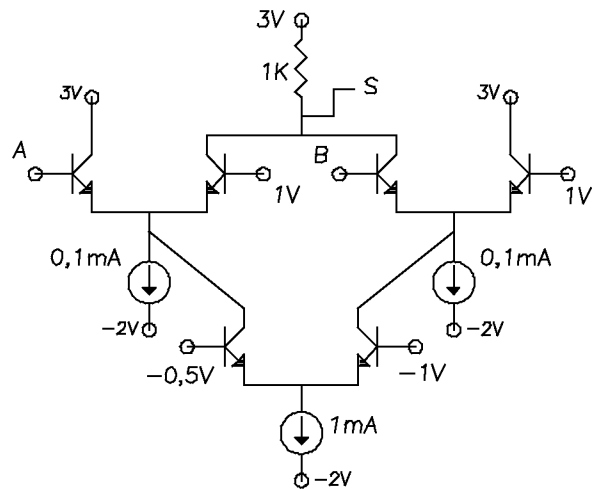
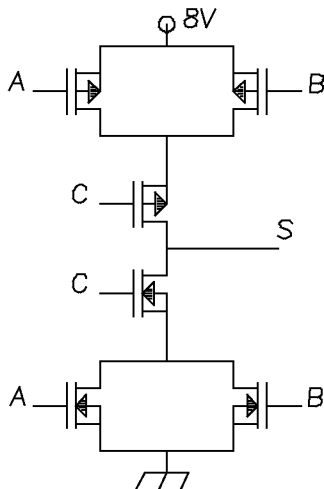


2. Varicap.

3. En las dos puertas lógicas de la figura, realice una tabla de verdad con el valor lógico de la salida.

- En la puerta MOS A, B, y C son entradas.

- En la puerta ECL A y B son entradas, con la asignación "0" $\rightarrow 0,5V$ y "1" $\rightarrow 1,5V$. En la salida la asignación es "0" $\rightarrow 2V$ y "1" $\rightarrow 3V$. En esta puerta ECL muestre además el estado de los transistores, la intensidad que baja por la resistencia de $1K\Omega$ y la tensión en la salida S.



4. Calcule la tensión de salida V_o en función de las entradas V_1 y V_2 .

