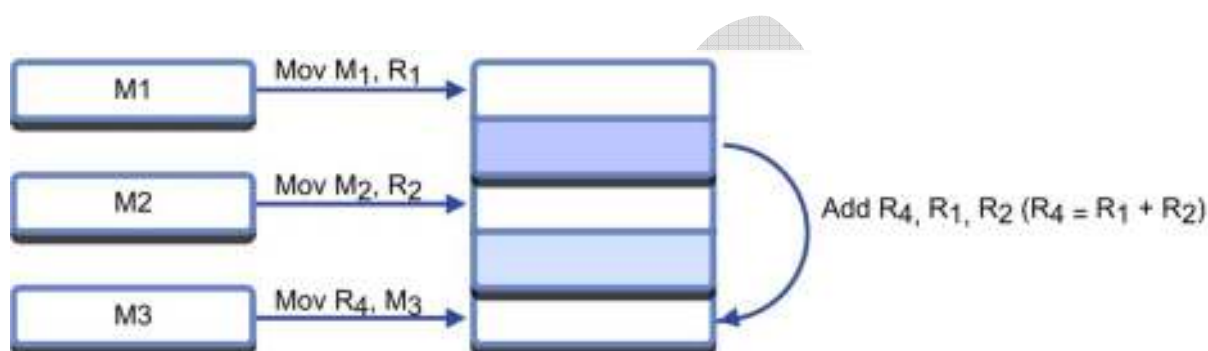


ARM – Cortex M

2.3. Programátorský model

Cortex-M3 CPU je RISC procesor (Reduced instruction set computer - procesor s redukovanou inštrukčnou sadou), ktorý využíva Thumb-2 inštrukčný súbor. Thumb-2 obsahuje zmes 16-bitových a 32-bitových inštrukcií. Obsahuje v sebe inštrukcie jednotaktové, ale i load and store inštrukcie, ktoré sú viactaktové.

Load and store architektúra (načítaj a ulož) T.j. aby mohli byť vykonané inštrukcie, operandy musia byť načítané do súboru registrov procesora, operácia je vykonaná nad týmito registrami a výsledok je uložený späť do pamäte.



Obrázok 7: ARM Cortex-M3 má load and store architektúru.

2.3.1. Registre procesora

Teda celá činnosť programu je zameraná na prácu so súborom registrov CPU. Tento súbor registrov obsahuje **šestnásť** 32-bitových registrov.

ARM – Cortex M



Registre **R0 – R12** sú jednoduché registre, ktoré môžu byť použité na uloženie programových premenných.

Ostatné registre majú špeciálnu funkciu.

R13 – stack pointer , t.j. ukazovateľ zásobníka je prepínaný (banked), čo umožňuje CPU pracovať v 2 operačných módoch. Každý z týchto módov môže používať svoj vlastný samostatný priestor pre zásobník. Teda v CPU môžu byť 2 zásobníky: -main stack
- process stack

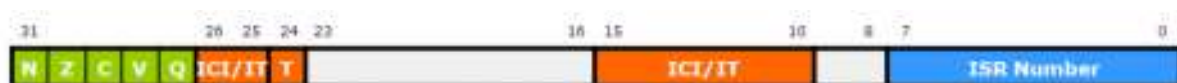
R14 – link register – slúži na uloženie návratovej adresy pri volaní podprogramu, čo umožňuje rýchly prenos riadenia programu do podprogramu a späť. Ak program využíva vnorené volanie podprogramov, kompilátor automaticky ukladá R14 do zásobníka.

R15 – program counter – počítadlo inštrukcií

Obrázok 8: Súbor registrov CPU

Okrem súboru 16 registrov sa v CPU nachádza register nazývaný - **program status register** (register stavu programu). Nie je súčasťou hlavného registrového súboru a je prístupný len cez 2 určené inštrukcie. Obsahuje oblasti, ktoré majú vplyv na vykonávanie inštrukcií.

2.3.2. Program status register



Obrázok 9: Program status register xPSR (APSR, EPSR, IPSR)

Register xPSR možno tiež pristupovať pomocou troch špeciálnych aliasov, ktoré umožňujú prístup do čiastkových rozsahov bitov v rámci xPSR

ARM – Cortex M

Vrchných (najvyšších) 5 bitov sú príznaky inštrukcií a sú aliasované ako **Application Program Status Register** (APSR). Prvé 4 príznaky N, Z, C, V (Negative, Zero, Carry and Overflow) sú nastavované a čistené ako výsledok vykonania inštrukcií. Bit Q je nastavovaný pri niektorých matematických inštrukciách, ak premenná nadobudla jej minimálnu alebo maximálnu hodnotu. Niektoré inštrukcie sú vykonávané len keď podmienka inštrukčného kódu sa zhoduje s príznakmi v APSR. Ak sa nezhoduje, inštrukčný tok sa nenarušuje, ale inštrukcia prechádza plynule cez pipeline ako NOP (prázdna inštrukcia) a tým minimalizuje vyprázdňovanie pipeline.

Bity 26 – 8 sú aliasované ako **Execution Program Status Registers** (EPSR). Obsahuje 3 polia “If then”, “interrupt continuable instruction” a Thumb. Thumb je pozostatok z iných ARM procesorov a v CORTEX-M je vždy nastavený na 1. Inštrukcie Thumb-2 (IBA INŠTRUKCIE THUMB-2), ktoré sa používajú v CORTEX-M, umožňujú vytvárať malé if-then bloky. Ak je splnená podmienka if-then bloku (bity 10-15), nastavené IT pole povie CPU, koľko inštrukcií má vykonať (max. 4 inštrukcie – 2 bity, 25-26).

Thumb-2 inštrukcie väčšinou obsahujú jednocyklové inštrukcie, ale load and store inštrukcie sú viaccyklové a sú teda prerušiteľné. Do príslušných bitov sa zapisuje adresa, v ktorej bude pokračovať load and store inštrukcia po návrate z prerušenia a v ktorom stave vykonávania bola prerušená.

Interrupt Program Status Registers (IPSR) obsahuje identifikáciu aktuálneho vektoru prerušenia (interrupt service routine) – t.j.: informáciu o aktuálnej požiadavke na prerušenie, ktoré je vykonávané.

2.3.3. Operačné módy CPU

Procesor CORTEX-M bol navrhovaný na rýchle a ľahké využívanie Jadra mikrokontroléra a na podporu používania real-time operačného systému (RTOS).

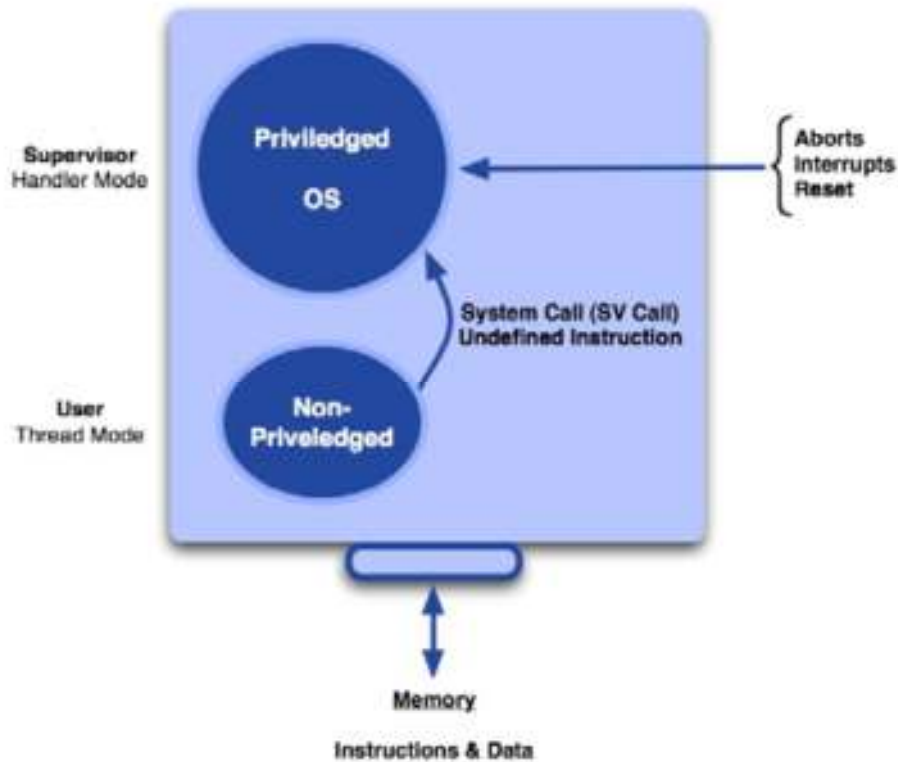
Procesor môže pracovať v 2 módoch:

- **Thread mode**
- **Handler mode**

CPU pracuje v **thread** móde, pokiaľ vykonáva kód bez prerušenia, ale keď nastane nejaká výnimka alebo prerušenie, prepne do **handler** módu

Navyše procesor môže pracovať v **privilegovanom** alebo **neprivilegovanom** režime. V privilegovanom režime má CPU prístup k celému setu inštrukcií a pracuje s main stackom. V neprivilegovanom režime sú niektoré inštrukcie zakázané (napr. inštrukcie prístupujúce k xPSR a jeho aliasom), pracuje s process stackom a navyše prístup k niektorým registrov procesora je zablokovaný.

ARM – Cortex M



Obrázok 10: Módy CPU

Použitie zásobníka môže byť teda nakonfigurované podľa špecifikácie použitého OS alebo programu. Main stack R13 môže byť používaný aj thread (aplikačné programy) aj handler (prerušená, výnimky) módom, ale thread mód môže byť nakonfigurovaný aj na používanie process stack (R13 –banked).

		Operations (privilege out of reset)	Stacks (Main out of reset)
Modes (Thread out of reset)	Handler - An exception is being processed	Privileged execution Full control	Main Stack Used by OS and Exceptions
	Thread - No exception is being processed - Normal code is executing	Privileged/Unprivileged	Main/Process

Obrázok 11: Možnosti použitia módou CPU