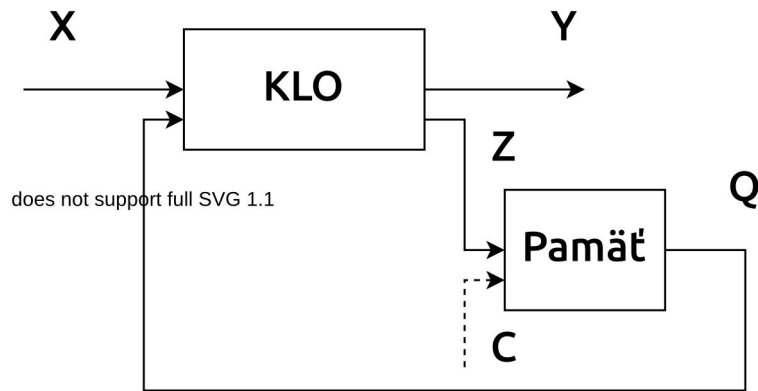


Sekvenčné logické obvody (SLO)

SLO je logický obvod, ktorých hodnoty výstupných premenných závisia od okamžitých hodnôt vstupných premenných a od predchádzajúceho stavu.



x - vstupné premenné
y - výstupné premenné
z - budiace funkcie
q - stavové premenné
c - hodinový signál (synchronizácia)

Stav systému je ucelovaný v jeho pamäti a vyjadruje to, čo sa odohralo na jeho vstupoch v minulosti. Stav systému reprezentuje tzv. vnútorné alebo stavové premenné. SLO:

Synchrónne - vnútorný stav systému sa zmení len po prívode synchronizačného signálu

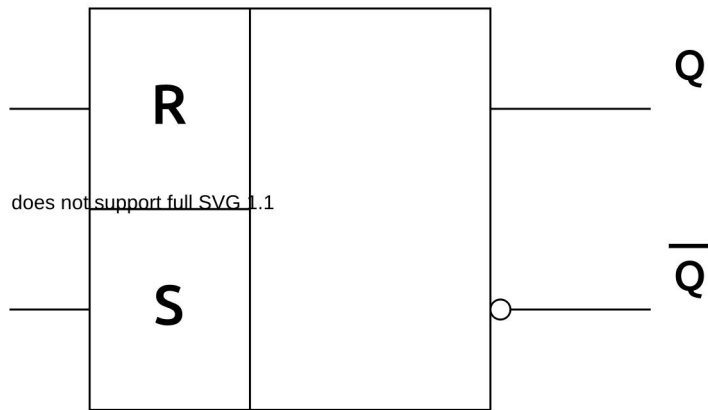
Asynchrónne - vnútorný stav systému a jeho výstup sa zmení po zmene vstupných hodnôt.

Preklápací obvod (PO) - Plní funkciu pamäťového prvku. Je to jednobitová pamäť, schopná zapamätať si 1 alebo 0.

Podľa počtu stabilných stavov delíme PO na:

- Astabilné - Nemá stabilný stav, neustále sa preklápa medzi dvomi nestabilnými stavmi.
- Monostabilné - Má 1 stabilný stav
- Bistabilné - Majú 2 stabilné stavy, z jedného stabilného stavu do druhého stabilného stavu ich možno preklápať vstupom.

RS preklápací obvod - Asynchrónny



Obvod má 2 vstupy a 2 výstupy.

S - Set - Ním sa PO nastavuje do logickej 1 a vstup do stavu $Q = 1$

R - Reset - Nulovanie PO, ak sa na vstup R privedie 1, výstup bude $Q = 0$

Ak na vstupe $S = 0, R = 0 \Rightarrow$ výstup sa nemení

Ak na vstupe $S = 0, R = 1 \Rightarrow$ výstup $Q = 0$

Ak na vstupe $S = 1, R = 0 \Rightarrow$ výstup $Q = 1$

Ak na vstupe $S = 1, R = 1 \Rightarrow$ výstup nieje definovaný, táto situácia nesmie nastať, ide o takzvaný **HAZARDNÝ STAV**

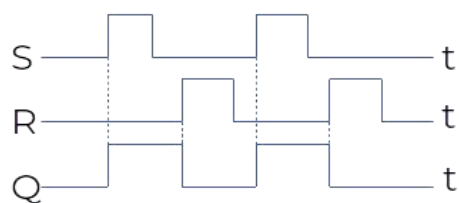
Q_{n+1} - Nasledujúci stav

Q_n - Predchádzajúci stav

Skrátená pravdivostná tabuľka

S	R	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	x

Časový diagram RS PO



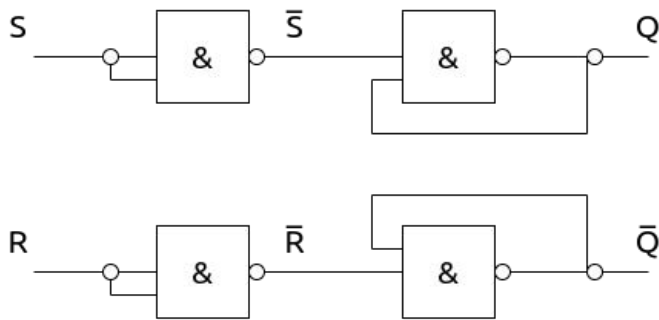
Úplná pravdivostná tabuľka, z nej vieme odvodiť vnútornú štruktúru RS PO

Q_n	S	R	Q_{n+1}	\bar{Q}
0	0	0	0	1
0	0	1	0	1
0	1	0	1	0
0	1	1	x	x
1	0	0	1	0
1	0	1	0	1
1	1	0	1	0
1	1	1	x	x

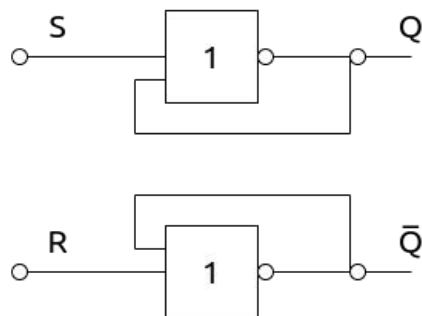
Q_{n+1}		S	R
	0	1	x
Q_n	1	1	x

Q		S	R
	0	1	x
Q	1	1	x

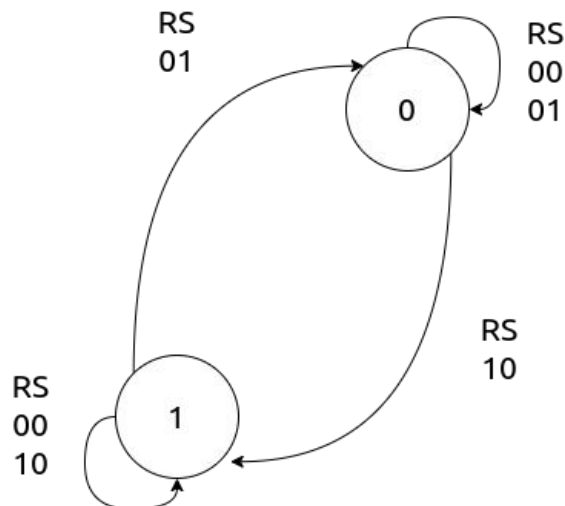
logická sieť RS PO realizovaná NAND



logická sieť RS PO realizovaná NOR



Graf prechodov



Určuje vstupy SR
pri prechode

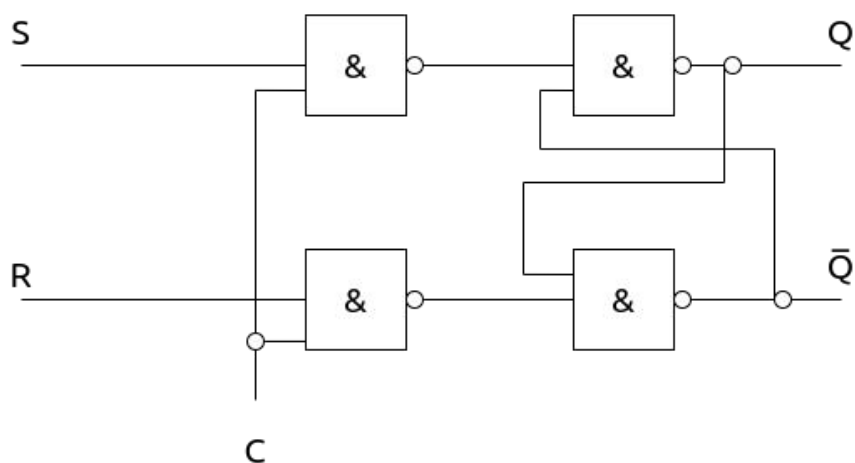
1 -> 0
0 -> 1
1 -> 1
0 -> 0

Vidíme to v úplnej
pravdivostnej
tabulke $Q_n \rightarrow Q_{n+1}$

$$Q_{n+1} = S + \bar{R} * Q_n = \overline{\bar{S} * \bar{R} * Q_n}$$

$$\bar{Q} = R + \bar{S} * \bar{Q} = \overline{\bar{R} * \bar{S} * \bar{Q}}$$

RS PO synchrónny - Doplníme ibvod hodnotami

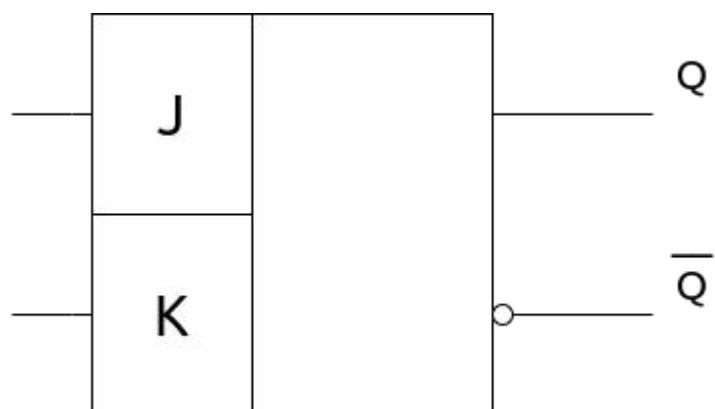


$AC = 0 \rightarrow$ pamäťové správanie (ostáva v predchádzajúcom stave)

$C = 1 \rightarrow$ Podľa pravdivostnej tabuľky

Zmena na výstupe sa udeje so zmenou synchronizačného impulzu.

JK preklápací obvod - Je to vylepšený RS PO bez hazardného stavu



J	K	Q_{n+1}	\bar{Q}
0	0	Q_n	\bar{Q}_n
0	1	0	1
1	0	1	0
1	1	\bar{Q}_n	Q_n

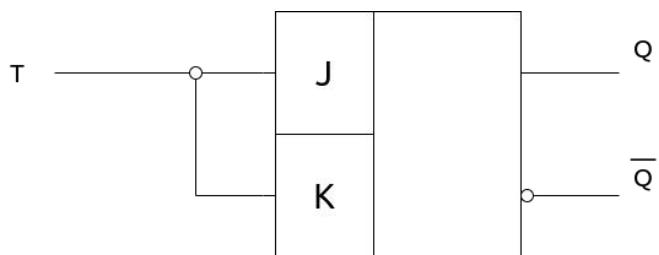
Uplná pravdivostná tabuľka

Q_n	J	K	Q_{n+1}	\bar{Q}
0	0	0	0	1
0	0	1	0	1
0	1	0	1	0
0	1	1	1	0
1	0	0	1	0
1	0	1	0	1
1	1	0	1	0
1	1	1	0	1

! Nenastáva hazardný stav, ale preklopí sa do opačného stavu, ako bol doposiaľ!

T preklápací obvod - Odvođený z JK PO tak, že má prepojené vstupy

Má jediný vstup T, ak sa rovná jednej, preklopí sa do opačného stavu.



Asynchrónny

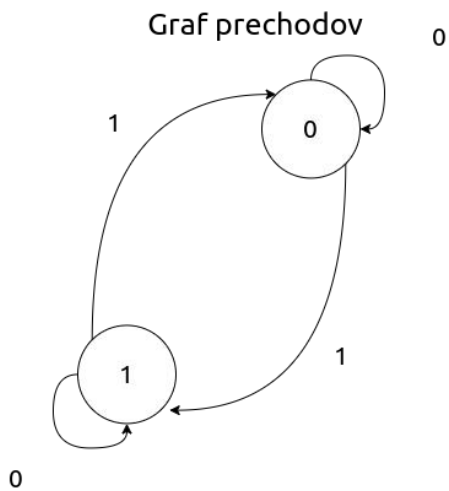
J	K
0	0
1	1

T	Q_{u+1}
0	Q_u
1	$\overline{Q_u}$

Keďže sú vstupy prepojenie
nemôže nastať 01 a 10

Pravdivostná tabuľka odvodená
porovnávacou metódou

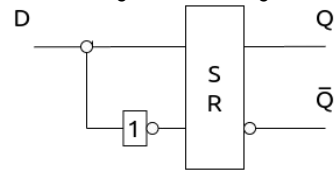
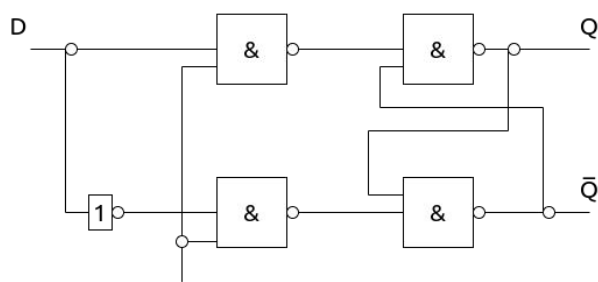
Graf prechodov



Tabuľka prechodov

Q_n	Q_{n+1}	T
0	0	0
0	1	1
1	0	1
1	1	0

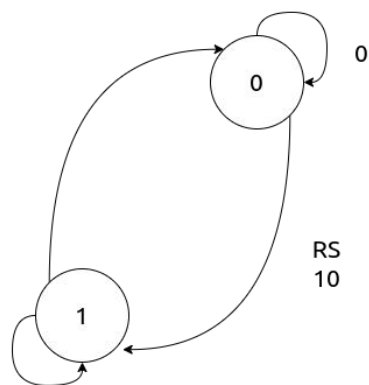
D preklápací obvod - Odvođený z RS PO, používa sa len synchronný



Qu	Qu+1	S = D	R = D
0	0		
1	1		

Kedže sú vstupy prepojené cez invertor => nemože nastať 00 a 11

Graf prechodov



Tabuľka prechodov

Qu	Qu+1	D
0	0	0
0	1	1
1	0	0
1	1	1

Používa sa ako register