

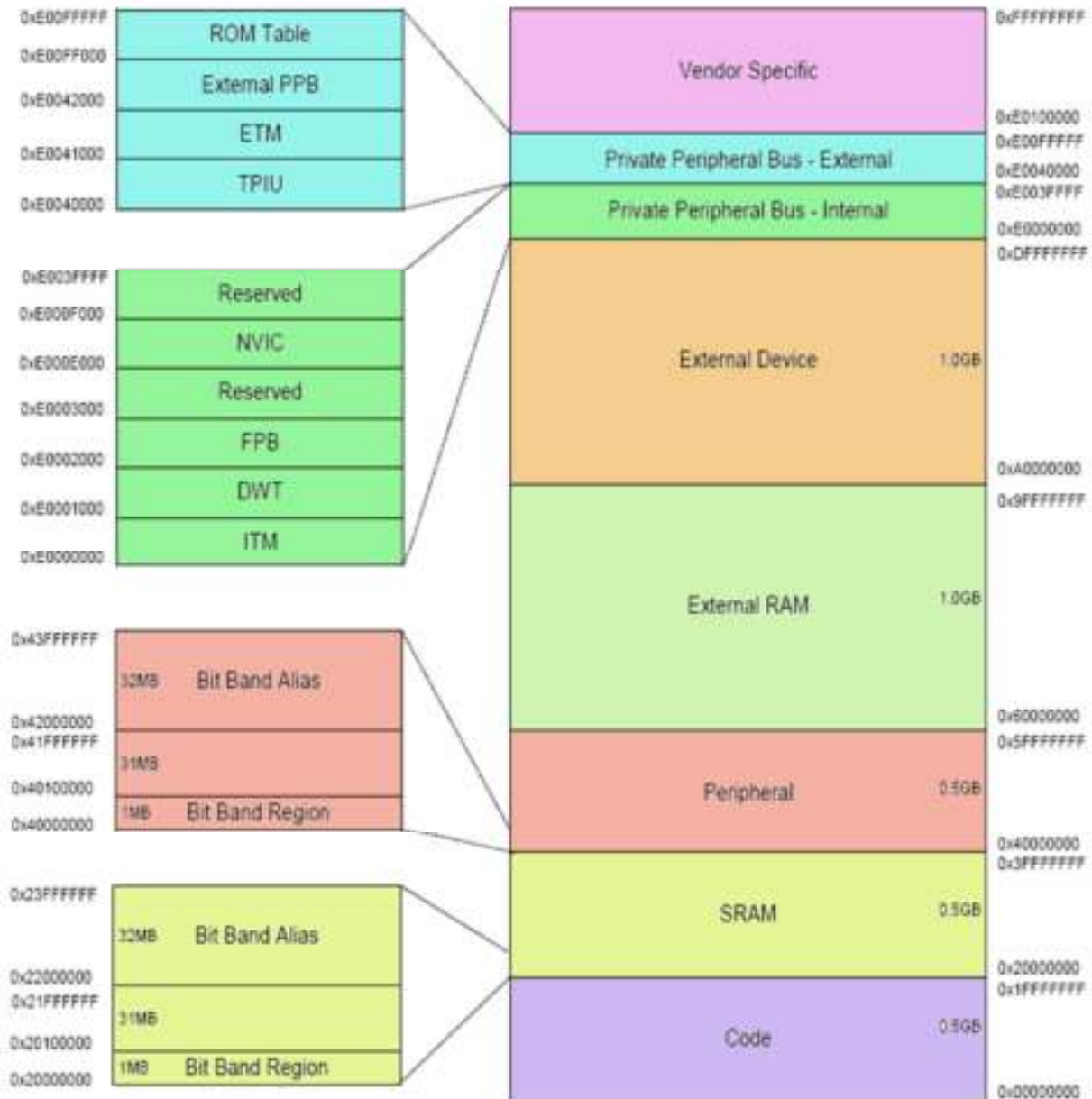
ARM – Cortex M

2.4. Pamäťový model

Cortex-M3 procesor je štandardizované mikropočítačové jadro a ako také má dobre definovaný pamäťový model. Má 32 bitovú adresnú zbernicu. Tým je daná veľkosť pamäte, ktorú môže procesor používať. (1 adresa adresuje 1 Byte)

32 bitov => 2^{32} adres => $2^{32}B = 2^2 \cdot 2^{10} \cdot 2^{10} \cdot 2^{10}B = 2^2 \cdot 2^{10} \cdot 2^{10}KB = 2^2 \cdot 2^{10}MB = 2^2GB = 4GB$

Obsahuje 4GB adresovateľného pamäťového priestoru.



Obrázok 12: Pamäťový model

ARM – Cortex M

4GB pamäťového priestoru má určené oblasti pre kód, SRAM, periférie, externú pamäť a periférie a pre Cortex systémové registre. Tento pamäťový model je spoločný pre všetky zariadenie s jadrom Cortex.

CODE region – 0,5GB – oblasť vykonateľného programového kódu. Môžu tu byť vkladane aj data – napr. konštanty. V tejto časti pamäte modelu býva interná FLASH pamäť.

SRAM region – 0,5GB – oblasť pre spracovávané dáta.

Peripheral region – 0,5 GB – všetky užívateľské periférie poskytnuté výrobcom mikropočítačového systému sú zaradené do tejto oblasti.

SRAM aj Peripheral region obsahujú 1MB bitovo adresovateľnej pamäte používanej techniku, ktorú nazývame bit-banding.

External RAM region – 1GB – externú RAM pamäť – oblasť, ktorá je určená pre dáta.

Vykonávaný programový kód môže byť uložený v CODE, SRAM aj v External RAM, ale odporúča sa ho ukladať v oblasti CODE, pretože procesor má oddelené zbernice, ktoré umožňujú vyberať inštrukcie a pristupovať k dátam súčasne. Teda program vykonávaný zo SRAM alebo external RAM regionu beží pomalšie, lebo inštrukcie sa prenášajú inou zbernicou.

Private Peripheral Bus – obsahuje NVIC, systémový časovač a systémový riadiaci blok.

2.4.1. Pamäťové regióny, typy a atribúty

Z obrázka pamäťového modelu vidieť, že pamäť je rozdelená do jednotlivých regiónov. Každý región má definovaný typ pamäte a niektoré regióny majú prídavné pamäťové atribúty.

Typy pamätí:

- Normal – procesor môže preusporiadať poradie transakcií z dôvodu efektivity alebo vykonať špekulatívne čítanie (používa sa pre programový kód a dáta)
- Device – procesor zachováva poradie transakcií relatívne voči iným transakciám do Device
- Strongly-ordered - procesor zachováva poradie transakcií vzhľadom na všetky ostatné transakcie

Atribút Execute Never (XN) – procesor zabráni načítaniu inštrukcií z regiónu XN.

ARM – Cortex M

Table 13. Memory access behavior

Address range	Memory region	Memory type	XN	Description
0x00000000-0x1FFFFFFF	Code	Normal ⁽¹⁾	-	Executable region for program code. Can also put data here.
0x20000000-0x3FFFFFFF	SRAM	Normal ⁽¹⁾	-	Executable region for data. Can also put code here. This region includes bit band and bit band alias areas, see Table 14 on page 31 .
0x40000000-0x5FFFFFFF	Peripheral	Device ⁽¹⁾	XN ⁽¹⁾	This region includes bit band and bit band alias areas, see Table 15 on page 31 .
0x60000000-0x9FFFFFFF	External RAM	Normal ⁽¹⁾	-	Executable region for data.
0xA0000000-0xDFFFFFFF	External device	Device ⁽¹⁾	XN ⁽¹⁾	External Device memory
0xED000000-0xED0FFFFF	Private Peripheral Bus	Strongly-ordered ⁽¹⁾	XN ⁽¹⁾	This region includes the NVIC, System timer, and system control block.
0xED100000-0xFFFFFFFF	Memory mapped peripherals	Device ⁽¹⁾	XN ⁽¹⁾	This region includes all the STM32 standard peripherals.

2.4.2. Bit Banding

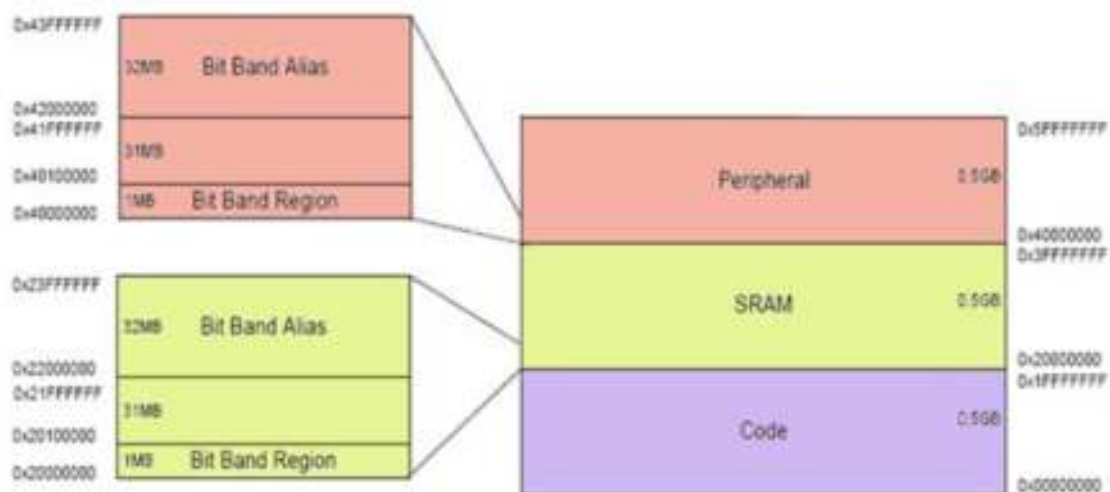
V prípade, že potrebujeme zmeniť len 1 bit v údají, nasleduje proces načítania, maskovania a modifikácie bitu a následný zápis upraveného údaju.



Tento proces nastavenia alebo nulovania 1 bitu je zdĺhavý, a trvá viac cyklov. Pre urýchlenie manipulácie s bitmi bola použitá technológia Bit Banding.

Bit Banding umožňuje v SRAM a v Peripheral mapovať každé slovo z Bit Band Alias na jednotlivé bity z Bit Band Region.

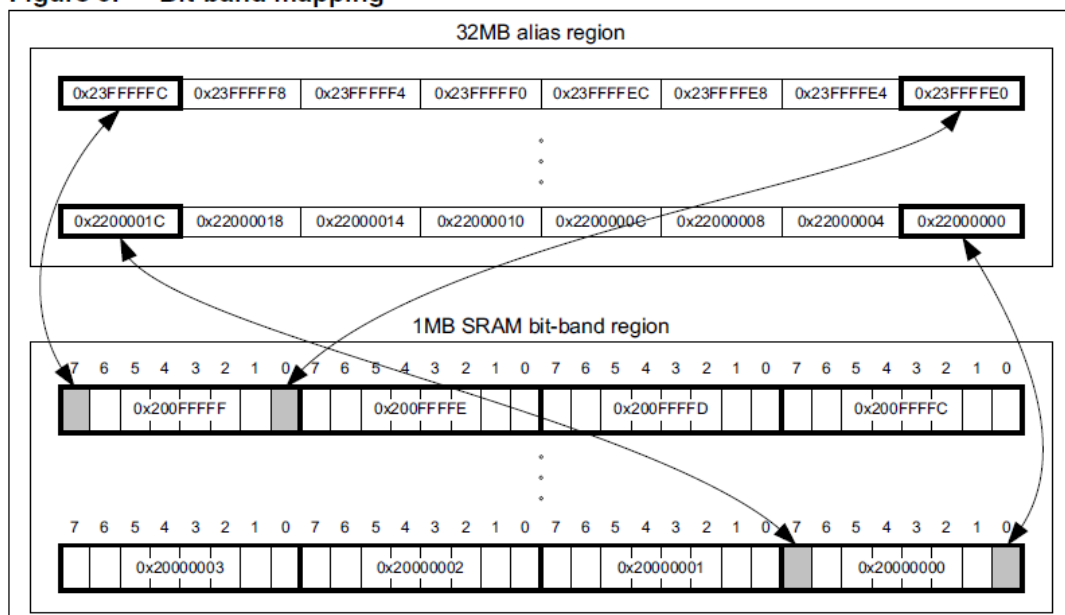
ARM – Cortex M



Obrázok 13: Bit Banding

Bit Band Region obsadzuje 1MB (t.j. $1\text{MB} \times 8\text{b} = 8\text{Mb}$, pre každý bit je určený 32 bitov (4B) v Alias t.j. $8\text{Mb} \times 4\text{B} = 32\text{MB}$) a teda Bit Band Alias obsadzuje 32 MB.

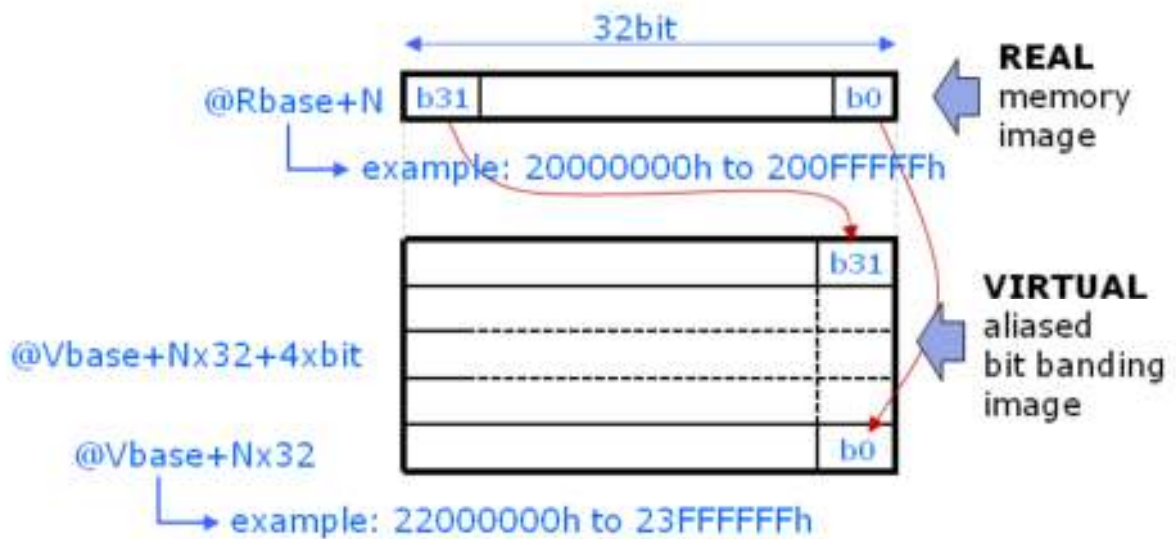
Figure 9. Bit-band mapping



Obrázok 14: Bit Band mapovanie

Z obrázku je vidieť, že 1 Byte z Bit Band Alias je mapovaný na príslušný bit v Bit Band Regione. Do budúca je počítané, že sa budú mapovať až 4B na 1 bit a teda je vytvorená rezerva (viď adresy).

ARM – Cortex M



Obrázok 15: Adresa v Bit Band Alias = $@Vbase + N \times 32$ (8b x 4B) + poradie bitu v registri x 4B