## 1. Vývoj ARM procesorov

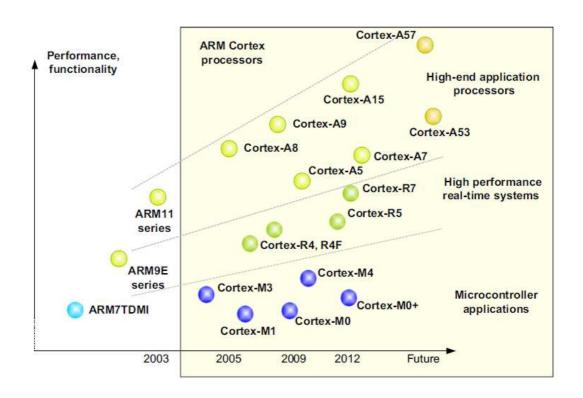
ARM bola založená v roku 1990 ako **A**dvanced **R**ISC **M**achines Ltd., spoločný podnik medzi Apple Computers, Computer Group a VLSI Technology.

Na rozdiel od mnohých polovodičových firiem, ARM nevyrába procesory a nepredáva čipy priamo, ale ARM dáva licencie obchodným partnerom, vrátane väčšiny z popredných svetových polovodičových výrobcov, na procesorový návrh s využitím technológie ARM. Výrobcovia s licenciou následne navrhujú, vyrábajú a predávajú svoje procesory a mikropočítačové systémy, ktoré dodržiavajú podmienky týchto licencovaných návrhoch. Takýto obchodný model je bežne nazýva IP licencia.

ARM označoval o začiatku svoje procesory číslom série napr. ARM5, ARM6, ARM7,..ARM11 alebo verzie architektúry (ARMv5, ARMv6, ARMv7,..).

Počas niekoľkých posledných rokov, ARM rozšíril svoje produktové portfólio rozčlenením návrhu CPU, čím vznikol nový názov procesorov "Cortex." Procesory sú rozdelené do troch skupín:

- **1. CORTEX-A** aplikačné procesory sú navrhované pre vysoko výkonové aplikačné platformy, pre komplex = operačné systémy + užívateľské aplikácie (napr.: iOS, Android, Linux a Windows)
- 2. **CORTEX-R** procesory sú navrhované pre systémy, ktoré potrebujú výkon v reálnom čase "Real-Time Systems" a krátku dobu reakcie
- 3. CORTEX-M procesory sú navrhované pre "microcontroller-type systems" –mikropočítačové systémy (mikrokontroléry), kde je potrebný dostatočný výkon procesora, rýchla odozva na prerušenie (low interrupt latency), ale dôležitým kritériom je aj nízka cena a nízka spotreba energie.



Obrázok 1: Rozčlenenie procesorov ARM Cortex

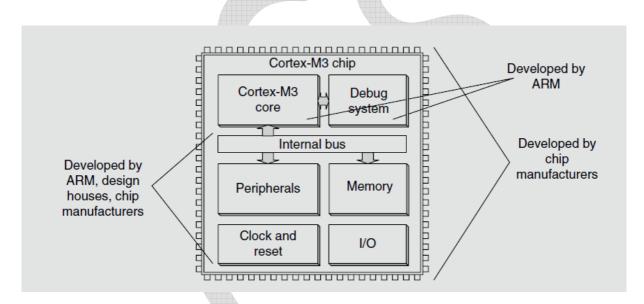
## 2. ARM Cortex-M3

Procesor Cortex-M3 je jeden z procesorov, ktoré sú založené na architektúre ARMv7.

# 2.1. Cortex-M3 procesor a mikropočítačový systém (mikrokontrolér) na báze Cortex M3 procesora

Procesor Cortex - M3 je centrálna procesorová jednotka (Central Processing Unit - CPU), ktorá sa nachádza v čipe mikrokontroléru.

Okrem toho je treba celý rad ďalších prvkov pre mikrokontrolér. Potom, čo výrobcovia čipov získajú licenciu na procesor Cortex-M3, môžu urobiť svoj vlastný návrh mikrokontroléra, pridať pamäte, periférie, vstupy/výstupy (I / O), a ďalšie funkcie (viď. obrázok).

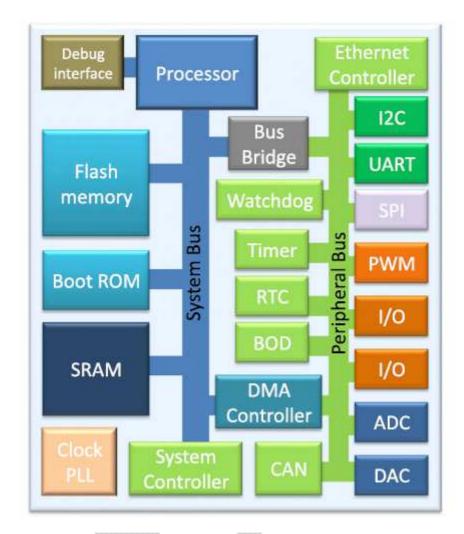


Obrázok 2: Cortex-M3 procesor a mikrokontrolér na báze Cortex M3 procesora

Mikrokontroléry na báze Cortex-M3 procesorov od rôznych výrobcov môžu mať rôzne veľkosti pamäte, typy, periférie, a funkcie. Spoločné alebo rovnaké v mikrokontroléroch je len to, čo je dané licenciou (z obrázku: Developed by ARM )

Programovanie 3. ročník 2 Spracovala: Anna Csóková

#### Schéma mikrokontroléra na báze Cortex-M3

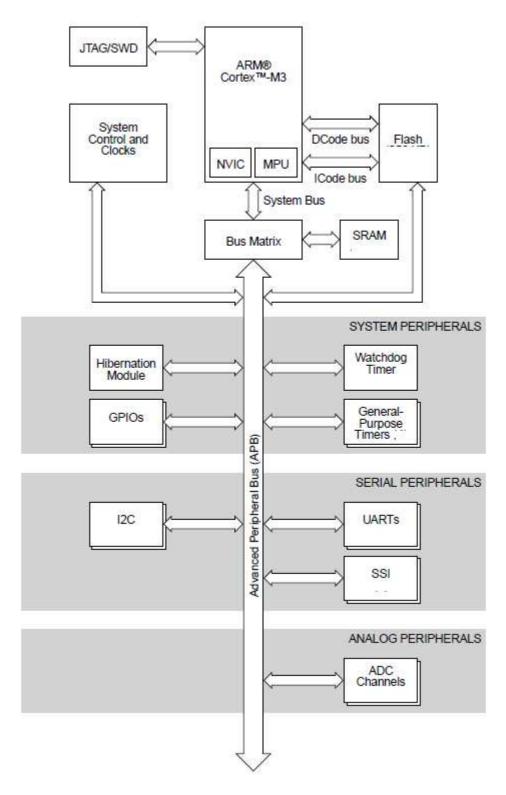


Obrázok 3: Navrhnutý mikrokontrolér môže obsahovať mnoho rôznych blokov

#### Mikrokontrolér na báze procesora Cortex-M3:

- 1) mikroprocesor Cortex-M3 (CPU) získaný licenciou
- 2) pamäťový systém (32 bitový adresný rozsah bez jednotky Virtual Memmory Manager)
- 3) zbernicový systém (I-bus, D-bus, S-bus)
- 4) periférie systémové (watchdog, časovače, programovateľné GPIOs. ..)
  - sériové (zbernice UART, SSI, I2C, CAN,...)
  - analógové (A/D, D/A prevodníky)

Príklad blokovej schémy mikrokontroléra na báze Cortex-M3 vyrábanej spoločnosťou Texas Instruments (t.j. konkrétny vyrábaný mikrokontrolér s výrobcom určenou veľkosťou pamäte a perifériami)



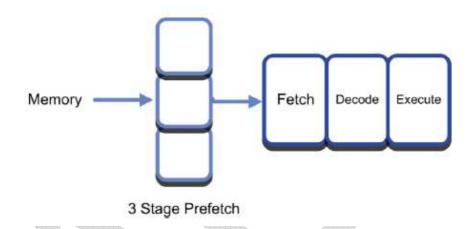
Obrázok 4: Bloková schéma ARM CORTEX-M3 - Texas Instruments

## 2.2. Prehľad procesora Cortex-M3 - CPU

Cortex-M3 je **32 bitový** procesor, ktorý má **Harvardskú architektúru** t.j. má oddelenú pamäť pre program (kód) a pamäť pre dáta, má zvlášť zbernicu do pamäte programu a zbernicu do pamäte dát, čo umožňuje paralelné čítanie inštrukcií a čítanie/zápis dát.

Súčasne využíva trojstupňové prúdové spracovania inštrukcii (pipeline), vďaka čomu je schopný vykonávať viac operácií súčasne a tým sa dosahuje vyšší výkon systému.

#### **Pipeline**



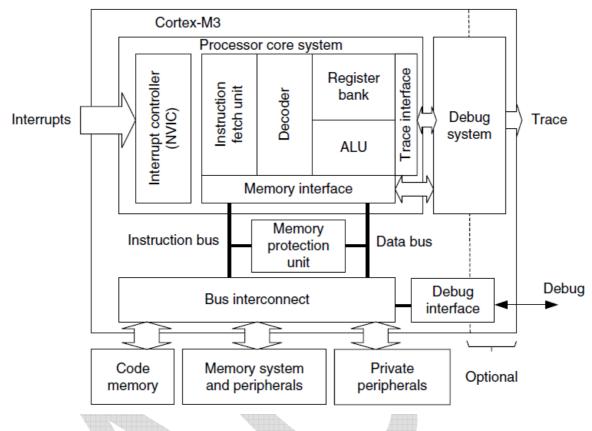
Obrázok 5: Trojstupňové prúdové spracovania inštrukcii (pipeline)

Trojstupňové prúdové spracovania inštrukcii (pipeline) **vykonáva súčasne v 1 hodinovom cykle** viac operácií. Pokiaľ sa 1 inštrukcia vykonáva (execute state), nasledujúca inštrukcia sa dekóduje (decode state) a ďalšia sa načítava (vyzdvihuje/vyberá) z pamäte (fetch state).

V nasledujúcom hodinovom cykle sa inštrukcia, ktorá sa v predchádzajúcom cykle dekódovala, vykonáva (execute state). Inštrukcia, ktorá sa v predchádzajúcom cykle načítavala, sa dekóduje (decode state) a ďalšia sa načítava z pamäte (fetch state). A takto to pokračuje.

Programovanie 3. ročník 5 Spracovala: Anna Csóková

#### Jadro Cortex-M3 - CPU



Obrázok 6: Bloková schéma CPU

#### Cortex-M3 obsahuje:

- radič prerušení (NVIC Nested Vectored Interrupt Controller) riadi prerušovací systém procesora (prerušovací system si vysvetlíme neskôr)
- jednotku načítania inštrukcií (Instruction fetch unit) vykonáva fetch state
- dekodér inštrukcií vykonáva decode state
- registre
- aritmeticko-logickú jednotku (ALU) ALU vykonáva aritmeticko-logické operácie nad dátami uloženými v registroch **vykonáva execute state**
- pamäťové rozhranie (Memory interface) slúži na komunikáciu jadra procesora s pamäťou (zabezpečuje, aby si jadro procesora s pamäťou rozumeli)
- rozhranie pre krokovanie programu (Trace interface)
- podporu a rozhranie pre funkcie ladenia programu (Debug interface)
- voliteľnú jednotku ochrany pamäte (Memory protection unit)

(Obsah Cortex-M3 si kontrolujte podľa obrázka)