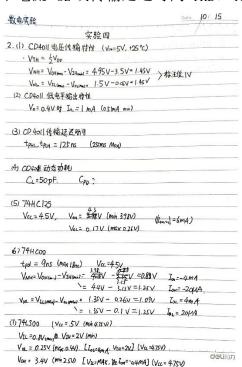
实验四 门电路的电特性

自 35 夏弘宇 2023011004

二、预习任务

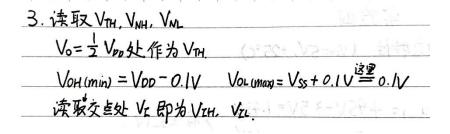
- 1. 查阅数字集成电路 CD4011、74HC00、74HC125 和 74LS00 的数据手册。 推荐网址 www.ti.com。
- 2. 阅读各项实验任务,根据任务所要测量的门电路参数,记录数据手册中给出的主要参数及其测试条件,如:输出高电平 V_{OH} 、输出低电平 V_{OL} 、输出低电平电流 I_{OL} 或传输延迟时间 t_{PHL} 、 t_{PLH} 等。



6.5 Electrical Characteristics - 74

		METER TEST CONDITIONS			Operating free-air temperature (T _A)								
F	PARAMETER			Vcc		25°C		-40°	C to 85°	С	UNIT		
					MIN	MIN TYP		MIN	TYP	MAX			
				2 V	1.9	1.998		1.9					
			$I_{OH} = -20 \mu A$	4.5 V	4.4	4.499		4.4					
V _{OH}	High-level output voltage	V _I = V _{IH} or V _{IL}		6 V	5.9	5.999		5.9			V		
	output voltage	0.41	I _{OH} = -6 mA	4.5 V	3.98	4.3		3.84					
					I _{OH} = -7.8 mA	6 V	5.48	5.8		5.34			
					2 V		0.002	0.1			0.1		
			$I_{OL} = 20 \mu A$	4.5 V		0.001	0.1			0.1			
V _{OL}	Low-level output voltage	or V _{IL}		6 V		0.001	0.1			0.1	V		
	rollage		I _{OL} = 6 mA	4.5 V		0.17	0.26			0.33			
			I _{OL} = 7.8 mA	6 V		0.15	0.26			0.33			
l _i	Input leakage current	V _I = V _{CC} o	r 0	6 V			±0.1			±1	μA		
loz	Three-state leakage current	V _O = V _{CC} or 0		6 V		±0.01	±0.5			±5	μΑ		
Icc	Supply current	V _I = V _{CC} or 0	I _O = 0	6 V			8			80	μА		
Ci	Input capacitance			2 V to 6 V		3	10			10	pF		

3. 回顾实验二必做任务 5 的波形,其中在 XY 模式下观测的波形即为 CMOS 反相器的电压传输特性曲线。阅读数电教材 3.3.2, 试分析如何从曲线上读取阈值电压 V_{TH} 、输入噪声容限 V_{NH} 和 V_{NL} 。



- 4. 写出各项任务测试电路中门电路的工作电压。
- 5. 写出各项任务测试电路输入信号的类型、频率、电压值。

任务	工作电压	信号类型	电压值	频率
3.1		对称性 50%锯齿波	0~5V	100Hz
3.2	5V	恒压 V _{III}	5V	N/A
3.3	3 V	方波	0~5V	20kHz
3.4		对称性 50%锯齿波	0~5V	100Hz
3.5	5V	对称性 50%锯齿波	0~5V	100Hz
4.1	5V	对称性 50%锯齿波	0~5V	100Hz
4.2	5V	N/A	0	N/A

6. 列出各项任务记录数据的表格。

任务 3.1:

阈值电压 V _{TH} (V)	输入噪声容限 V _{NH} (V)	输入噪声容限 V _{NL} (V)

任务 3.2:

R _L (Ω)参考						
V _O (V)						
I _O (mA)						
$R_L(\Omega)$ 实测						
V_{DD}						

任务 3.3:

t _{PHL} (ns)	t _{PLH} (ns)

任务 3.5:

高电平 VoH(V)	低电平 VoL(V)	高阻态 Voz(V)

任务 4.1:

输入噪声容限 V _{NH} (V)	输入噪声容限 V _{NL} (V)

任务 4.2: 结论直接读出现数值中的最值

$R_p(\Omega)$						
V _I (V)						
V _O (V)						

1 / (1/)	V (V)	1 7 (1 7)	1 1 (11)
$V_{IL}(V)$	$V_{IH}(V)$	$V_{OL}(V)$	$V_{OH}(V)$

7. 根据必做任务 4 分析图 5 电路, 试着给出取样电阻 R 的阻值。

实验中,电流取样电阻 R 的阻值应当适中。若 R 值过小,则测得的电压值 太小,容易受到噪声干扰;若 R 值过大,则可能影响电路的逻辑功能。因此本实验中取 $1k\Omega$ 。具体还需通过实验实际情况进行验证与调整。

三、必做任务

1. CMOS 与非门 CD4011 的电压传输特性

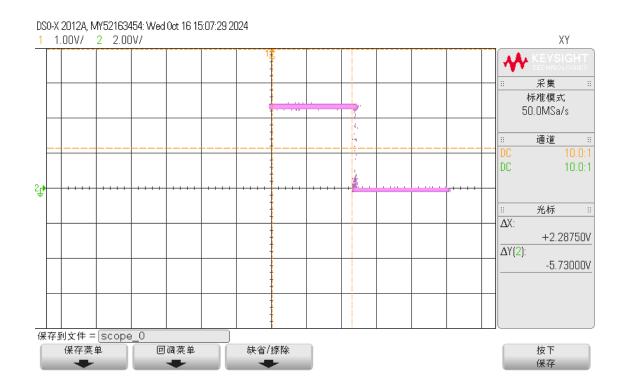


Figure 1 阈值电压测量

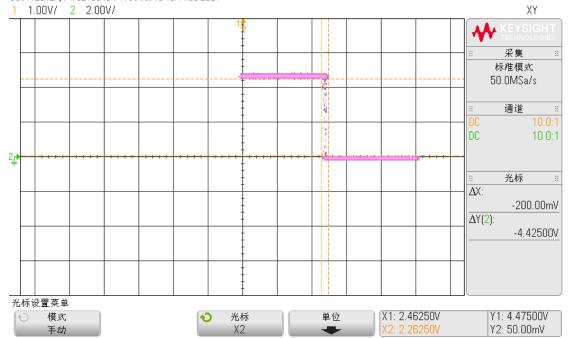


Figure 2 噪声容限数据测量

从 Figure 1 可以直接读出阈值电压 V_{TH}=2.2875V;

从 Figure 2 只能读出 V_{IL} =2.2625V, V_{IH} =4.475V, V_{OL} =0.005V, V_{OH} =4.475V, 计算可得输入噪声容限 V_{NH} =2.0125V, V_{NL} =2.2125V。

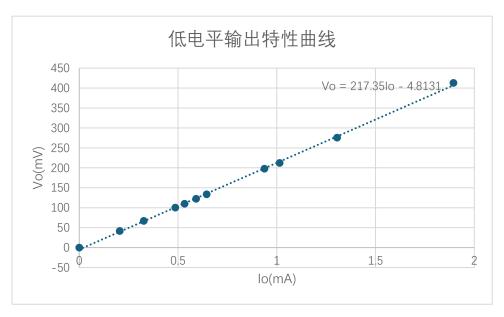
分析与结论: 发现 V_{NH} 和 V_{NL} 都接近 50%的 V_{DD} 了,可知 CD4011 抗干扰性能非常好,其中对低电平时的噪声抗干扰能力更强一些。同时,这两个值比标注值 1V 及按照标注值计算得到的 1.45V 都大,说明该元器件合格!

2. CMOS 与非门 CD4011 的低电平输出特性

- (1) 改变 RL阻值,用逐点法画出 CMOS 与非门低电平输出特性曲线
- (2) 测量 VDD 的值为 4.96V, 并计算 MOS 管的导通电阻 Ron

$R_L(\Omega)$	∞	23.99k	14.99k	9.99k	9.09k	8.18k	7.48k	5.08k	4.68k	3.59k	2.40k
V _O (mV)	0	41.7	66.7	100.2	110.0	122.1	133.4	197.7	212.3	275.6	413
I _O (mA)	0	0.2050	0.3264	0.4865	0.5336	0.5914	0.6453	0.9375	1.0145	1.3048	1.8946

其中 I_O 计算公式: $I_O = \frac{V_{DD} - V_O}{R_L}$; 描点, 拟合得到如下直线。



输出特性曲线利用最小二乘法拟合得到的直线为:

$$V_O = 217.35I_O - 4.8131$$

而电路中有: $V_O = R_{OL} \cdot I_O$,故拟合直线斜率即为 R_{ON} ,即 MOS 管输出低电平时: R_{ON} =217.35 Ω 。

分析与结论: 发现 R_{ON}=217.35Ω; 虽然控制输出的低电平, 但电压不可避免 因为电阻增大而升高。

3. CMOS 与非门 CD4011 的传输延迟时间 tphL、tpLH



Figure 3 传播延迟时间测量整体界面



Figure 4 tphL 测量界面

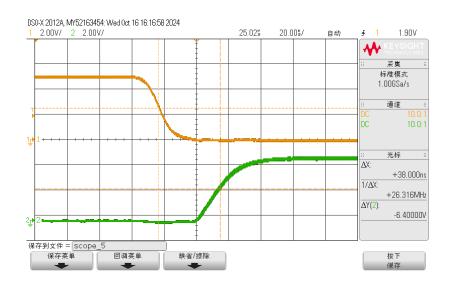


Figure 5 tplH 测量界面

测量结果: tpHL=56ns, tpLH=38ns.

分析与结论: 发现两个延迟时间并不是相等的。这可能是因为 CMOS 与非门上拉下拉结构不同造成的。数据手册上给出的传输延迟时间典型值为 125ns,实验中测得的数据小于这一数值,说明所使用的 CD4011 与非门合格。

4. CMOS 与非门 CD4011 的动态功耗

实验中取 R 值为 $1k\Omega$ 和 $3.6k\Omega$,测得如下波形; $R=10k\Omega$ 和 100Ω 时都会产生电流过大的情况。 测得波形如下:

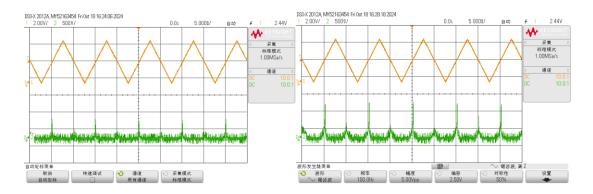


Figure 6 左图为使用 $R=1k\Omega$ 测得波形,右图为使用 $R=3.6k\Omega$ 测得波形

分析与结论: R 的选值若选为 100Ω 或 $10k\Omega$ 则电路会过载,这可能是因为 100Ω 时受到噪声信号干扰大, $10k\Omega$ 时峰值电流通过时电压会过高(影响门电路 正常工作),选一个居中的电流是有必要的。而对于两个正常运行的情况,其实 可以看出端倪,选择 $3.6k\Omega$ 时,峰值电压显著大于 $1k\Omega$ 时的值,主要是因为电流不变,电阻变大致电压增大,由此类推,选择 $10k\Omega$ 电阻时,所需电压超过了 内部电路能接受的范围,影响其正常工作。

5. 认识 CMOS 三态门 74HC125

高电平 V _{OH} (V)	低电平 VoL(V)	高阻态 Voz(V)
4.725	0	0【示波器】1.220【万用表】

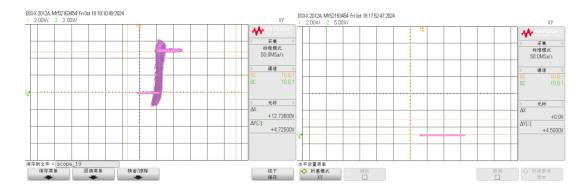


Figure 7 XY 模式输入输出特性

分析与结论: 74HC125 三态门高电平 V_{OH}=4.725V, 低电平 V_{OL}=0V 数值均符合手册中的要求; 高阻态本质上是开路的状态,可能由于示波器灵敏性及内电路的原因,测得输出为 0V,而万用表在输入为高低电平时,分别测得1.213V 与 1.227V,平均为 1.220V,是一个比较常规的值。

四、选做任务

1. 高速 CMOS 与非门 74HC00 的噪声容限

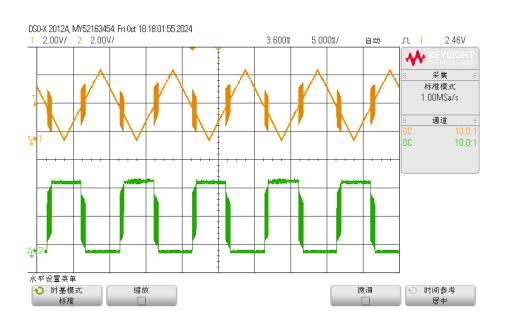


Figure 8 YT 模式下波形图

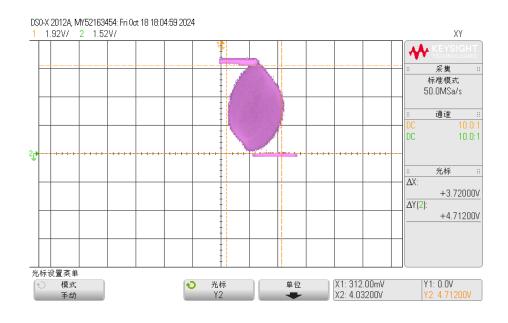


Figure 9 XY 模式下波形图

从 Figure 9 只能读出 V_{IL} =0.312V, V_{IH} =4.032V, V_{OL} =0V, V_{OH} =4.712V,计算可得输入噪声容限 V_{NH} =0.68V, V_{NL} =0.312V。

分析与结论: 该实验结果与 CD4011 测得的结果差异很大,注意 YT 模式下

产生的噪声并非实验缺陷,而是电平切换过程中芯片输入输出特性导致的。实际上,两种 CMOS 芯片内部的工艺不同。CD4011 输入电压由低电平向高电平跳变时,为一条较窄的直线。而 74HC00 在输入电压由低电平向高电平跳变时,一个输入电压可能对应着多个输出电压,所以出现了一段非常明显的非线性区域,因此 74HC00 的噪声容限比 CD4011 小。这样的差异使得进行不同型号芯片混用时,需要谨慎考证兼容性。

2. TTL 与非门 74LS00 的输入端负载特性

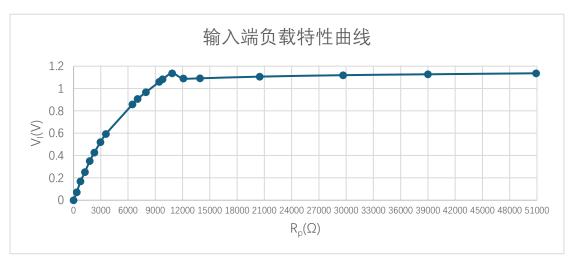
数据记录	(部分关键性数据点,	完整版详见附录):
	\ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \	1 1 1 E 1/X /T 1 1 P 1 1 A 2 / •

$R_p(\Omega)$	0	351	3.57k	7.05k	9.43k	9.80k	10.86k	12.08k	13.92k	50.9k
V _I (V)	0	0.071	0.593	0.906	1.059	1.083	1.135	1.089	1.091	1.136
V _O (V)	3.516	3.516	3.517	3.476	2.549	2.348	1.612	0.157	0.155	0.149

根据以上数据,当输入端下拉到地时,输入低电平 V_{IL} =0V,输出高电平 V_{OH} 为 3.516V;当输入端接大电阻或悬空时,输入高电平 V_{IH} =1.136V,输出低电平 为 V_{OL} =0.147V。

V _{IL} (V)	V _{IH} (V)	V _{OL} (V)	V _{OH} (V)
0	1.136	0.147	3.516

输入端负载特性曲线如下:



分析与结论: 根据 TTL 与非门内部结构, 当 Rp 较小时, T1 导通,输入端近似接地,输入 vI 为低电平,电压较小;随后 vI 随 Rp 增大而增大,当到达 1.1V 左右时,会被右侧两个二极管及 T1 三极管 Vce 钳位,而使得 be 截止,此时输出低电平,输入电压就可以视为高电平。实验时发现电压有一个凸起,可能与三极管在临界电压处特性

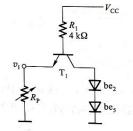


图 3. 4. 18 TTL 反相器输入端经 电阻接地时的等效电路

六、实验报告-实验总结

- 1. 实验中的测试方法以及测试中的注意事项
- 一般的测试方法:
 - (1) 阈值电压 V_{II}: 电压传输特性转折区中点所对应的输入电压。
- (2)输入噪声容限 V_{NH} 、 V_{NL} :测量输出高电平的最低值,记为 $V_{OH(min)}$,测量输出低电平的最高值,记为 $V_{OL(max)}$ 。测量转折区最左端对应输入电压,记为 $V_{IL(max)}$,测量转折区最右端对应输入电压,记为 $V_{IH(min)}$ 。由 $V_{NH} = V_{OH(min)}$ $V_{IH(min)}$, $V_{NL} = V_{IL(max)}$ $V_{OL(max)}$ 计算得出结果。
- (3)传输延迟时间 t_{PHL}、t_{PLH}: 输入电压达到 50%V_{0H} 至输出电压达到 50%V_{0H} 间的时间差。其中 t_{PHL} 为输出电压由高电平跳变为低电平的传输延迟时间, t_{PH} 为输出电压由低电平跳变为高电平的传输延迟时间。
 - 注意事项:
- •调可变电阻的旋钮时,应当调完再测,此时万用表的数据就是准确的。如果直接测不方便,也可以把可变电阻插到面包板上,再引出两根线测两线间电阻。但最重要的是不要在原电路中测,电路中可能存在并联的情况,使得测得数值偏小。
- •测 74HC125 高阻态及低电平时输出电压时,发现示波器测得值为 0.0V, 此时,考虑到示波器精度问题,应当改用万用表进行测量。
 - 不使用的门电路的输入端最好统一置高电平, 避免受到损坏。
- 选做 2 测 Rp=无穷时,实际上并不是无穷,而是受到示波器/万用表内阻的影响,在本实验中其实没必要测。
 - 2. 在实验中遇到的问题及解决方法
- •自动触发得到的波形不对时,一方面自己手动设置触发电平和触发沿,另一方面尝试调节缩放旋钮.可能正弦波放大之后看就是带噪声的锯齿波!
- •波形不稳定时,考虑接触不良的情况,可以手动去按各处接线,也可以用 万用表测各处电压(前提是此处电压值理应恒定)。
- •调可变电阻的旋钮后,万用表数值没有变化(有滞后):实际上不应该边测边调,而是调完再测,此时万用表的数据就是准确的。
- •实验结束后发现忘记保存波形了:每一个子任务完成后记得把U盘插到电脑上检查/在手机上检查,确保已经有波形记录
 - 3. 此次实验的收获
 - 更熟练地使用示波器, 进行手动调节触发条件, 进行图像直接保存到 USB

的操作, 使图像更清晰。

- •对于未知芯片,掌握查阅数据手册的能力,从数十页的手册中快速得到需要的数据;手册中的数据并非准确值,而是最大限度的容忍值,实际值不应该超出相应的限制(比如延迟时间只会更短不会更长),从而确保电路的正常运行。
- 在实验中进一步了解 CMOS 及 TTL 元件的特性, 直观感受了噪声容限等特性在波形上的体现。

七、思考题

- 1. 在 CMOS 数字集成电路中,如 CD4011,若仅用其中的一个门电路,其余门电路的输入端应该如何处理?为什么?
 - 其余门电路应当统一接地或者接高电平, 不能悬空。
- •原因: MOS 管输入阻抗很大, 悬空时则极易受到周围噪声的干扰; 若 CMOS 输入端引脚悬空积累静电电压, 其瞬时电压可达上千伏, 可能击穿栅极和衬底之间的绝缘层, 使门电路损坏。
- 2. 在 TTL 数字集成电路中,如 74LS00,若仅用其中的一个门电路,其余门电路的输入端应该如何处理?为什么?
 - 其余门电路的输入端可以悬空, 但最好统一接高电平。
- •原因:由 TTL 门电路的结构可知,输入端悬空相当于接入了高电平,但还是可能受到静电或其它噪音影响,干扰工作电路。
- •TTL 接低电平时, V₀₀通过电阻与 PN 结下拉到地, 会产生 1mA 左右的电流; 而接高电平时, PN 结反偏, 漏电流是微安量级, 小于接低电平时的电流, 故为了降低功耗、延长使用寿命应接入高电平。
- 3. 如要观测 CMOS 门电路的直流噪声容限与电源电压的关系,需改变图 1 电路中芯片工作电压 V_{DD} 和测试电路输入信号 v_{I} 。请你根据实验室现有的仪器设备及其主要技术指标判断能否进行实验。如能,请写出 V_{DD} 和 v_{I} 的取值,并画出电压传输特性曲线;如不能,请写明原因。
- 关键在于 V_{DD} 的获得。此前的实验中, V_{DD} 一般取 5V,暂时还没有出现过使用更大电压的情况。如果能获得更大电压的 V_{DD} ,则上述实验可以进行。

根据 CD4011 的数据手册, V_{DD} 可以取到 18V, V_{I} 可以取到 $\langle V_{DD} \rangle$ 。则考虑增加 10V、15V 这样不同的 V_{DD} ,并根据输入电压的性质,提供为频率为 100Hz, V_{I} 取相应区间值的锯齿波、即可进行实验。

CHARACTER-	CONDITIONS				
ISTIC	V _O (V)	VIN (V)	V _{DD}		
Quiescent Device	-	0,5	5		
Current,	-	0,10	10		
IDD Max.	_	0,15	15		
	_	0,20	20		

• 查询手册得到电压传输特性曲线如下:

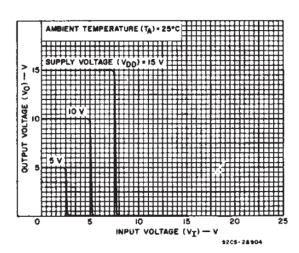
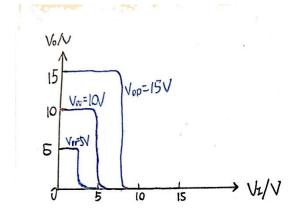


Fig. 1 — Typical voltage transfer characteristics.

• 手绘图如下:



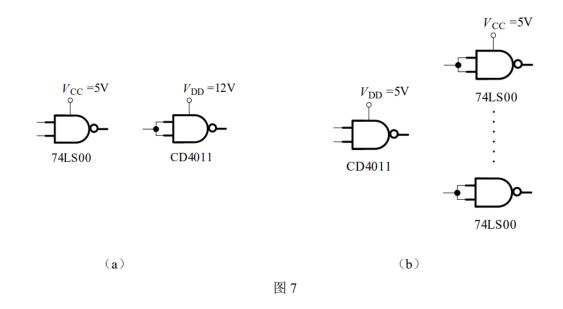
- 4. 在如图 7 所示的两个电路中,不同工艺的数字集成电路在互相对接时应该满足什么条件
- •应满足前者输出高电平的最小值高于后者输入高电平的最小值,且前者输出低电平的最大值低于后者输入低电平的最大值。同时,高电平输出电流最大值要大于总输入电流。

 $74LS00\colon V_{CC} = 5V, \ V_{OL(\max)} = 0.5 \, \text{V}, V_{OH(\min)} = 2.5 V, I_{OL(\max)} = 8mA, I_{OH(\max)} = 0.4mA$ $CD4011\colon V_{DD} = 12V, \ V_{IL(\max)} \approx V_{DD} \times 30\% = 3.6 V, V_{IH(\min)} \approx V_{DD} \times 70\% = 8.4V, \ |I_{IN(\max)}| = 0.1 \mu A$

• (a) 发现"前者输出高电平的最小值高于后者输入高电平的最小值"这条没有满足;为了确保 TTL 输出的高电平能够驱动 CMOS 门电路,需要采用 OC 结构的输出门作为驱动。电流方面,前者的电流足以驱动后者,不需要额外考虑。

 $CD4011: \ V_{DD} = 5V, \ V_{OL(max)} = 0.05V, V_{OH(min)} = 4.95V, |I_{O(\min)}| = 0.51mA$ $74LS00: \ V_{CC} = 5V, \ V_{IL(\max)} = 0.8V, V_{IH(\min)} = 2V, |I_{IH(\max)}| = 20\mu A, |I_{IL(\max)}| = 0.4mA$

•(b) 发现电压关系已经满足了,而电流方面,发现若直接驱动,一个 CD4011 最多只能驱动一个 74LS00, 否则不足以提供 I_{IL}所需电流。



附录: 原始数据记录

任务 3.1:
| 図債电压 V_{TH}(V) | 輸入噪声容限 V_{NH}(V) | 輸入噪声容限 V_{NL}(V) | 2.2875 | 2.0125 | 2.2125 | 2.2635・2.2655*2.265*2.265*2

任务 3.2: 7.5k 5.1k 4.7k 9.1k 8.2k 10k 24k 15k $R_L(\Omega)$ 133.4 187.7 2123 66.7 100.2 110.0 122.1 VoW) 41.7 0 0.2050 0.324 0.4865 0.5336 0.5814 0.6853 0.9335 1.0145 1.648 1.8946 Io(mA) 23.991 148K 9.89K 9.09K 8.18K 748K 5.08K 4.69K 3.59K 2.4ct $R_L(\Omega)$ 实制 V_{DD} ($\sqrt{}$) 4.96

任务 3.3: t_{PHL}(ns) | t_{PLH}(ns) 555 56 38 任务 3.5: 低电平 VoL(V) 高阻态 Voz(V) 高电平 VoH(V) 本波器 任务 4.1: 输入噪声容限 V_{NL}(V) 输入噪声容限 V_{NH}(V) 0.312-0.0=0:312 4.712-4.032 = 0.68 3.5661 37136 任务 4.2: 结论直接读出现数值中的最值

117	7 4.2.							2:300/	210		
$R_p(\Omega)$	0	351.3	765	1.2534	1.780k	2.291k	2.969k	3 .88 k	6.48k	7.05h	7.960
V _I (V)	0	0.071	0.168	0.252	0 340	0.427	0.518	0.593	0.857	0.906	0.966
V _O (V)	3.516	3.516	3.519	3.519	3.518	3.519	2.512	3.517	3.006	3.476	3.302

V _{IL} (V)	V _{IH} (V)	V _{OL} (V)	V _{OH} (V)	
0	1.136	0.147	3.516	

9.80k	12.08k	9-43k	10.86k	13-921	20.491	29.66/	39.0k	50.9K
						1.119		