

华东师范大学软件工程上机实践报告

课程名称：数字逻辑实践
指导教师：陈伟婷
实践编号：实验2

年级：2025 级
姓名：雷镇源
学号：10255101471

上机实践成绩：
上机实践日期：2025/11/29
上机实践时间：2 学时

一、 实验名称

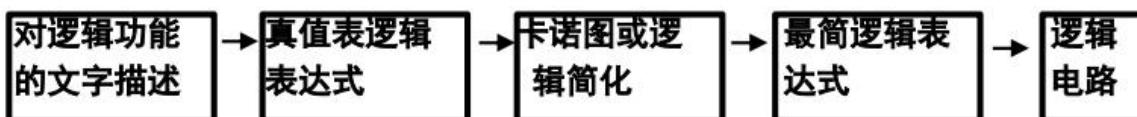
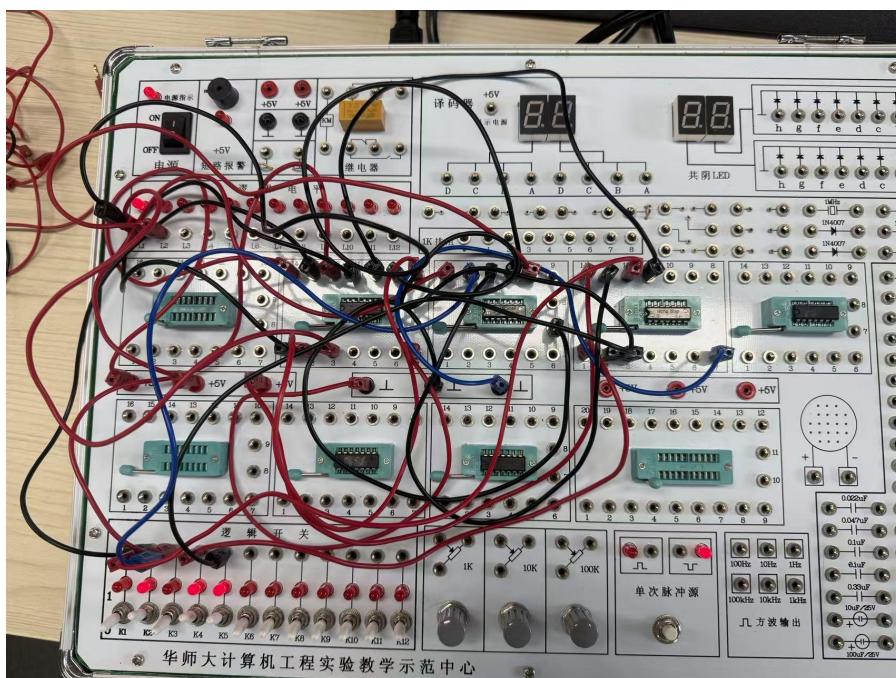
用小规模电路实现组合逻辑电路

二、 实验目的

- (1) 掌握利用基本门电路设计组合逻辑电路的方法。
- (2) 验证所设计是电路的逻辑功能。

三、 实验内容

- (1) 试使用与非门设计一个表决电路，其中 A、B、C、D 四个各自投票时，其分数分别为 3 分、2 分、1 分、1 分，只有得票总分大于 4 分时该提案通过。绿灯亮表示提案通过，红灯亮表示提案未通过。



模 电 实 验 箱

针对本问题，具体步骤如下：

输入输出定义： 输入 A、B、C、D 为二进制信号（0 或 1）。输出 F=1 当总分 $S=3A+2B+C+D > 4$ ；否则 F=0。

A	B	C	D	总分 S	F (输出)
0	0	0	0	0	0
0	0	0	1	1	0
0	0	1	0	1	0
0	0	1	1	2	0
0	1	0	0	2	0
0	1	0	1	3	0
0	1	1	0	3	0
0	1	1	1	4	0
1	0	0	0	3	0
1	0	0	1	4	0
1	0	1	0	4	0
1	0	1	1	5	1
1	1	0	0	5	1
1	1	0	1	6	1
1	1	1	0	6	1
1	1	1	1	7	1

真值表：列出所有 16 种输入组合，计算 S 值并判断 F。

逻辑表达式简化： 使用卡诺图简化 F 的表达式。

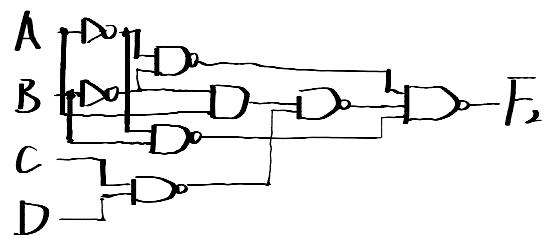
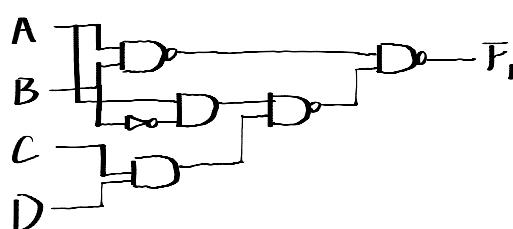
AB\CD	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	1	1	1
10	0	0	1	0

与非门实现：将表达式转换为仅用与非门的形式。

$$F_1 = ((A \cdot B)' \cdot (A' \cdot B' \cdot C \cdot D)')'$$

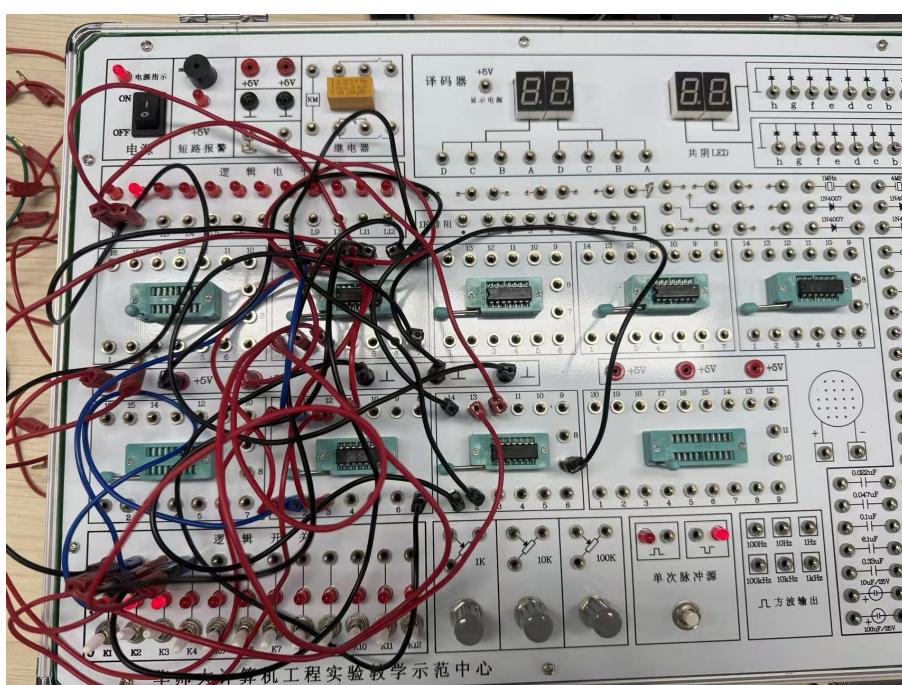
$$F_2 = ((A' \cdot B')' \cdot (A' \cdot B)' \cdot (A \cdot B' \cdot (C \cdot D)')')'$$

逻辑图：描述电路连接方式



(2) 试用门电路实现表 2.2 的逻辑功能。

输入			输出	
A	B	C	S1	S2
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



S1 的卡诺图:

$AB \setminus C$	0	1
00	0	1
01	1	0
11	0	1
10	1	0

S2 的卡诺图:

$AB \setminus C$	0	1
00	0	0
01	0	1
11	0	1
10	0	1

简化表达式:

$$S1 = A' B' C + A' BC' + AB' C' + ABC$$

$$= (A \oplus B) \oplus C$$

$$= A \oplus B \oplus C$$

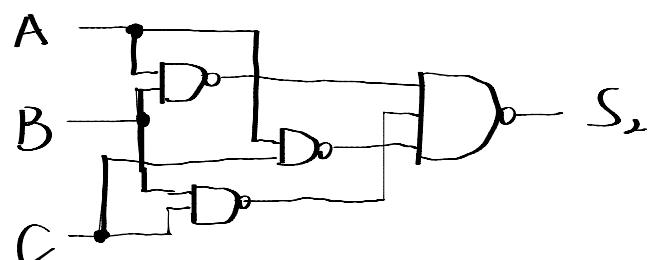
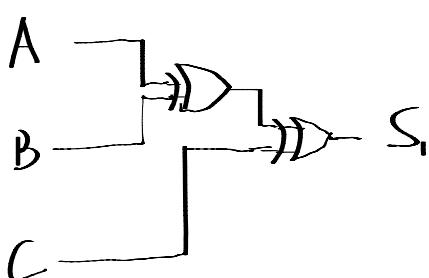
$$S2 = A' BC + AB' C + ABC$$

$$= ((A B)' (B C)' (A C)')'$$

所需芯片:

74LS86 (四异或门) $\times 1$: 实现 $S1 = A \oplus B \oplus C$ 74LS32 (四或门) $\times 1$: 实现 $A + B$ 74LS08 (四与门) $\times 1$: 实现 $C \cdot (A + B)$

逻辑图:



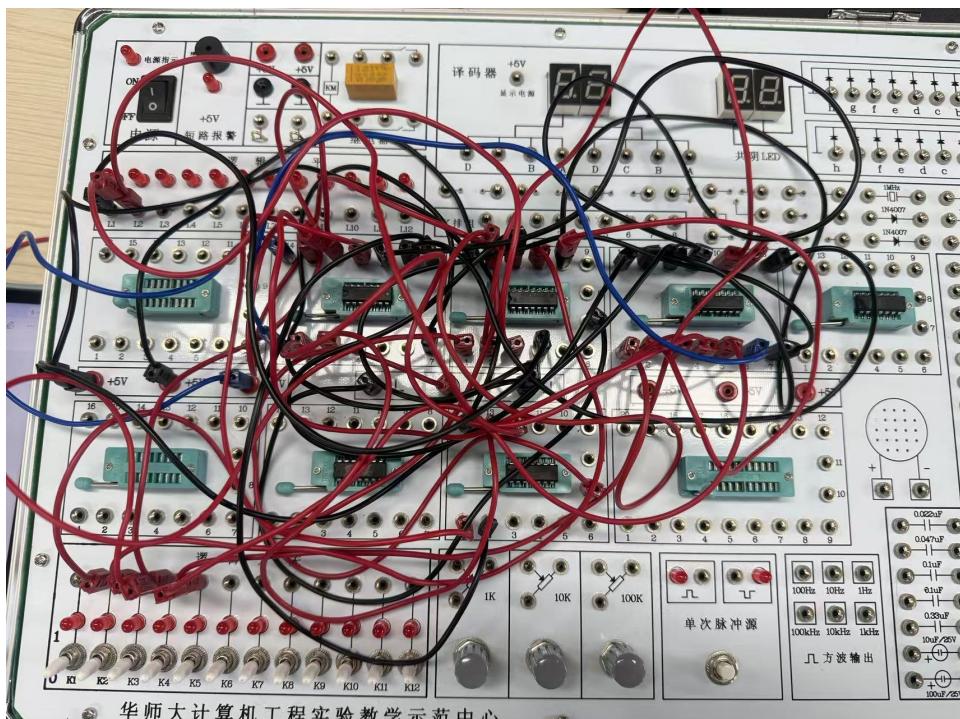
(3) 试设计一个两位数的比较器。输入分别是 A0A1, 和 B0B1, , 当 A0A1>B0B1, 时, 输出为 01; 当 A0A1<B0B1 时, 输出为 10。要求用与非门电路实现。

A_1	A_0	B_1	B_0	比较结果	输出 $F_1 F_0$
0	0	0	0	相等	00
0	0	0	1	$A < B$	10
0	0	1	0	$A < B$	10
0	0	1	1	$A < B$	10
0	1	0	0	$A > B$	01
0	1	0	1	相等	00
0	1	1	0	$A < B$	10
0	1	1	1	$A < B$	10
1	0	0	0	$A > B$	01
1	0	0	1	$A > B$	01
1	0	1	0	相等	00
1	0	1	1	$A < B$	10
1	1	0	0	$A > B$	01
1	1	0	1	$A > B$	01
1	1	1	0	$A > B$	01
1	1	1	1	相等	00

$$F_1 = A_1' B_1 + (A_1 \oplus B_1)' A_0 B_0'$$

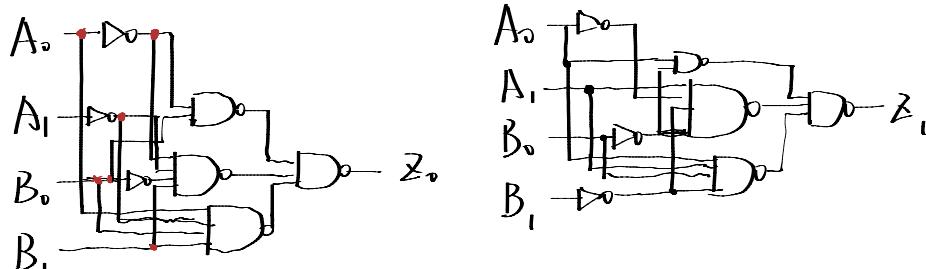
$$F_0 = A_1' B_1 + (A_1 \oplus B_1)' A_0' B_0$$

(或者直接取 F_1 的非, 因为大小相等是无关项)



$$\text{逻辑图: } Z_0 = \left((A_0' B_0)' (A_0' A_1' B_0' B_1)' (A_0 A_1' B_0 B_1)' \right)'$$

$$Z_1 = \left((A_0 B_0)' (A_0' A_1 B_0' B_1)' (A_0 A_1 B_0 B_1)' \right)'$$



四、实验原理

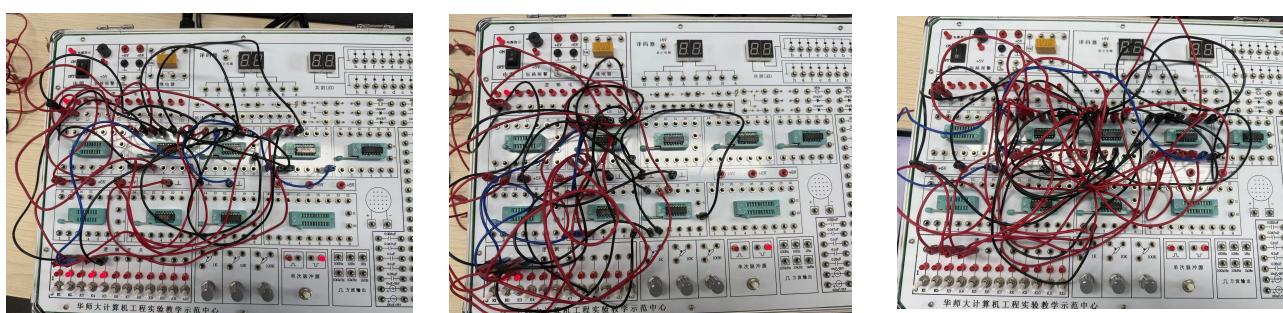
逻辑电路一般分为组合逻辑电路和时序逻辑电路两大类。若电路的输出只是该时刻输入信号的函数且本身无记忆功能，这种电路称为组合逻辑电路。

组合逻辑电路的设计一般可按以下步骤进行：

1. 对逻辑功能的文字描述
2. 转换为真值表逻辑表达式
3. 通过卡诺图或逻辑简化
4. 得到最简逻辑表达式
5. 设计逻辑电路

五、实验过程

1. 根据实验要求设计逻辑电路图
2. 选择合适的器材，列出清单
3. 制作验证逻辑功能的真值表
4. 按照设计的电路图连接实验线路
5. 检查线路连接无误后接通电源
6. 测试电路功能，记录实验数据



六、实验结果及分析

通过实验证明，所设计的组合逻辑电路能够正确实现预期功能。在表决电路中，当输入信号对应的得分总和大于4分时，输出绿灯亮（提案通过）；否则红灯亮（提案未通过）。两位数比较器能够正确比较两个两位二进制数的大小关系，并输出相应的比较结果。

实验中需要注意：

1. 芯片 Vcc (接+5V) GND (接地) 必须接上电源
2. 芯片多余引脚：输入端不能开路，输出端不能短路
3. 连接线路时要按照信号流向顺序依次布线，避免漏接

七、实验收获/心得体会

通过本次实验，我掌握了利用基本门电路设计组合逻辑电路的方法，加深了对组合逻辑电路工作原理的理解。在实验过程中，我学会了如何将实际问题转化为逻辑表达式，并通过卡诺图化简得到最简逻辑表达式，最终设计出相应的逻辑电路。此外，我还提高了动手实践能力和电路调试技能，学会了如何排查电路连接中的问题。这次实验让我认识到理论知识与实际应用相结合的重要性，为后续的数字电路学习打下了坚实的基础。