

华东师范大学软件工程上机实践报告

课程名称：数字逻辑实践 年级：2025 级

上机实践成绩：

指导教师：陈伟婷

姓名：雷镇源

上机实践日期：2025/12/2

实践编号：实验3

学号：10255101471

上机实践时间：2 学时

一、 实验名称

用中规模数字集成电路设计组合逻辑电路

二、 实验目的

- (1) 掌握中规模器件——数据选择器、数据分配器的特性及使用方法。
- (2) 熟悉用数据选择器、数据分配器设计组合逻辑电路，并验证其逻辑功能。
- (3) 加深对组合逻辑电路工作原理的理解
- (4) 培养数字电路的设计和调试能力

三、 实验内容

- (1) 测试八选一数据选择器 74LS151 的逻辑功能

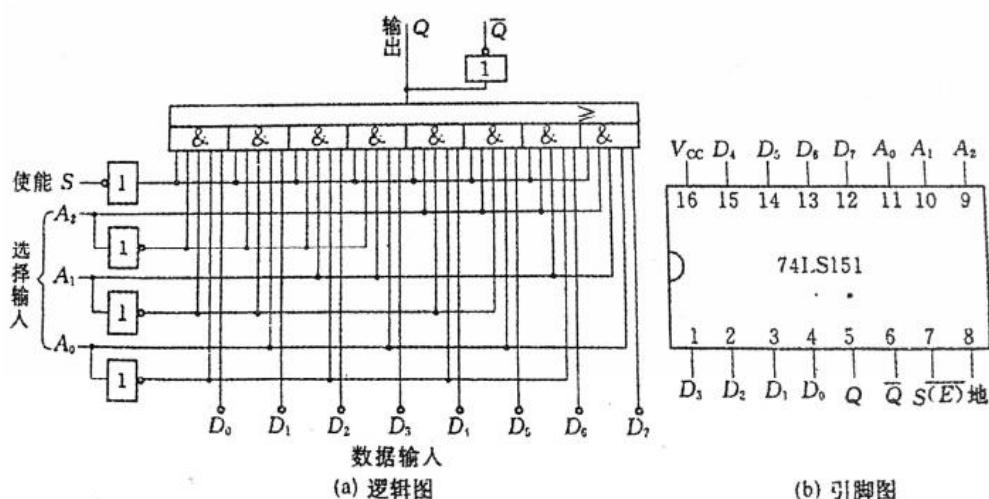
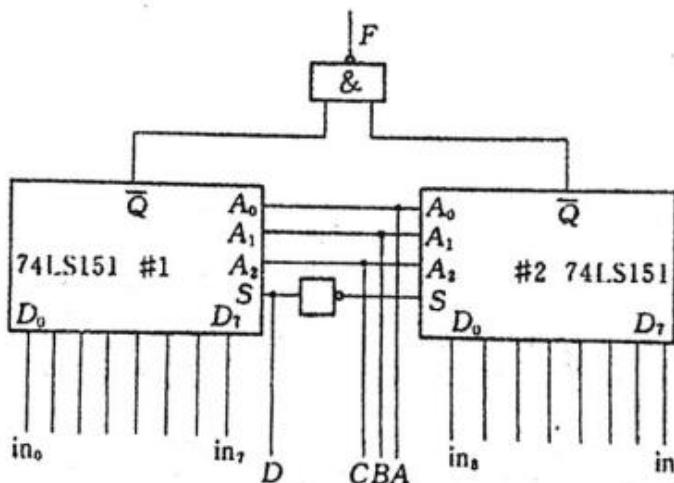


图 3.1 八选一数据选择器 74LS151 的逻辑图和引脚图

表 3.1

使能 S	选择输入			输出 Q	使能 S	选择输入			输出 Q
	A ₂	A ₁	A ₀			A ₂	A ₁	A ₀	
1	x	x	x	0	0	1	0	0	D ₄
0	0	0	0	D ₀	0	1	0	1	D ₅
0	0	0	1	D ₁	0	1	1	0	D ₆
0	0	1	0	D ₂	0	1	1	1	D ₇
0	0	1	1	D ₃					

图 3.2 用 74LS151 实现十六选一的逻辑图



(1) 用一个通道传输多路信号，将多路信号接到数据选择器的数据输入端，选择输入信号 A₀、A₁、A₂ 和使能端 S 起选择作用，使被选中的一路信号进入公共通道，实现信号的传输。当一片多路选择器的信号输入端数量不能满足信号数量的要求时，可利用片选端实现多片的级连，扩展输入信号的数量。图 3.2 是利用两片八选一数据选择器

74LS151 实现十六选一的逻辑图。其中选择输入端 A 是最低位，D 是最高位。当 D 为“0”时，#1 的 S 为“0”，则 in₀—in₇ 输入数据的与门打开，in₈—in₁₅ 输入数据的与门封闭。输出端 F 的状态只可能与 in₀—in₇ 中的某一路信号相同（取决于选择输入 A₀、A₁、A₂ 的状态）；反之，当 D 为“1”时，输出端 F 的状态只可能与 in₈—in₁₅ 中的某一路信号相同。例如当选择输入端 DCBA 是 0001 时，输出端 F 的状态与 in₁ 相同。当 DCBA=1000 时，输出端 F 的状态等于 in₈ 的状态。

(2) 实现组合逻辑函数功能。

例：试用 74LS151 多路数据选择器实现 $F(A, B, C, D) = \Sigma = (3, 7, 9, 14, 15)$

解：(a) 将 $F(A, B, C, D)$ 填入四变量卡诺图，如图 3.3(a) 所示。

CD \ AB	00	01	11	10
00	0	0	1	0
01	0	0	1	0
11	0	0	1	1
10	0	1	0	0

$$F = ACD + ABC + ABCD$$

(a)

CD \ B	00	01	11	10
0	0	A	\bar{A}	0
1	0	0	1	A

(b)

图 3.3 $F = \Sigma (3, 7, 9, 14, 15)$ 的卡诺图和降维卡诺图

测试准备

所需器材：数字逻辑实验箱（提供电源和输入/输出显示）、74LS151 集成电路芯片、连接线若干

芯片连接：将 74LS151 芯片插入实验箱的 16PIN 集成电路插座。务必确保正确连接电源和地线：芯片的第 16 脚（VCC）接+5V 电源，第 8 脚（GND）接地

功能测试步骤

74LS151 的逻辑功能测试可以遵循以下步骤。下面的表格汇总了在其使能端（G）有效（G=0）时，输出（Y）与地址输入、数据输入的关系：

选通输入 (G)	地址输入 (C, B, A)	数据输入 (Dn)	输出 (Y)	反相输出 (W)
1	×	×	0	1
0	0 0 0	D0	D0	D0'
0	0 0 1	D1	D1	D1'
0	0 1 0	D2	D2	D2'
0	0 1 1	D3	D3	D3'
0	1 0 0	D4	D4	D4'
0	1 0 1	D5	D5	D5'
0	1 1 0	D6	D6	D6'
0	1 1 1	D7	D7	D7'

注：×表示任意状态（0 或 1），Dn' 表示 Dn 的反相。

连接引脚： 将芯片的地址输入端（C, B, A）、数据输入端（D0-D7）和使能端（G）连接到逻辑电平开关（用于输入信号）。将输出端（Y 和 W）连接到逻辑电平显示器（如 LED 发光二极管）上

测试使能功能： 使能端（G）为高电平（G=1）时，无论地址输入端是什么状态，输出端 Y 应为低电平（0），W 应为高电平（1）

测试数据选择功能： 使能端置为低电平（G=0），使芯片进入工作状态。将地址输入端（C, B, A）设置为某一组特定值（例如，000）。

然后，依次改变该地址对应的数据输入端的电平。例如，当地址为 000 时，它对应数据输入端 D0。你可以先将 D0 接高电平（1），观察输出 Y 是否也为高电平（1）；再将 D0 接低电平（0），观察输出 Y 是否变为低电平（0）

按照真值表，系统地改变地址输入（从 000 到 111），并重复上述步骤，检查输出 Y 是否始终与当前地址所选中的数据输入端 (Dn) 的状态一致

应用实例：验证逻辑函数

完成基本功能测试后，用 74LS151 实现一个异或门功能 ($F = AB' + A'B$)。

确定输入映射：将变量 A、B 分别连接到地址端的高位（如 C 和 B），地址端的最低位 (A) 可以接固定电平或作为第三个变量。对于两变量的异或函数，可以将其扩展为包含第三变量 C 的标准形式： $F = A'B(C+C') + AB'(C+C') = A'BC + A'BC' + AB'C + AB'C'$

配置数据端：对比 74LS151 的输出表达式 $Y = C'B'A'D_0 + C'B'D_1 + \dots + CBAD_7$ ，可以确定需要将最小项对应的数据输入端置 1，其他置 0。对于异或函数，应设置：D1=1, D2=1, D4=1, D7=1（具体对应关系取决于你将 A、B 具体连接到哪个地址端），而 D0=D3=D5=D6=0

验证功能：配置好数据端后，改变地址输入（即 A、B 的值），输出 Y 的结果应符合异或逻辑的真值表

(b) 若令 $B=A_2$ 、 $C=A_1$ 、 $D=A_0$ 则可作出对应于八选一数据选择器的降维卡诺图 3.3(b) 与 74LS151 降维卡诺图相比较，可得

$$D_0=D_2=D_4=D_5=0, \quad D_7 = 1, \quad D_1=D_6=A, \quad D_3=\bar{A}$$

因此可得出入图 3.4 所示的电原理图。

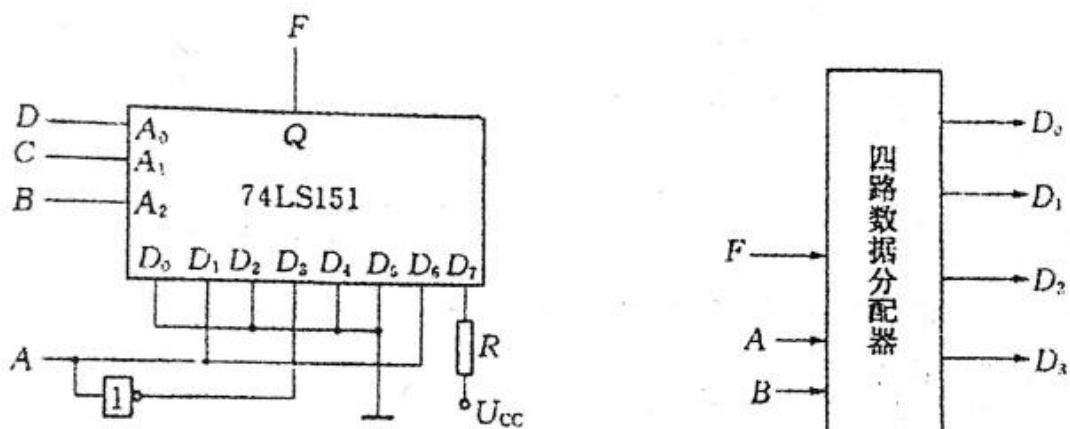
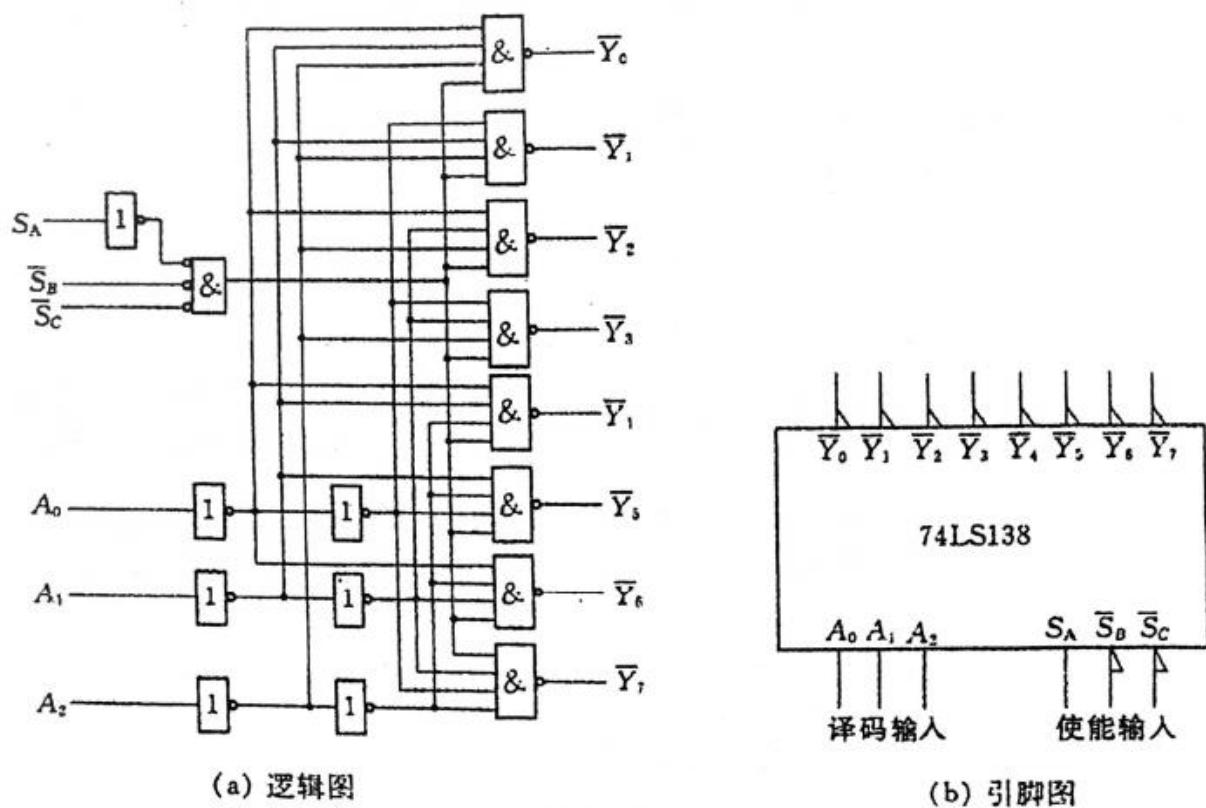


图 3.4 用 74LS151 实现 $F=\Sigma(3, 7, 9, 14, 15)$ 的电路图

图 3.5 数据分配器示意图



(a) 逻辑图

(b) 引脚图

图 3.6 74LS138 内部逻辑图和引脚图功能表

表 3.3 74LS138 功能表

输入					输出							
\bar{S}_A	$\bar{S}_B + \bar{S}_C$	A_2	A_1	A_0	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
0	Φ	Φ	Φ	Φ	1	1	1	1	1	1	1	1
Φ	1	Φ	Φ	Φ	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

(2) 用 1 片八选一数据选择器 74LS151 加必要的门电路实现函数

$$Q = ABC + AC'DF' + B'CD' + BCD'F' + C'D'F' + CDF'$$

并用实验验证。

74LS151 分析：将 A、B、C 作为地址输入端

导致
同或

分析 2³ 个可能情况下
D、F 与门电路与 函数之间
的关系：

A B C Q

0 0 0 D'F'

0 0 1 D+DF'=D

0 1 0 D'F'

0 1 1 D'F+D'F'

1 0 0 D'F+D'F'

1 0 1 D

1 1 0 D'F+D'F'

1 1 1 1 D₁

D₀ 分别代入已先确定的 ABC 情况。

D₁ 再代入逻辑函数式，找到会成立的

D₂ 情况

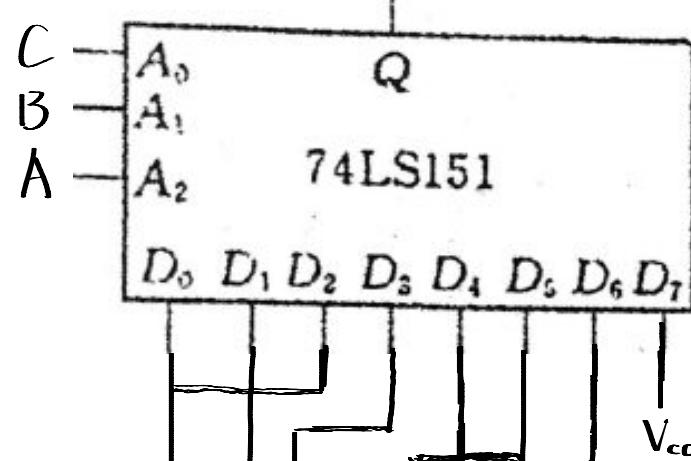
D₃

D₄

D₅

D₆

D₇

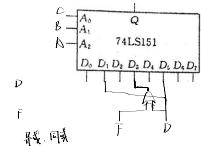


74LS151

74LS02

74LS86

74LS04



A	B	C	D	E	F	GND	Q
0	0	0	D'F'				
0	0	1	D+DF'=D				
0	1	0	D'F'				
0	1	1	D'F+D'F'				
1	0	0	D'F+D'F'				
1	0	1	D				
1	1	0	D'F+D'F'				
1	1	1	1				D ₁

(3)用数据选择器和数据分配器(译码器)组成的信号传输系统如图 3.7 所示。

当输入信号为 10010100 时(高位在前), 数据开关控制地址选择信号逐次递增, 记录输出信息并填入表 3.4 中。

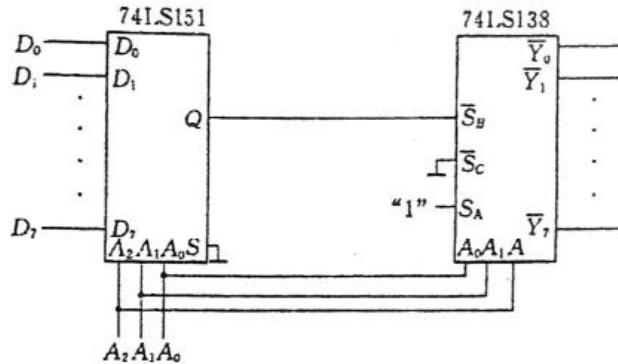


图 3.7 数据传输系统示意图

3.4

A_2	A_1	A_0	Y_7	Y_6	Y_5	Y_4	Y_3	Y_2	Y_1	Y_0
0	0	0	1	1	1	1	1	1	1	0
0	0	1	1	1	1	1	1	1	0	1
0	1	0	1	1	1	1	1	1	1	1
0	1	1	1	1	1	1	0	1	1	1
1	0	0	1	1	1	1	1	1	1	1
1	0	1	1	1	0	1	1	1	1	1
1	1	0	1	0	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1

四、实验原理

1. 数据选择器

数据选择器又称作“多路开关”, 其功能是从多个数据通道中选择一个通道的数据(数字信息)传输到输出端。按输入数据通道的多少, 可分为二位数据选择器、四位数据选择器、八位数据选择器。

图 3.1(a)、(b) 分别是八选一的数据选择器 74LS151 的逻辑图和引脚图, 表 3.1 是其功能表。其中 D0--D7 是八个数据输入端, A0--A2 是三个选择输入信号, 组成八种组合的译码控制电路。使能端 S 是选通门, 当 S=1 时, 封锁数据的输入与门, 使输出端的状态与输入信息无关, 且输出等于“0”。当 S=0, 输出端的数据与数据输入和选择输入的信号有关。利用使能端还可以实现多片级连, 扩展输入信号的数据通道量。

数据选择器除用于多路数据选通之外, 还可用于产生复杂函数。

2. 数据分配器

数据分配器是实现与数据选择器逆过程的中规模功能器件，其功能是将同一条线路送来的信息 F 分配到相应的输出端，图 3.5 是四路数据分配器的示意图。其中 A、B 是地址选择信号，输出端 D₃～D₀ 的状态与地址选择的关系如表 3.2 所示，表中 F 表示输入端的状态。

表 3.2

地址选择输入		输出				地址选择输入		输出			
A	B	D ₀	D ₁	D ₂	D ₃	A	B	D ₀	D ₁	D ₂	D ₃
0	0	F	0	0	0	1	0	0	0	F	0
0	1	0	F	0	0	1	1	0	0	0	F

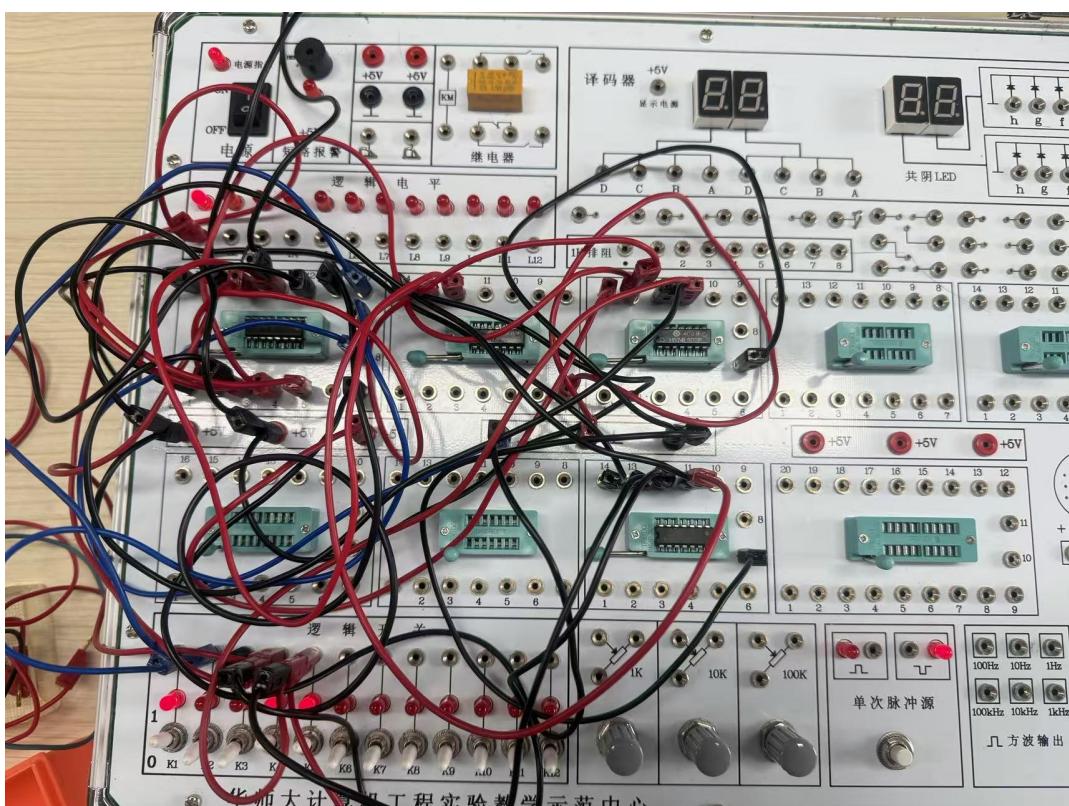
数据分配器通常可用译码器代替，图 3.6(a)、(b) 分别是 3 线和 8 线通用译码器 74LS138 的逻辑图和引脚图，表 3.3 是 74LS138 的功能表。A₀～A₂ 作地址选择信号，其输出信息按地址分配。把数据选择器和分配器结合使用，可构成串行数据传输系统，如图 3.7 所示。

(以上表格见于实验指导书)

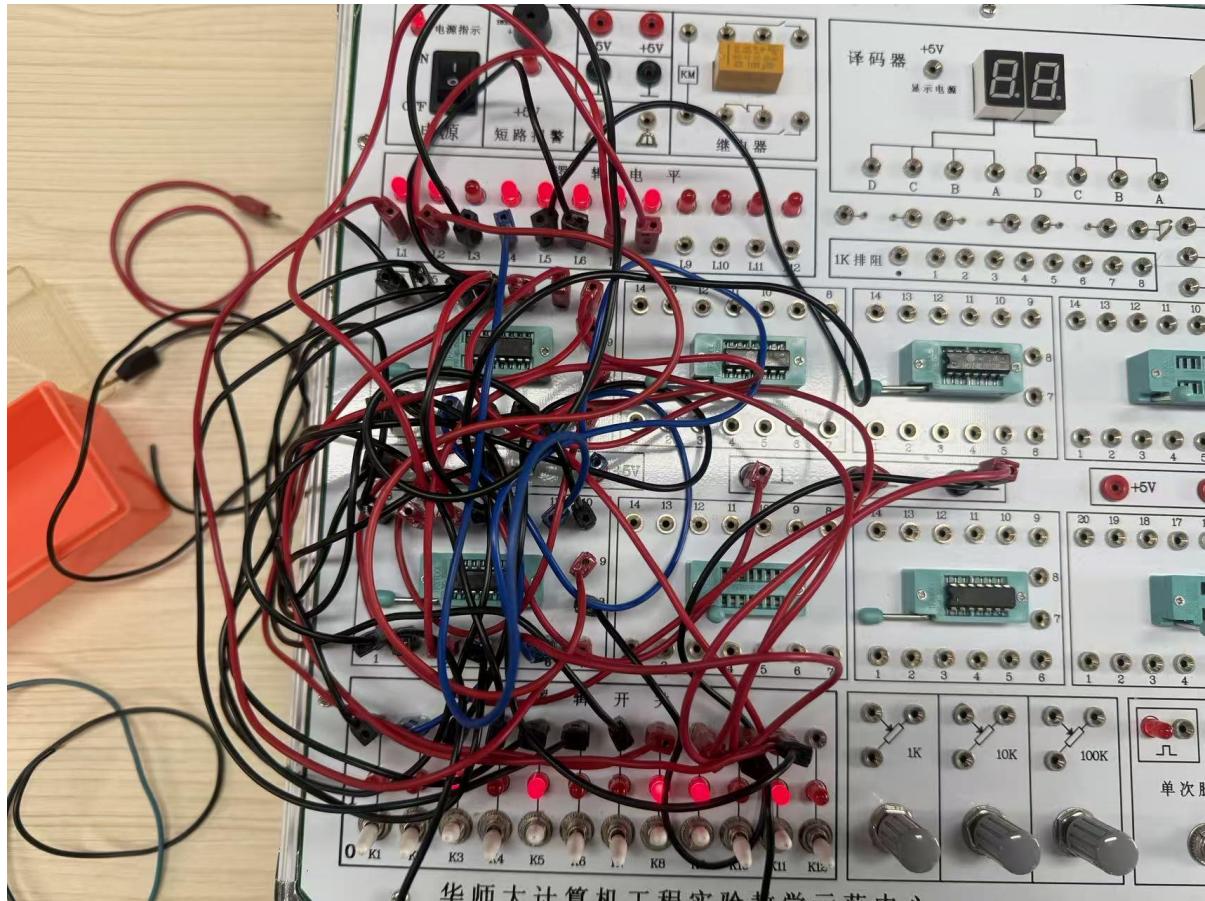
四、实验过程

器件：74LS04*2，74LS00*2，74LS08*1，74LS10*1，74LS86*1，74LS151*1，74LS138*1

- 按照实验要求连接电路，检查连线无误后接通电源。
- 测试八选一数据选择器 74LS151 的逻辑功能，记录测试结果。
- 根据给定的逻辑函数，设计电路连接图。



根据设计好的实验操作图进行连线，但在连线的过程中，发现自己的导线偶有接触不良的情况，老师提醒我们需要注意各自导线的连通性，在依次利用灯亮对导线进行检查后，实验成功率大大提升。



连接实验三电路时，常常遇到实验结果不满足于自己的实验预测结果，这个时候不一定要先归结于导线问题，先要看看自己的逻辑运算是否出现问题，以及实验题目所需要的实验结论与实验是否匹配。

4. 搭建电路并验证逻辑功能，记录实验数据。
5. 分析实验结果，验证设计的正确性。

五、 实验结果及分析

实验均正常完成：

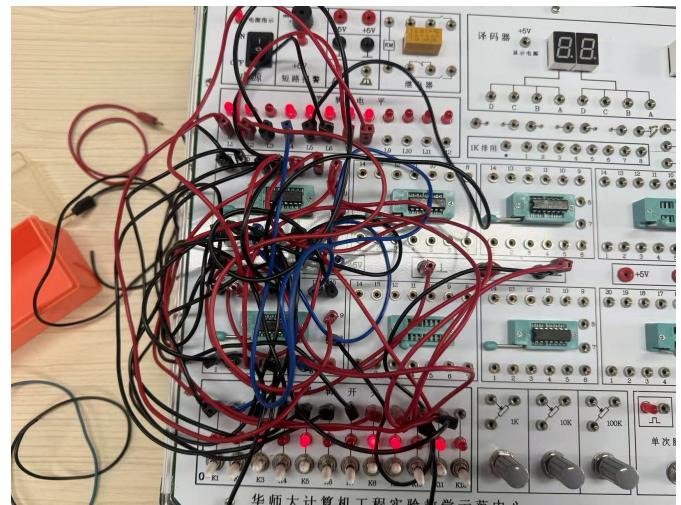
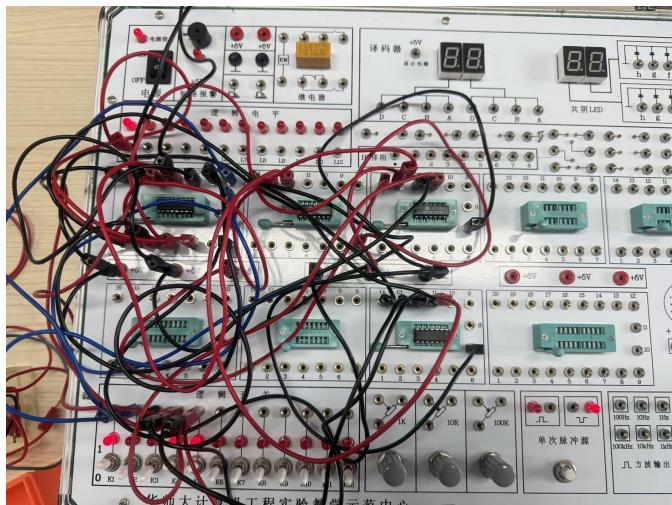
实验二

通过连接电路，实现了利用数据选择器和门电路实现复杂且多个变量的逻辑函数。其中，在预测实验结果时，我们需要理解好74LS151数据选择器改装成我们所需的逻辑函数式需要怎么一般化，比如：

在连接电路时，首先应该想到的是将其中三个变量连接在地址输入端，再将剩余的多个变量按不同的地址输入变量的情况进行电路连接，此时我们就需要用到门电路以满足在不同的地址输入变量的情况下，输出的结果满足逻辑函数表达式。

实验三：

根据实验电路图，通过数据选择器控制译码器的输出，通过高电平输入（1），将译码器对应的部分全部置1，以达到控制电路的作用。



六、实验收获/心得体会

通过本次实验，成功实现了用中规模数字集成电路设计组合逻辑电路，在实验过程中，掌握了数据选择器和译码器的使用方法。

实验中遇到的问题主要集中在电路连接和调试方面，通过仔细检查得到了解决：

在连接电路时，尤为复杂的是新引入的74LS138译码器的引脚接入还不够熟练，再加上两个非门电路的器件引入，手感生疏。

其中，在预测实验结果时，我们需要理解好74LS151数据选择器改装成我们所需的逻辑函数式需要怎么一般化。在连接电路时，首先应该想到的是将其中三个变量连接在地址输入端，再将剩余的多个变量按不同的地址输入变量的情况进行电路连接，此时我们就需要用到门电路以满足在不同的地址输入变量的情况下，输出的结果满足逻辑函数表达式。