第一章

1关于编译程序和解释程序，下面说法错误的是()。

A、编译程序和解释程 序的作用都是将高级语言程序转换成机器语言程序

B、编译程序编译时间较长 ,运行速度较快

C、解释程序方法较简单 ,运行速度也较快

D、解释程序将源程序翻译成机器语言 ,并且翻译一条以后,立即执行这条语句

2将用高级程序语言 编写的源程序翻译成目标程序的程序称( )

A、连接程序

B、编辑程序

C、编译程序

D、诊断维护程序

3计算机硬件能够直接执行的是:

I .机器语言程序I .汇编语言程序III.硬件描述语言

A.仅I

B、仅I、II

C、仅I、III

D、I、II、II

4冯 .诺依曼结构计算机中数据采用二进制编码表示,其主要原因是

I二进制运算规则简单

II制造两个稳态的物理器件较容易

II便于用逻辑门电路实现算术运算

A、仅I

B、仅I、 II

C、仅II、III

D、I、II、III

5通常划分计算机发展时代是以( ) 为标准的。

A、所用电子器件

B、运算速度

C、计算机结构

D、所有语言

6系统总线中,划分数据线、地址线和控制线的根据是( )。

A、总线所处的位置

B、总线的传输方向

C、总线的传输内容

D.总线的控制方式

7存储字长是指、

1. 存放在一个存储单元中的二进制代码组合
2. 存放在一个存储单元中的二进制代码位数
3. 存储单元的个数
4. 机器指令的位数

8、32位微机是指该计算机所用CPU

1. 具有32位寄存器
2. 能同时处理32位的二进制数
3. 具有32个寄存器
4. 能处理32个字符

9、计算机操作的最小单位时间是

1. 时钟周期
2. 指令周期
3. CPU周期
4. 中断周期

10、完整的计算机系统通常包括

A.运算器、控制器、存储器

B.硬件系统与软件系统

C.主机和应用软件

D.主机、外部设备

‌

11、计算机的字长与下列哪项指标密切相关

A.内存容量

B.运算速度

C.存取速度

D.运算精确度

12、CPU地址线数量与下列哪项指标密切相关

A.内存容量

B.运算速度

C.运算精确度

D.存储数据位

‍13、下列属于冯•诺依曼计算机的核心思想是

A.采用总线

B.采用补码

C.存储程序和程序控制

D.存储器按地址访问

14、下列说法中，错误的是

A.固件功能类似软件，形态类似硬件

B.寄存器的数据位对微程序级用户透明

C.软件与硬件具有逻辑功能的等价性

D.计算机系统层次结构中，微程序属于硬件级

15、冯.诺依曼计算机工作方式的基本特点是（ ）。

A、程序一边输入计算机一边执行

B、程序直接从磁盘读到CPU执行

C、程序中的指令和数据先装入内存，执行时按地址访问并自动按序执行程序

D、程序自动执行，而数据手工输入

16、以下是关于冯诺依曼结构计算机中指令和数据表示形式的叙述，其中正确的是（ ）。

A、指令和数据可以从形式上加以区分

B、指令以二进制形式存放，数据以十进制形式存放

C、指令和数据都以二进制形式存放

D、指令和数据都以十进制形式存放

17、下列是有关计算机中指令和数据存放位置的叙述，其中正确的是（ ）。

A、指令和数据任何时候都存放在外存中

B、程序被启动前指令和数据都存放在外存中，而启动后指令和数据被装入内存

C、指令存放在内存中，数据存放在外存中

D、指令和数据任何时候都存放在内存中

18、以下有关程序编写和执行方面的叙述中，错误的是（ ）。

A、可用高级语言和低级语言编写出功能等价的程序

B、高级语言和汇编语言源程序都不能在机器上直接执行

C、编译程序员必须了解机器结构和指令系统

D、汇编语言是一种与机器结构无关的编程语言

19、计算机硬件能够直接执行的语言是（ ）。

A、汇编语言

B、机器语言

C、汇编语言和机器语言

D、高级算法语言

20、一个完整的计算机系统包括硬件和软件。软件又分为（ ）两大类。

A、 操作系统和语言处理程序

B、 系统软件和应用软件

C、 操作系统和高级语言

D、 低级语言程序和高级语言程序

21、下面是有关反映计算机中存储器容量的计量单位的叙述，其中错误的是（ ）。

A、最小的计量单位为位（bit），表示一位"0"或"1"

B、最基本的计量单位是字节（Byte），一个字节等于8bit

C、一台计算机的编址单位、指令字长和数据字长都一样，且是字节的整数倍

D、主存容量为1KB，其含义是主存中能存放1024个字节的二进制信息

22、以下有关计算机运算速度衡量指标的描述中，错误的是（ ）。

A、 计算机的主频与运算速度有很大关系

B、 5MIPS是指每秒执行5条指令

C、 CPI是指执行一条指令所需的时钟周期数

D、 FLOPS主要用来衡量浮点运算的速度，指每秒执行多少次浮点操作

23、下面有关机器字长的叙述中，错误的是（ ）。

A、 机器字长是指CPU一次能够处理的数据的位数

B、 机器字长一般与CPU中寄存器的位数有关

C、 机器字长决定了数的表示范围和表示精度

D、 机器字长对计算机硬件的造价没有影响

24、以下有关计算机硬件组成的叙述中，错误的是（ ）。

A、 CPU主要由寄存器、算术逻辑部件ALU和控制部件CU组成

B、 主机主要由CPU和主存储器组成

C、 辅存和输入/输出设备构成外部设备

D、 主机和外部设备构成一个完整的计算机系统

25、下列选项中，描述浮点数操作速度指标的是（）。

A． MIPS

B． CPI

C． IPC

D． MFLOPS

26、下列选项中，能缩短程序执行时间的措施是（）。

I．提高 CPU 时钟频率 II．优化数据通路结构 III．对程序进行编译优化

A．仅 I 和 II

B．仅 I 和 III

C．仅 II 和 III

D． I、 II、 III

‏

27、某计算机指令集中共有A、B、C、D四类指令，它们占指令系统的比例分别为40% 、20%、20%、20%, 各类指令的CPI分别为 2、3、4、5；该机器的主频为640MHZ，则该机的MIPS为 （）

A． 100

B． 200

C． 400

D． 600

28、某计算机指令集中共有A、B、C、D四类指令，它们占指令系统的比例分别为50% 、20%、10%、20%, 各类指令的CPI分别为 2、3、4、5；该机器的主频为1.2GHZ，则该机的MIPS为 （）

A． 100

B． 200

C． 400

D． 600

29、假定基准程序 A 在某计算机上的运行时间为 100 秒，其中 90 秒为 CPU 时间，其余为 I/O时间。若 CPU 速度提高 50%， I/O 速度不变，则运行基准程序 A 所耗费的时间是（）。

A． 55 秒

B． 60 秒

C． 65 秒

D． 70 秒

30、程序 P 在机器 M 上的执行时间是 20 秒，编译优化后， P 执行的指令数减少到原来的70%，而 CPI 增加到原来的 1.2 倍，则 P 在 M 上的执行时间是（）。

A． 8.4 秒

B． 11.7 秒

C． 14.0 秒

D． 16.8 秒

第二章

1下列各种数制的数中，最小的数是()。

A. (101001)2

B. (101001)BCD

C. (52)8

D. (233)16

2两个数7E5H和4D3H相加，得( )。

A. BD8H

B. CD8H

C. CB8H

D. CC8H

3若十进制数为137.5,则其八进制数为( ).

A. 89.8

B.211.4

C.211.5

D. 1011111.101

4一个16位无符号二进制数的表示范围是 ()。

A、0~ 65535

B、0~65536

C、 -32768 ~ 32767

D、-32768~32768

5.设在网络中传送采用偶校验的ASCII码，当收到的数据位为10101001时，可以断定( ).

A.未出错

B.出现偶数位错

C.未出错或出现偶数位错

D.出现奇数位错

6. 下列校验码中，奇校验正确的有( ).

A.110100111

B.001000111

C.010110011

D.110100111

7. 用海明码来发现并纠正1位错，信息位为8位，则检验位的位数至少为( )。

A.1

B.3

C.4

D.8

17. 在CRC中，接收端检测出某一位数据错误后，修正的方法是( )。

A.请求重发

B.删除数据

C.通过余数值自行纠正

D.以上均可

18对真值0表示形式唯一的机器数是

A.原码

B.补码和移码

C.反码

D.以上都不对

19若[X]补=0.1101010，则[X]原=（）

A、1.0010101

B、1.01110110

C、0.0010110

D、0.1101010

20若[X]补 = 1.1101010，则[X]原=（）。

A.1.0010101

B.1.0010110

C.0.0010110

D.0.1101010

21.若X为负数，则由[X]补求[ -X]补是将 （）。

A. [X补各值保持不变

B. [X]补符号位变反， 其他各位不变

C. [X]补除符号位外，各位变反，末位加1

D. [X]补连同符号位一起变反，末位加1

22.8位原码能表示的不同数据有个。

A.15

B.16

C.255

D.256

23.定点小数反码[X]反 =x0。x1...xn表示的数值范围是()

A. -1+2-n<x<≤1-2-n

B. -1+2-n≤x< 1-2-n

C. -1+2-n≤x≤1-2-n

D. -1+2-n<x<1-2-n

24. 一个n+1位整数x原码的数值范围是()

A. -2n+1<x<2n-1

B. - 2n+ 1≤x<2n- 1

C. -2n+1<x≤2n-1

D. -2n+ 1≤x≤2n-1

25.计算机内部的定点数大多用补码表示，以下是一些关于补码特点的叙述:

I. 零的表示是唯一的 II. 符号位可以和数值部分一起参加运算

III.和其真值的对应关系简单、直观 IV.减法可用加法来实现

在以上叙述中，( )是补码表示的特点。

A. I和II

B. I和III

C.I、II和III

D.I、II和IV

26. n位定点整数(有符号)表示的最大值是（）

A.2n

B.2n- 1

C.2n-1

D.2n-1-1

27. 5位二进制定点小数，用补码表示时，最小负数是（）

A. 0.111

B.1.0001

C. 1.111

D.1.0000

28.下列关于补码和移码关系的叙述中，（）是不正确的。

A.相同位数的补码和移码表示具有相同的数据表示范围

B.零的补码和移码表示相同

C.同一个数的补码和移码表示，其数值部分相同，而符号相反

D.一般用移码表示浮点数的阶，而补码表示定点整数

29设[x]补=1.x1x2x3x4,当满足（）时，x<-1/2成立。

A. x1必须为1, x2x3x4至少有一个为1

B. x1必须为1，x2x3x4任意

C. x1必须为0,x2x3x4至少有一个为1

D.x1必须为0, x2x3x4任意

30.16 位补码0x8FA0扩展为32位应该是( )。

A.0x0000 8FA0

B.0xFFFF 8FA0

C.0xFFFF FFA0

D.0x8000 8FA0

31.在定点运算器中， 无论是采用双符号位还是采用单符号位，必须有( ).

A.译码电路，它一般用“与非”门来实现

B.编码电路，它一般用“或非”门来实现

C.溢出判断电路，它一般用“异或”门来实现

D.移位电路，它一般用“与或非”门来实现

32.下列说法中，正确的是( )。

I. 在计算机中，表示的数有时会发生溢出，根本原因是计算机的字长有限

II.8421 码就是二进制数

III.一个正数的补码和这个数的原码表示一样，而正数的反码是原码各位取反

IV.设有两个正的规格化浮点数N1=2mxM1和N2=2nxM2,若m>n,则有N1>N2

A. I、II

B. II、III

C. I、III、IV

D. I、IV

33.假定一个十进制数为-66，按补码形式存放在一个8位寄存器中，该寄存器的内容用十六进制表示为( )。

A. C2H

B. BEH

C. BDH

D. 42H

34.设机器数采用补码表示(含1位符号位)，若寄存器内容为9BH，则对应的

十进制数为( )。

A. -27

B. -97

C. -101

D.155

35. 若寄存器内容为1000000 若它等于-0,则为

A.原码

B.补码

C.反码

D.移码

36.若寄存器内容为11111111，若它等于+127，则为.

A.反码

B.补码

C.原码

D.移码

37. 若寄存器内容为11111111，若它等于-1，则为（）

A.原码

B.补码

C.反码

D.移码

38. 若寄存器内容为00000000，若它等于-128， 则为（）.

A.原码

B.补码

C.反码

D.移码

39.若二进制定点小数真值是-0.1101， 机器表示为1.0010，则为（）

A.原码

B.补码

C.反码

D.移码

40. 若采用双符号位，则两个正数相加产生溢出的特征时，双符号位为

A.00

B.01

C.10

D.11

41.判断加减法溢出时，可采用判断进位的方式，若符号位的进位为C0最高

位的进位为C1，则产生溢出的条件是( )。

I.C0产生进位

II. C1产生进位

III. C0、C1都产生进位

IV. C0、 C1都不产生进位

V. C0产生进位，C1不产生进位

VI C0不产生进位，C1产生进位

A. I和II

B. III

C. IV

D.V和VI

42.在补码的加减法中，用两位符号位判断溢出，两位符号位Ss1SS2= 10时，表示().

A.结果为正数，无溢出

B.结果正溢出

C.结果负溢出

D.结果为负数，无溢出

43. [2013统考真题]某字长为8位的计算机中，已知整型变量x、y的机器数分别为

[x]补=11 110100，[y] 补=1 0110000.若整型变量z=2x+y/2, 则z的机器数为( )。

A.1 1000000

B.0 0100100

C. 1 0101010

D.溢出

44. [2014统考真题]若x=103, y=-25,则下列表达式采用8位定点补码运算实现时，会发生溢出的是（）

A. x+y

B. -x+y

C. x-y

D.-x-y

47.原码乘法是().

A.先取操作数绝对值相乘，符号位单独处理

B.用原码表示操作数，然后直接相乘

C.被乘数用原码表示，乘数去绝对值，然后相乘

D.乘数用原码表示，被乘数去绝对值，然后相乘

48. x、y为定点整数，其格式为1位符号位、n位数值位，若采用补码一位乘法实现乘法运算，则最多需要( )次加法运算。

A.n-1

B. n

C.n+1

D. n+2

49.在原码一位乘法中，( )。

A.符号位参加运算

B.符号位不参加运算

C.符号位参加运算，并根据运算结果改变结果中的符号位

D.符号位不参加运算，并根据运算结果确定结果中的符号

50.原码乘法时，符号位单独处理乘积的方式是( )。

A.两个操作数符号相“与”

B.两个操作数符号相“或”

C.两个操作数符号相“异或”

D.两个操作数中绝对值较大数的符号

51. 实现N位(不包括符号位)补码一位乘时，乘积为( )位。

A. N

B.N+1

C.2N

D.2N+ 1

52.在原码不恢复余数法 (又称原码加减交替法)的算法中，( )。

A.每步操作后，若不够减，则需恢复余数

B.若为负商，则恢复余数

C.整个算法过程中，从不恢复余数

D.仅当最后一步不够减时，才恢复一次余数

53. 下列关于补码除法的说法中，正确的是( )。

A.补码不恢复除法中，够减商0，不够减商1

B.补码不恢复余数除法中，异号相除时，够减商0，不够减商1

C.补码不恢复除法中，够减商1,不够减商0

D.以上都不对

54.采用规格化的浮点数最主要是为了( ),

B.方便浮点运算

A.增加数据的表示范围

C.防止运算时数据溢出

D.增加数据的表示精度

55.在浮点运算中，下溢指的是( )。

A.运算结果的绝对值小于机器所能表示的最小绝对值

B.运算的结果小于机器所能表示的最小负数

C.运算的结果小于机器所能表示的最小正数

D.运算结果的最低有效位产生的错误

56.计算机在进行浮点数的加减运算之前先进行对阶操作，若x的阶码大于y的

阶码，则应将( )。

A. x的阶码缩小至与y 的阶码相同，且使x的尾数部分进行算术左移

B. x的阶码缩小至与y的阶码相同，且使x的尾数部分进行算术右移

C. y的阶码扩大至与x的阶码相同，且使y的尾数部分进行算术左移

D. y的阶码扩大至与x的阶码相同，且使y的尾数部分进行算术右移

57.若浮点数的尾数用补码表示，则下列( )中的尾数是规格化数形式。

A.1.11000

B.0.01110

C.0.01010

D.1.00010

58.下列关于舍入的说法，正确的是( ).

I. 不仅仅只有浮点数需要舍入，定点数在运算时也可能要舍入

II. 在浮点数舍入中，只有左规格化时可能要舍入

III.在浮点数舍入中，只有右规格化时可能要舍入

IV. 在浮点数舍入中，左、右规格化均可能要舍入

V.舍入不一定产生误差

A.I、III、V

B.1、II、V

C. V

D. I、IV

59[2015统考真题]下列有关浮点数加减运算的叙述中，正确的是(.

I. 对阶操作不会引起阶码上溢或下溢

II.右规和尾数舍入都可能引起阶码上溢

III.左规时可能引起阶码下溢.

IV.尾数溢出时结果不一定溢出

A.仅II、III

B.仅I、II、IV

C.仅I、II、IV

D. I、II、III、IV

60下列关于补码机器数的描述中错误的是（） （ 单选）

A．数的符号用0和1表示

B．数值“0”的表示唯一

C．加法和减法按模进行运算

D．不可能出现一个数的补码与其原码相同

61某计算机字长8位，机器数 11111111 对应的十进制真值不可能是( )

A.-1 B.127

C.0 D.-128

62. IEEE754浮点数ｘ的二进制存储格式为(41360000)H，其对应的十进制值为(     )

A.11.5 B.11.375

C.11.355 D.10.385

63. 下列关于码距与检错与纠错能力的描述中错误的是 （     ）

A．码距为1的编码不具备任何检错能力

B．码距为2的编码具有1位检错能力，但无纠错能力

C．码距为3的编码可检测出2位错误，或可纠正1位错误

D．码距为4的编码可检测出2位错误，并可纠正2位错误

64. 假定要传输的数据长度为10位，对每个数据块进行CRC校验，根据CRC校验规则，要能检测并纠正一位错误，对应的CRC码的总位数为（    ）

A．4 B．10

C．13 D．14

65. 设G(X)=1011, 某（7，4）CRC校验码的编码序列为C7C6C5C4C3C2C1,假定CRC编码传输过程中最多只能发生一位错误，已知C1位出错时得到的余数是001，则C4位出错时接收方进行校验得到的余数是 （   ）

A．010 B．100

C．011 D．110

66.有如下C语言程序段：short si=-32767;unsigned short usi=si;执行上述两条语句后，usi的值为

A．-32767 B.32767 C.32768 D.32769

67.有如下C语言程序段：unsigned short usi=65535; short si=usi;执行上述两条语句后，si的值为

A.-1 B.-32767 C.-32768 D.-65535

68.由3个“1”和5个“0”组成的8位二进制补码，能表示的最小整数是

A．-126 B.-125 C.-32 D.-3

第三章

1、‏执行算术右移指令的操作过程是（）。

A.进位标志移至符号位，各位顺次右移1位

B.操作数的符号位不变，各位顺次右移1位，符号位拷贝至最高数据位

C.操作数的符号位填0，各位顺次右移1位

D.操作数的符号位填1，各位顺次右移1位

2、原码除法是指（）。

A.操作数取绝对值相除，符号位单独处理

B.操作数用补码表示并进行除法，但商用原码表示

C.操作数用原码表示，然后相除

D.操作数用绝对值表示，加上符号位后相除

3、对8位补码操作数A5H，进行二位算术右移后的十六进制结果为（）H

A.52 B.D2 C.E9 D.69

4、单符号位补码表示的两个同号数相加或异号数相减时，所得结果的符号位SF和进位标志CF进行（）运算为1时，表示运算的结果产生溢出

A.与 B.与非 C.异或 D.或

5、在定点二进制运算器中，减法运算一般通过（）来实现。

A.反码运算的二进制加法器 B.补码运算的二进制减法器

C.补码运算的二进制加法器 D.原码运算的二进制减法器

6、浮点数加减运算过程一般包括对阶、尾数运算、规格化、舍入和判溢出等步骤。设浮点数的阶码和尾数均采用补码表示，且位数分别为5位和7位（均包含2位符号位）。若有两个数X = 2^7 \*29/32 ,Y= 2^5 \* 5/8，则用浮点加法计算X+Y 的最终结果是（）。

A. 00111 0100010 B. 溢出 C. 01000 0010001 D.00111 1100010

2^00111\*00.11101+2^00111\*00.00101=

7、设机器数字长8位(含1位符号位)，若机器数DAH为补码，分别对其进行算术左移一位和算术右移一位，其结果分别为（）。

A.B4H，EDH B. B4H，6DH C. B5H，6DH D. B5H，EDH

8、在定点运算器中，为判断运算结果是否发生错误，无论采用双符号位还是单符号位，均需要设置（），它一般用异或门来实现。

A. 编码电路 B. 移位电路 C. 译码电路 D. 溢出判断电路

9、已知A=0.1011,B= -0.0101，则[A+B]补为（）。

A. 1.0110 B. 0.1101 C. 0.0110 D. 1.1011

10、下列说法错误的是（）。

A. 并行加法器中虽然不存在进位的串行传递，但高位的进位依然依赖于数据的低位

B. 运算器中通常都有一个状态标记寄存器，为计算机提供判断条件，以实现程序转移

C .补码乘法器中，被乘数和乘数的符号都不参加运算

D. 在小数除法中，为了避免溢出，要求被除数的绝对值小于除数的绝对值

11、‏以下关于ALU的描述正确的是（）。

A. 只能完成逻辑运算 B. 只能完成算术运算

C. 不能支持乘法运算 D. 能完成算术与逻辑运算

12、‏在计算机中，对于正数，其三种机器数右移后符号位均不变，但若右移时最低数位丢1，可导致（）。

A. 无正确答案 B. 影响运算精度 C. 运算结果出错 D. 无任何影响

13、一个C语言程序在一台32机器上运行，程序中定义了3个变量x,y,z，其中x和z是int型，y为short型，当x=127,y=-9时，执行赋值语句z=x+y后，x,y,z的值分别是（）。

A. x=0000007FH, y=FFF9H, z=00000076H

B. x=0000007FH, y=FFF9H, z=FFFF0076H

C. x=0000007FH, y=FFF7H, z=FFFF0076H

D. x=0000007FH, y=FFF7H, z=00000076H

1000000000001001原码 1111 1111 1111 0111补

14、假定某带符合整数采用补码表示，若int型变量x和y的机器数分别是FFFF FFDFH和0000 0041H，则x,y的值以及x-y的机器数分别是（）。

A. x=-65, y=41, x-y的机器数溢出

B．x=-33, y=65, x-y的机器数为FFFF FF9DH

C．x=-33, y=65, x-y的机器数为FFFF FF9EH

D. x=-65, y=41, x-y的机器数为FFFF FF96H

15、整数x的机器数(补码)为1101 1000，分别对x进行逻辑右移1位和算术右移1位操作，得到的机器数各是（）。

A. 1110 1100、1110 1100 B、0110 1100、1110 1100

C. 1110 1100、0110 1100 D、0110 1100、0110 1100

16、下列有关浮点数加减运算的叙述中，正确的是（）。

I. 对阶操作不会引起阶码上溢或下溢 II. 右规和尾数舍入都可能引起阶码上溢

III. 左规时可能引起阶码下溢 IV. 尾数溢出时结果不一定溢出

A. 仅 II、III B.仅I、II、IV C. 仅I、II、III D. I、II、III、IV

17、‏假定有4个整数用8位补码分别表示r1=FEH，r2=F2H，r3=90H，r4=F8H，若将运算结果存放在一个8位的寄存器中，则下列运算会发生溢出的是（）。

A. r2×r3 B. r1×r2 C. r2×r4 D. r1×r4

18、‏计算机内部的定点数大多用补码表示，下列关于补码特点的叙述中不正确的是\_\_\_\_\_\_\_\_。

A. 减法可用加法来实现 B. 正数不存在补码，负数的补码可用反码加1求得

C. 零的表示唯一 D. 符号位可以和数值部分一起参加运算

19、以下说法不正确的是（）。

A. 在定点小数补码一位除法中，为了避免溢出，被除数的绝对值一定要小于除数的绝对值

B. n位小数的补码一位乘法（Booth算法），需做n次运算，第n次不移位

C. 补码加减交替法是一种不恢复余数法

D. 浮点运算可由阶码运算和尾数运算两个部分联合实现

20、下列不是组成运算器的部件的是（）。

A.数据总线 B. 状态寄存器 C. 地址寄存器 D. ALU

21、 若采用双符号位，则两个正数相加产生溢出的特征时，双符号位为\_\_\_\_\_\_。

A.00

B.01

C.10

D.11

22、判断加减法溢出时，可采用判断进位的方式，若符号位的进位为C0最高位的进位为C1，则产生溢出的条件是( )。

I.C0产生进位

II. C1产生进位

III. C0、C1都产生进位

IV. C0、 C1都不产生进位

V. C0产生进位，C1不产生进位

VI C0不产生进位，C1产生进位

A. I和II

B. III

C. IV

D.V和VI

23、在补码的加减法中，用两位符号位判断溢出，两位符号位Ss1SS2= 10时，表示( ).

A.结果为正数，无溢出

B.结果正溢出

C.结果负溢出

D.结果为负数，无溢出

24、 [2013统考真题]某字长为8位的计算机中，已知整型变量x、y的机器数分别为

[x]补=11 110100，[y] 补=1 0110000.若整型变量z=2x+y/2, 则z的机器数为( )。

A.1 1000000

B.0 0100100

C. 1 0101010

D.溢出

25、 [2014统考真题]若x=103, y=-25,则下列表达式采用8位定点补码运算实现时，会发生溢出的是（ ）

A. x+y

B. -x+y

C. x-y

D.-x-y

26、原码乘法是( ).

A.先取操作数绝对值相乘，符号位单独处理

B.用原码表示操作数，然后直接相乘

C.被乘数用原码表示，乘数去绝对值，然后相乘

D.乘数用原码表示，被乘数去绝对值，然后相乘

27、x 、y为定点整数，其格式为1位符号位、n位数值位，若采用补码一位乘法实现乘法运算，则最多需要( )次加法运算。

A.n-1

B. n

C.n+1

D. n+2

28、在原码一位乘法中，正确的是( )。

A.符号位参加运算

B.符号位不参加运算

C.符号位参加运算，并根据运算结果改变结果中的符号位

D.符号位不参加运算，并根据运算结果确定结果中的符号

29、原码乘法时，符号位单独处理乘积的方式是( )。

A.两个操作数符号相“与”

B.两个操作数符号相“或”

C.两个操作数符号相“异或”

D.两个操作数中绝对值较大数的符号

30、实现N位(不包括符号位)补码一位乘时，乘积为( )位。

A. N

B.N+1

C.2N

D.2N+ 1

31、在原码不恢复余数法 (又称原码加减交替法)的算法中，( )。

A.每步操作后，若不够减，则需恢复余数

B.若为负商，则恢复余数

C.整个算法过程中，从不恢复余数

D.仅当最后一步不够减时，才恢复一次余数

32、下列关于补码除法的说法中，正确的是( )。

A.补码不恢复除法中，够减商0，不够减商1

B.补码不恢复余数除法中，异号相除时，够减商0，不够减商1

C.补码不恢复除法中，够减商1,不够减商0

D.以上都不对

33、采用规格化的浮点数最主要是为了( ),

B.方便浮点运算

A.增加数据的表示范围

C.防止运算时数据溢出

D.增加数据的表示精度

34、在浮点运算中，下溢指的是( )。

A.运算结果的绝对值小于机器所能表示的最小绝对值

B.运算的结果小于机器所能表示的最小负数

C.运算的结果小于机器所能表示的最小正数

D.运算结果的最低有效位产生的错误

35、计算机在进行浮点数的加减运算之前先进行对阶操作，若x的阶码大于y的

阶码，则应将( )。

A. x的阶码缩小至与y 的阶码相同，且使x的尾数部分进行算术左移

B. x的阶码缩小至与y的阶码相同，且使x的尾数部分进行算术右移

C. y的阶码扩大至与x的阶码相同，且使y的尾数部分进行算术左移

D. y的阶码扩大至与x的阶码相同，且使y的尾数部分进行算术右移

36、若浮点数的尾数用补码表示，则下列( )中的尾数是规格化数形式。

A.1.11000

B.0.01110

C.0.01010

D.1.00010

37、下列关于舍入的说法，正确的是( ).

I. 不仅仅只有浮点数需要舍入，定点数在运算时也可能要舍入

II. 在浮点数舍入中，只有左规格化时可能要舍入

III.在浮点数舍入中，只有右规格化时可能要舍入

IV. 在浮点数舍入中，左、右规格化均可能要舍入

V.舍入不一定产生误差

A.I、III、V

B.1、II、V

C. V

D. I、IV

第四章

1.下列存储器，工作期间需要周期性刷新的是（）

A、SRAM B、DRAM C、ROM D、FLASH

2主存储器是计算机系统中的记忆设备，它主要用来( )。

A、存放数据

B、存放程序

C、存放数据和程序

D、存放微程序

3存储单元是指()。

A、存放一个二进制信息位的存储元

B、存放一个机器字的所有存储元集合

C、存放一个字节的所有存储元集合

D、存放两个字节的所有存储元集合

4计算机的存储器采用分级存储体系的主要目的是()。

A、便于读写数据

B、减小机箱的体积

C、便于系统升级

D、解决存储容量. 价格和存取速度之间的矛盾

5存储周期是指()。

A、存储器的读出时间

B、存储器的写入时间

C、存储器进行连续读和写 操作所允许的最短时间间隔

D、存储器进行连续写操作所允许的最短时间间隔

6和外存储器相比，内存储器的特点是()。

A、容量大,速度快,成本低

B、容量大，速度慢,成本高

C、容量小，速度快,成本高

D、容量小，速度快,成本低

7某计算机字长16位,它的存储容量64KB,若按字编址那么它的寻址范围是()。

A、0~64K-1

B、0~32K-1

C、0~64K

D、0~32K

8某SRAM芯片，其存储容量为64Kx 16位该芯片的地址线和数据线数目为()。

A、64,16

B、16,64

C、64.8

D、16,16

9 某SRAM芯片，其存储容量为512k×8位该芯片的地址线和数据线数目为()。

A、8,512

B、512,8

C、18,8

D、19,8 .

11某计算机字长32位, 其存储容量为4MB,若按字编址,它的寻址范围是( )。

A、0~1M-1

B、0~4M

C、0~4M-1

D、0~1M

13某SRAM芯片其容量为512x8位加上电源端和接地端,该芯片引出线的最小数目应为( )。

A、23

B、25

C、50

D、19

15若SRAM芯片容量 为2M\*8bit则该芯片引脚中地址线和数据线的数目之和是()

A、21

B、29

C、18

D、不可估计

16若RAM中每个单元为16位则下面所述正确的是( )

A、地址线也是16位

B、地址线与16位无关

C、地址线与16位有关

D、地址线不得少于16位

17 RAM芯片字扩展时可以()

A、增加存储字长

B、增加存储单元数量

C、提高存储器的速度

D、降低存储器的平均价格

18 RAM芯片位扩展时可以()

A、增加存储字长

B、增加存储单元数量

C、提高存储器的速度

D、降低存储器的平均价

19下面所叙述不正确的是()

A、随机存储器可以随时存取信息,掉电后信息丢失

B、访问随机存储器时，访问时间与单元的物理位置无关

C、内存中存储的信息均是不可改变的

D、随机存储器和只读存储器可以统一编址

20下列元件中存取最快的是()

A、Cache

B、寄存器

C、内存

D、外存

22RAM和ROM的主要区别是( )

A、断电后,ROM内保存的信息 会失RAM则可长期保存而不会丢失

B、断电后,RAM内保存的信息会丢失 ROM则可长期保存而不会失

C、ROM是外存，RAM是内存

D、RAM是外存, ROM是内存

23 某计算机字长16位 其存储容量为2MB.按半字编址,它的寻址范围是( )

A、0~8M-1

B、0~4M-1

C、0~2M-1

D、0~1M-1

24某计算机字长32位 其存储容量为8MB,按双字编址,它的寻址范围是( )

A、0~256K-1

B、0~512K-1

C、0~2M-1

D、0~1M-1

26在下列几种存储器中,CPU可直接访问的是()。

A、主存储器

B、磁盘

C、磁带

D、光盘.

27 SRAM芯片,存储容量 为64Kx 16位,该芯片的地址线和数据线数目为( )。

A、64,16

B、16,16

C、64.8

D、16,64。

28以下四种类型的半导体存储器中,以传输同样多的字为比较条件,则读出数据传输率最

高的是()。

A、DRAM

B、SRAM

C、FLASH ROM

D、EPROM

2 9双端口存储器所以能进行高速读/写操作，是因为采用( )。.

A、高速芯片

B、新型器件

C、流水技术 .

D、两套相互独立的读写电路

32 4 片16Kx8位的存储芯片可以设计成( )容量的存储器。

I.64Kx8位 II. 32Kx4位 III.32Kx16位 IV. 16Kx32位

A、I、II

B、II、III

C、I、III

D、I、III、IV

33某机器字长16 位主存容量为16MB，若按半字寻址，其寻址范围大小为( )。

A、4M

B、2M

C、8M

D、16M

34若存储周期250ns,每次读出16位则该存储器的数据传送率为()。

A、4x106 字节/秒

3、 4M字节/秒

C、8x106 字节/秒

D、8M 字节/秒

35半导体静态存 储器SRAM的存储原理是()。

1. 依靠双稳态电路

B、依靠定时刷新

C、依靠读后再生 .

D、信息不再变化

36存储器的随机访问方式是指()。

1. 可随意访问存储器

B、按随机文件访问存储器

C、可对存储器进行读出与写入

D、可按地址访问存储器任一编址单元其访问时间相同且与地址无关

37 某计算机的主存为3KB,则内存地址寄存器需要( )位就足够了。

A、10

B、11.

C、12

D、13

38下面说法中,正确的是()。

A、EPROM是不能改写的

B、EPROM是可改写的，所以也是一种读/写存储器

C、EPROM只能改写一次

D. EPROM是可改写的,但它不能作为读/写存储器

39对于地址总线为32位的微处理器来说其直接寻址的范围可达()。

A、1MB

B、16MB

C、64MB

D、4GB

40 DRAM的中文含义是()

A、静态随机存储器

B、动态随机存储器

C、静态只读存储器

D、动态只读存储器

41动态RAM的特点是()

A、工作中需 要动态地改变存储单元内容

B、工作中需要动态地改变访存地址

C、每隔一定时间需要刷新

D、每次读出后需要刷新

42计算机的主存储器由( )构成。

A、RAM和C磁盘

B、ROM

C、ROM和RAM

D、硬盘和控制器

43下列不能用作存储容量单位的是()。

A、Byte

B、MIPS

C、KB

D、GB

44存储容量1GB等于()。

A、1024B

B、1024KB

C、1024MB

D、128MB

45 ROM是只读存储器固化有开机必读的例行程序，关机时( )。

A、信息自动消失

B、不会消失

C、消失后自行恢复

D. 用户可以随时改写口

46某计算机主存容量为64KB,其 中ROM区为4KB,其余为RAM区,按字节编址。现要用2K x 8位的ROM芯片和4K x4位的RAM芯片来设计该存储器,则需要上述规格的ROM芯片数和RAM芯片数分别是( ).

A、1. 15

B、2.15

C、1.30

1. 2. 30

47用若干个2K x 4位芯片组成一-个8K x 8位存储器则0B1FH所在芯片的最小地址是( )

A、0000H

B、0600H

C、0700H

D.0800H

49某计算机存储器按字节编址主存地址空间大小为64MB,现用4Mx8位的RAM芯片组成32MB的主存储器,则存储器地址寄存器MAR的位数至少是()

A、22位

B、23位

C、25位

D、26位

50若存储器容量为32Kx16, 则()。

A、地址线为16根 ,数据线为32根

B、地址线为32根 ,数据线为16根

C、地址线为15根 ,数据线为16根

D、地址线为16根 ,数据线为15根

51某计算机字长32位， 存储容量是8MB，若按双字编址，它的寻址范围是( )

A、0~256K-1

B、 0~512K-1

C、0~1M-1

D、0~2M- 1

52用4个16K\*8位的存储芯片， 可以扩展设计出的存储器为( )

A、32K\*16位

B、 16K\*16位

C、32K\*8位

D、8K\*16位

53下列关于对阶操作说法正确的是（）

A.在浮点加减运算的对阶操作中，若阶码减小，则尾数左移

B.在浮点加减运算的对阶操作中，若阶码增大，则尾数右移;若阶码减小，则尾数左移

C.在浮点加减运算的对阶操作中，若阶码增大，则尾数右移

D.以上都不对

54. [2011统考真题]下列各类存储器中，不采用随机存取方式的是( )。

A. EPROM

B. CD-ROM

C. DRAM

D. SRAM

55. 磁盘属于( )类型的存储器。

A.随机存取存储器( RAM )

B.只读存储器( ROM)

C.顺序存取存储器( SAM)

D.直接存取存储器( DAM )

56.存储器的存取周期是指( )。

A.存储器的读出时间

B.存储器的写入时间

C.存储器进行连续读或写操作所允许的最短时间间隔

D.存储器进行一次读或写操作所需的平均时间

57. 计算机的存储器采用分级方式是为了( ).

A.方便编程

B.解决容量、速度、价格三者之间的矛盾

C.保存大量数据方便

D.操作方便

58.计算机的存储系统是指( ).

A. RAM

B. ROM

C.主存储器

D. Cache.主存储器和外存储器

59.在多级存储体系中，"Cache-主存”结构的作用是解决( )的问题。

A.主存容量不足

B.主存与辅存速度不匹配

C.辅存与CPU速度不匹配

D.主存与CPU速度不匹配

60.存储器分层体系结构中，存储器从速度最快到最慢的排列顺序是( ).

A.寄存器-主存-Cache-辅存

B.寄存器-主存一辅存-Cache

C.寄存器-Cache-辅存一主存

D.寄存器-Cache-主存一辅存

61某一SRAM芯片，其容量为1024\*8位， 除电源和接地端外，该芯片的引脚的最小数目为( )。MREQ’

A.21

B.22

C.23

D. 24

62. 某存储器容量为32K\*16位，则（）

A.地址线为16根，数据线为32根

B.地址线为32根，数据线为16根

C.地址线为15根，数据线为16根

D. 地址线为15根，数据线为32根

63.若RAM中每个存储单元为16位，则下面所述正确的是( ).

A.地址线是16位

B.数据线是16位

C.指令长度是16位

D.以上说法都不正确

64. DRAM的刷新是以( ) 为单位的。

A.存储单元

B.行

C. 列

D.存储字

65.动态RAM采用下列哪种刷新方式时，不存在死区的是( )。

A.集中刷新

B.分散刷新

C.异步刷新

D.都不对

66. 下面是有关DRAM和SRAM存储器芯片的叙述:

I. DRAM芯片的集成度比SRAM芯片的高

II. DRAM芯片的成本比SRAM芯片的高

III.DRAM芯片的速度比SRAM芯片的快

IV. DRAM芯片工作时需要刷新，SRAM芯片工作时不需要刷新

通常情况下，错误的是( )。

A. I和II

B. Il和III

C.III和IV

D.I和IV

67. 下列说法中，正确的是( )。

A.半导体RAM信息可读可写，且断电后仍能保持记忆

B. DRAM是易失性RAM,而SRAM中的存储信息是不易失的

C.半导体RAM是易失性RAM,但只要电源不断电，所存信息是不丢失的

D.半导体RAM是非易失性RAM

68.关于SRAM和DRAM,下列叙述中正确的是()。

A.通常SRAM依靠电容暂存电荷来存储信息，电容上有电荷为1，无电荷为0

B. DRAM依靠双稳态电路的两个稳定状态来分别存储0和1

C. SRAM速度较慢，但集成度稍高; DRAM速度稍快，但集成度低

D. SRAM速度较快，但集成度稍低; DRAM速度稍慢，但集成度高

69. [2014统考真题]某容量为256MB的存储器由若干4Mx8位的DRAM芯片构成，该DRAM芯片的地址引脚和数据引脚总数是( ).

A.19

B.22

C.30

D.36

70. [2010统考真题]下列有关RAM和ROM的叙述中，正确的是( )。

I. RAM是易失性存储器，ROM是非易失性存储器

II. RAM 和ROM都采用随机存取方式进行信息访问

III. RAM和ROM都可用作Cache

IV.RAM和ROM都需要进行刷新

A.仅I和II

B.仅II和III

C.仅I、II和III

D.仅II、III和IV

71. [2012统考真题]下列关于闪存的叙述中，错误的是( )。

A.信息可读可写，并且读、写速度一样快

B.存储元由MOS管组成，是一种半导体存储器

C.掉电后信息不丢失，是一种非易失性存储器

D.采用随机访问方式，可替代计算机外部存储器

72下列几种存储器中，( )是易失性存储器。

A. Cache

B. EPROM

C. Flash Memory

D. CD-ROM

73. 下列说法正确的是( )。

A. EPROM 是可改写的，故可以作为随机存储器

B. EPROM是可改写的，但不能作为随机存储器

C. EPROM是不可改写的，故不能作为随机存储器

D. EPROM 只能改写一次，故不能作为随机存储器

74.下列( )是动态半导体存储器的特点。

I. 在工作中存储器内容会产生变化

II. 每隔一定时间，需要根据原存内容重新写入一遍

III.一次完整的刷新过程需要占用两个存储周期

IV. 一次完整的刷新过程只需要占用一个存储周期

A.I、III

B. II、III

C.II、IV

D.只有III

75. [2015统考真题]下列存储器中，在工作期间需要周期性刷新的是(

A. SRAM

B. SDRAM

C. ROM

D. FLASH

76. [2009统考真题]某计算机主存容量为64KB,其中ROM区为4KB,其余为RAM区，按字节编址。现要用2Kx8位的ROM芯片和4Kx4位的RAM芯片来设计该存储器，需要上述规格的ROM芯片数和RAM芯片数分别是( ).

A.1.15

B. 2、15

C.1.30

D.2、30

77[2010统考真题]假定用若干2Kx4位的芯片组成一个8Kx8位的存储器，则地址0B1FH所在芯片的最小地址是( )。

A.0000H

B.0600H

C. 0700H

D.0800H

78. [2016统考真题]某存储器容量为64KB,按字节编址，地址4000H - 5FFFH为ROM区，其余为RAM区。若采用8Kx4位的SRAM芯片进行设计，则需要该芯片的数量是( )。

A.7

B.8

C. 14

D.16

79. [2011统考真题] 某计算机存储器按字节编址，主存地址空间大小为64MB,现用4Mx8位的RAM芯片组成32MB的主存储器，则存储器地址寄存器MAR的位数至少是( ).

A. 22位

B. 23

C. 25位

D.26

80. 用存储容量为16Kx1位的存储器芯片来组成一个64Kx8位的存储器，则在字方向和位方向分别扩展了( )倍。

A.4、2

B.8、4

C.2.4

D.4、8

81.80386DX是32位系统，以4B为编址单位，当在该系统中用8KB (8Kx8位)的存储芯片构造32KB的存储体时，应完成存储器的( ) 设计。

A.位扩展

B.字扩展

C.字位扩展

D.字位均不扩展

82.4个16Kx8位的存储芯片，可设计为( )容量的存储器。

A.32K\*16位

B.16Kx16 位

C.32Kx8位

D.8Kx16 位

83.16片2Kx4位的存储器可以设计为( ) 存储容量的16位存储器，

A. I6K

B.32K

C8k

D2k

84.在高速缓存系统中，主存容量为12MB, Cache容量为400KB， 则该存储系统的容量为( )。

A.12MB + 400KB

B.12MB

C.12MB-12MB + 400KB

D.12MB- 400KB

85. [2009统考真题]假设某计算机的存储系统由Cache 和主存组成，某程序执行过程中访存1000次，其中访问Cache缺失(未命中) 50次，则Cache的命中率是( ).

A.5%

B.9.5%

C.50%

D.95%

86. [2009统考真题]某计算机的Cache共有16块，采用二路组相联映射方式(即每组2块)每个主存块大小为32B.按字节编址，主存129号单元所在主存块应装入的Cache组号是( ).

A.0

B.2

C.4

D.6

87. 访问Cache系统失效时，通常不仅主存向CPU传送信息，同时还需要将信息写入Cache,在此过程中传送和写入信息的数据宽度各为( ).

A.块、页

B.字、字

C.字、块

D.块、块

88. 关于Cache的更新策略，下列说法中正确的是( ).

A.读操作时，全写法和写回法在命中时应用

B.写操作时，写回法和写分配法在命中时应用

C.读操作时，全写法和写分配法在失效时应用

D.写操作时，写分配法、非写分配法在失效时应用

89.某虚拟存储器系统采用页式内存管理，使用LRU页面替换算法，考虑下面的页面访问地址流(每次访问在一个时间单位中完成)

1 8 1 7 8 2 7 2 1 8 3 8 2 1 3 1 7 1 3 7

假定内存容量为4个页面，开始时是空的，则页面失效率是( )。

A.30%

B.5%

C.1.5%

D.15%

90. 某32位计算机的Cache容量为16KB， Cache行的大小为16B， 若主存与Cache地址映像采用直接映像方式，则主存地址为0x1234E8F8 的单元装入Cache的地址是( ).

A.00 0100 0100 1101

B.01 0001 0001 1010

C.10 1000 1111 1000

D.11 0100 1110 1000

91.在Cache中，常用的替换策略有随机法(RAND)、 先进先出法(FIFO)、近期最少使用法(LRU),其中与局部性原理有关的是( ).

A.随机法(RAND )

B.先进先出法(FIFO)

C.近期最少使用法(LRU)

D.都不是

92. 对于由高速缓存、主存、硬盘构成的三级存储体系，CPU访问该存储系统时发送的地址为( )。

A.高速缓存地址

B.虚拟地址

C.主存物理地址

D.磁盘地址

93. [2014统考真题]采用指令Cache与数据Cache分离的主要目的是（）

A.降低Cache的缺失损失

B.提高Cache的命中率

C.降低CPU平均访存时间

D.减少指令流水线资源冲突

94. [2017统考真题]某C语言程序段如下:

for(i=0;i<=9;i++)

{

temp=1;

for(j=0;j<=i;j++) temp\*=a[j];

sum += temp;

}

下列关于数组a的访问局部性的描述中，正确的是（）.

A.时间局部性和空间局部性皆有

B.无时间局部性，有空间局部性

C.有时间局部性，无空间局部性

D.时间局部性和空间局部性皆无

95.为使虚拟存储系统有效地发挥其预期的作用，所运行程序应具有的特性是( ).

A.不应含有过多的I/O操作

B.大小不应小于实际的内存容量

C.应具有较好的局部性

D.顺序执行的指令不应过多

96. 虚拟存储管理系统的基础是程序访问的局部性原理，此理论的基本含义是( )。

A.在程序的执行过程中，程序对主存的访问是不均匀的

B.空间局部性

C.时间局部性

D.代码的顺序执行

97. [2010统考真题]下列命令组合的一次访存过程中，不可能发生的是( ).

A. TLB未命中，Cache未命中，Page未命中

B. TLB未命中，Cache命中， Page 命中

C. TLB命中，Cache未命中，Page命中

D.TLB命中、Cache命中，Page 未命中

98. [2013统考真题]某计算机主存地址空间大小为256MB，按字节编址。虚拟地址空间大小为4GB，采用页式存储管理，页面大小为4KB，TLB (快表)采用全相联映射，有4个页表项，内容如下表所示。

|  |  |  |  |
| --- | --- | --- | --- |
| 有效位 | 标记 | 页框号 | ... |
| 0 | FF180H | 0002H | ... |
| 1 | 3FFF1H | 0035H | ... |
| 0 | 02FF3H | 0351H | ... |
| 1 | 03FFFH | 0153H | ... |

则对虚拟地址03FF F180H进行虛实地址变换的结果是（）

A.015 3180H

B.003 5180H

C. TLB缺失

D.缺页

99.下列关于虚存的叙述中，正确的是( )。

A.对应用程序员透明，对系统程序员不透明

B.对应用程序员不透明，对系统程序员透明

C.对应用程序员、系统程序员都不透明

D.对应用程序员、系统程序员都透明

100. 在虚拟存储器中，当程序正在执行时，由( )完成地址映射。

A.程序员

B.编译器

C.装入程序

D.操作系统

101.采用虚拟存储器的主要目的是( ).

A.提高主存储器的存取速度

B.扩大主存储器的存储空间

C.提高外存储器的存取速度

D.扩大外存储器的存储空间

102.关于虚拟存储器，下列说法中正确的是( ).

I. 虚拟存储器利用了局部性原理

II. 页式虚拟存储器的页面若很小，主存中存放的页面数较多，导致缺页频率较低，换页次数减少，最终可以提升操作速度

III.页式虚拟存储器的页面若很大，主存中存放的页面数较少，导致页面调度频率较高，换页次数增加，降低操作速度

IV. 段式虚拟存储器中，段具有逻辑独立性，易于实现程序的编译、管理和保护，也便于多道程序共享

A.I、III、IV

B. I、II、III

C.I、II、IV

D. II、III、IV

103.虚拟存储器中的页表有快表和慢表之分，下面关于页表的叙述中正确的是( ).

A.快表与慢表都存储在主存中，但快表比慢表容量小

B.快表采用了优化的搜索算法，因此查找速度快

C.快表比慢表的命中率高，因此快表可以得到更多的搜索结果

D.快表采用相联存储器件组成，按照查找内容访问，因此比慢表查找速度快

104. [2015统考真题]假定编译器将赋值语句“x=x+3;" 转换为指令“add xaddr,3”， 其中xaddr是x对应的存储单元地址。若执行该指令的计算机采用页式虚拟存储管理方式，并配有相应的TLB,且Cache使用直写方式，则完成该指令功能需要访问主存的次数至少是( )。

A.0

B.1

C.2

D.3

105. [2015统考真题]假定主存地址为32位，按字节编址，主存和Cache之间采用直接映射方式，主存块大小为4个字，每字32位，采用回写方式，则能存放4K字数据的Cache的总容量的位数至少是( ).

A.146K

B.147K

C.148K

D.158K

106. 假定用若干块4K \*4位的存储芯片组成一个8K\*8位的存储器，则地址1B1F所在芯片的最大地址是（  ）

A.1BFFH B.1FFFFH C.10000H D.0B00H

107. 假定用编号为0-3片16K \*8位的存储芯片组成一个64K\*8位的存储器，从第0片到第3片依次使用64K存储空间中从低到高的16K空间，则编号为2的存储芯片在64K全局空间中的地址范围是（   ）

A.8000H-BFFFH B.C000H-FFFFH C.4000H-7FFFH D.2000H-5FFFH

108.一个4体并行低位交叉存储器，每个模块的容量是64K×32位，存取周期为200ns，假定四个存储可以连续访问，以下说法中，（ ）是正确的。

A. 在连续工作一段时间后，200ns内储器向CPU提供256位二进制信息

B. 连续工作一段时间后，200ns内存储器向CPU提供128位二进制信息

C. 在连续工作一段时间后，200ns存储器向CPU提供32位二进制信息

D.以上答案都不正确

第五章 指令系统

1.设机器数字长8位(含1位符号位)，若机器数BAH为原码，算术左移1位和算术右移I位分别得( ).

A. F4H. EDH

B. B4H, 6DH

C. F4H, 9DH

D. B5H, EDH

2.设机器数字长8位(含1位符号位)，若机器数BAH为补码，算术左移1位和算术右移I位分别得( ).

A. F4H. DDH

B. B4H, 6DH

C. F4H, 9DH

D. B5H, EDH

3[2018统考真题]整数x的机器数为1101 1000，分别对x进行逻辑右移1位和算术右移1位操作，得到的机器数各是( )。

A.1110 1100、1110 1100

B.0110 1100、1110 1100

C. 11101100、 0110 1100

D. 01101100、 0110 1100

4. 以下有关指令系统的说法中，错误的是( ).

A.指令系统是一台机器硬件能执行的指令全体

B.任何程序运行前都要先转换为机器语言程序

C.指令系统是计算机软/硬件的界面

D.指令系统和机器语言是无关的

5. 在CPU执行指令的过程中，指令的地址由( )给出。

A.程序计数器(PC)

B.指令的地址码字段

C.操作系统

D.程序员

6. 运算型指令的寻址与转移型指令的寻址的不同点在于( )。

A.前者取操作数，后者决定程序转移地址

B.后者取操作数，前者决定程序转移地址

C.前者是短指令，后者是长指令

D.前者是长指令，后者是短指令

7.程序控制类指令的功能是( )。

A.进行算术运算和逻辑运算

B.进行主存与CPU之间的数据传送

C.进行CPU和1/O设备之间的数据传送

D.改变程序执行的顺序

8.下列指令中不属于程序控制指令的是( ).

A.无条件转移指令

B.条件转移指令

C.中断隐指令

D.循环指令

9.下列指令中是应用程序不准使用的指令的是( )。

A.循环指令

B.转换指令

C.特权指令

D.条件转移指令

10. 以下叙述错误的是( )。

A.为了便于取指，指令的长度通常为存储字长的整数倍

B.单地址指令是固定长度的指令

C.单字长指令可加快取指令的速度

D.单地址指令可能有一个操作数，也可能有两个操作数

11.设机器字长为32位，一个容量为16MB的存储器，CPU按半字寻址，其寻址单元数是( ).

A.2 24

B. 223

C. 222

D. 221

12.某指令系统有200条指令，对操作码采用固定长度二进制编码，最少需要用()位。

A.4

B. 8

C.16

D.32

13. 在指令格式中，采用扩展操作码设计方案的目的是( ).

A.减少指令字长度

B.增加指令字长度

C.保持指令字长度不变而增加指令的数量

D. 保持指令字长度不变而增加寻址空间

14.一个计算机系统采用32位单字长指令，地址码为12位，若定义了250条二地址指令，则还可以有( )条单地址指令。

A. 4K

B. 8K

C.16K

D.24K

15[2017统考真题]某计算机按字节编址，指令字长固定且只有两种指令格式，其中三地址指令29条、二地址指令107条，每个地址字段为6位，则指令字长至少应该是( ).

A. 24位

B.26位

C. 28位

D.32位

16. [2011统考真题]偏移寻址通过将某个寄存器的内容与一个形式地址相加来生成有效地址，下列寻址方式中，不属于偏移寻址方式的是

A.间接寻址

B.基址寻址

C.相对寻址

D.变址寻址

17.指令系统中采用不同寻址方式的目的是（）

A.提供扩展操作码的可能并降低指令译码难度

B.可缩短指令字长，扩大寻址空间，提高编程的灵活性

C.实现程序控制

D. 可以直接访问外存

18直接寻址的无条件转移指令的功能是将指令中的地址码送入（）

A.程序计数器(PC )

B.累加器(ACC )

C.指令寄存器(IR)

D.地址寄存器(MAR )

19为了缩短指令中某个地址段的位数，有效的方法是采取（）

A.立即寻址

B.变址寻址

C.基址寻址

D.寄存器寻址

20在指令寻址的各种方式中，获取操作数最快的方式是（）

A.直接寻址

B.立即寻址

C.寄存器寻址

D.间接寻址

21．假定指令中地址码所给出的是操作数的有效地址，则该指令采用（）.

A.直接寻址

B.立即寻址

C.寄存器寻址

D.间接寻址

22. 设指令中的地址码为A,变址寄存器为X，程序计数器为PC，则变址间址寻址方式的操作数的有效地址EA是（）

A. ((PC)+A)

B. ((X)+A))

C. (X)+ (A)

D. (X)+A

23. 堆栈寻址方式中,设A为累加器,SP为堆栈指示器,Msp为SP指示的栈顶单元,如果进栈操作的动作是:先(A)→ Msp,后(SP)-1 →SP;那么出栈操作的动作应为( ) 。

A. 先(Msp) → A,后(SP)+1 → SP B. 先(SP)+1 → SP ,后(Msp) → A

C. 先(SP)-1 → SP ,后(Msp) → A D. 先(Msp) → A,后(SP)-1 → SP

24相对寻址方式中，指令所提供的相对地址实质上是一种（）

A.立即数

B.内存地址

C.以本条指令在内存中首地址为基准位置的偏移量

D.以下条指令在内存中首地址为基准位置的偏移量

25. [2017统考真题]下列寻址方式中，最适合按下标顺序访问一维数组元素的是（）

A.相对寻址

B.寄存器寻址

C.直接寻址

D.变址寻址

26. 在多道程序设计中，最重要的寻址方式是（）

A.相对寻址

B.间接寻址

C.立即寻址

D.按内容寻址

27 [2009 统考真题]某机器字长为16位，主存按字节编址，转移指令采用相对寻址，由两个字节组成，第一字节为操作码字段，第二字节为相对位移量字段。假定取指令时，每取一二个字节PC自动加1.若某转移指令所在主存地址为2000H，相对位移量字段的内容为06H，则该转移指令成功转移后的目标地址是（）

A.2006H

B.2007H

C.2008H

D.2009H

28. [2014统考真题]某计算机有16个通用寄存器，采用32位定长指令字，操作码字段(含寻址方式位)为8位，Store 指令的源操作数和目的操作数分别采用寄存器直接寻址和基址寻址方式。若基址寄存器可使用任一通用寄存器，且偏移量用补码表示，则Store指令中偏移量的取值范围是( )。

A. -32768~ +32767

B. -32767~+32768

C. -65536~+65535

D. -65535~ +65536

29. 某机器指令字长为16位， 主存按字节编址，取指令时，每取一个字节PC自动加1.当前指令地址为2000H,指令内容为相对寻址的无条件转移指令，指令中的形式地址为40H.则取指令后及指令执行后PC的内容为( )。

A.2000H， 2042H

B.2002H，2040H

C.2002H， 2042H

D.2000H， 2040H

30. 对按字寻址的机器，程序计数器和指令寄存器的位数各取决于( )。

A.机器字长，存储器的字数

B.存储器的字数，指令字长

C.指令字长，机器字长

D.地址总线宽度，存储器的字数

31.假设寄存器R1中的数值为200,主存地址为200和300的地址单元中存放的内容分别是300和400，则( )方式下访问到的操作数为200。

A.直接寻址200

B.寄存器间接寻址(R1 )

C.存储器间接寻址(200 )

D.寄存器寻址R1

32. [2013统考真题]假设变址寄存器R的内容为1000H，指令中的形式地址为2000H;地址100中的内容为2000H,地址2000H中的内容为3000H,地址3000H中的内容为4000H，则变址寻址方式下访问到的操作数是( ).

A.1000H

B.2000H

C. 3000H

D.4000H

33. 假设某条指令的第一个操作数采用寄存器间接寻址方式，指令中给出的寄存器编号为8, 8号寄存器的内容为1200H， 地址为1200H的单元中的内容为12FCH，地址为12FCH 的单元中的内容为38D8H，而地址为38D8H的单元中的内容为88F9H,则该操作数的有效地址为( )。

A.1200H

B.12FCH

C.38D8H

D.88F9H

34. [2016统考真题]某指令格式如下所示。

|  |  |  |  |
| --- | --- | --- | --- |
| OP | M | I | D |

其中M为寻址方式，I为变址寄存器编号，D为形式地址。若采用先变址后间址的寻址方式，则操作数的有效地址是( )。

A. I+D

B. (I)+ D

C. ((I)+ D)

D. ((I))+ D

35.关于指令的功能及分类，下列叙述中正确的是( ).

A.算术与逻辑运算指令，通常完成算术运算或逻辑运算，都需要两个数据

B.移位操作指令，通常用于把指定的两个操作数左移或右移一位

C.转移指令、子程序调用与返回指令，用于解决数据调用次序的需求

D.特权指令，通常仅用于实现系统软件，这类指令一般不提供给用户

36. [2018 统考真题]按字节编址的计算机中，某double 型数组A的首地址为2000H，使用变址寻址和循环结构访问数组A,保存数组下标的变址寄存器的初值为0,每次循环取一个数组元素，其偏移地址为变址值乘以sizeof (double),取完后变址寄存器的内容自动加1.若某次循环所取元素的地址为2100H,则进入该次循环时变址寄存器的内容是( ).

A.25

B.32

C.64

D.100

37.以下叙述中 ( )是正确的。

A. RISC机一定采用流水技术

B. 采用流水技术的机器一定是RISC机

C. RISC机的兼容性优于CISC机

D. RISC的CPU配备很少的通用寄存器

38.[2009统考真题]下列关于RISC的说法中，错误的是( )。

A. RISC 普遍采用微程序控制器

B. RISC大多数指令在一个时钟周期内完成

C. RISC 的内部通用寄存器数量相对CISC多

D. RISC的指令数、寻址方式和指令合适种类相对CISC少

39.[2011统考真题]下列指令系统的特点中，有利于实现指令流水线的是( ).

I.指令格式规整且长度一致

II.指令和数据按边界对齐存放

III.只有Load/Store指令才能对操作数进行存储访问

A.仅I、II

B.仅II、III

C.仅I、III

D. I、II、III

40. 下列描述中，不符合RISC指令系统特点的是( )。

A.指令长度固定，指令种类少

B. 寻址方式种类尽量减少，指令功能尽可能强

C.增加寄存器的数目，以尽量减少访存次数

D.选取使用频率最高的一些简单指令，以及很有用但不复杂的指令

41. 以下有关RISC的描述中，正确的是( ).

A.为了实现兼容，各公司新设计的RISC是从原来CISC系统的指令系统中挑选一部分实现的

B.早期的计算机比较简单，采用RISC技术后，计算机的体系结构又恢复到了早期的情况

C. RISC的主要目标是减少指令数，因此允许以增加每条指令的功能的方法来减少指令系统所包含的指令数

D.以上说法都不对

42. [2020统考真题] 某计算机采用16位定长指令格式，操作码位数和寻址方式固定，指令系统中有48条指令，支持直接、间接、立即、相对4种寻址方式，单地址指令中直接寻址方式可寻址范围是( ).

A. 0~255 B. 0~1023 C. -128~127 D. -512~511

43. [2019统考真题]某计算机采用大端方式，按字节编址，某指令中操作数的机器数为1234 FF00H，该操作数采用基址寻址方式，形式地址（用补码表示）为FF12H，基址寄存器的内容为F000 0000H，则该操作数的LSB（最低有效字节）所在地址是( ).

A. F000 FF12H B. F000 FF15H C. EFFF FF12H D. EFFF FF15H

44.[2011统考真题] 某计算机有一个标志寄存器，其中有进位/借位标志CF、零标志ZF、符号标志SF和溢出标志OF，条件转移指令bgt（无符号整数比较大于时转移）的转移条件是( ).

A. CF+ZF=1 B. +ZF=1 C. =1 D. =1

45.[2018统考真题] 减法指令sub  R1,R2,R3的功能为“(R1)-(R2)→R3"，该指令执行后将生成进位/借位标志CF和溢出标志OF。若(R1)=FFFFFFFFH，(R2)=FFFFFFF0H，则该减法指令执行后，CF与OF分别为( ).

A. CF=0，OF=0 B. CF=1，OF=0 C. CF=0，OF=1 D. CF=1，OF=1

46. 单地址指令中为了完成两个数的算术运算,除地址码指明的一个操作数外,另一个操作数常需采用( )指定。

A. 堆栈寻址方式 B. 立即寻址方式 C. 隐含寻址方式 D. 间接寻址方式

47. 零地址运算指令在指令格式中不给出操作数地址,它的操作数来自( )。

A. 立即数和栈顶 B. 暂存器 C. 栈顶和次栈顶 D. 累加器和暂存器

48. 对某个寄存器中操作数进行操作的寻址方式称为( ) 寻址。

A. 直接 B. 间接 C. 寄存器 D. 寄存器间接

49.寄存器间接寻址方式中,操作数在( ) 中。

A. 通用寄存器 B. 主存单元 C. 程序计数器 D. 堆栈

50. 变址寻址方式中,操作数的有效地址等于( )。

A. 基址寄存器内容加上形式地址(位移量)

B. 堆栈指示器内容加上形式地址

C. 程序计数器内容加上形式地址

D. 变址寄存器内容加上形式地址

51. 采用基址寻址可扩大寻址范围,且( )。

A. 基址寄存器内容由用户确定,在程序执行过程中不可变

B. 基址寄存器内容由操作系统确定,在程序执行过程中不可变

C. 基址寄存器内容由用户确定,在程序执行过程中可变

D. 基址寄存器内容由操作系统确定,在程序执行过程中可变

52. 指令的寻址方式有顺序和跳跃两种方式。采用跳跃寻址方式,可以实现( )。

A. 堆栈寻址

B. 程序的条件转移

C. 程序的无条件转移

D. 程序的条件转移或无条件转移

53. 机器数为补码形式,则算术右移指令执行的操作是( ) 。

A. 符号位填0,并顺次右移1位,最低位移至进位标志位

B. 符号位不变,并顺次右移1位,最低位移至进位标志位

C. 进位标志位移至符号位,顺次右移1位,最低位移至进位标志位

D. 符号位填1,并顺次右移1位,最低位移至进位标志位

54. 设变址寄存器为X,形式地址为D,某机具有先变址后间址的寻址方式,则这种寻址方式的有效地址为( ) 。

A. EA=(X)+D B. EA=(X)+(D) C. EA=((X)+D) D. EA=( (X)+(D) )

55. 下列说法中不正确的是( ) 。

A. 机器语言和汇编语言都是面向机器的, 它们和具体机器的指令系统密切相关

B. 指令的地址字段指出的不是地址, 而是操作数本身, 这种寻址方式称为直接寻址

C. 硬堆栈(寄存器堆栈、串联堆栈) 一般不需要堆栈指示器,但其读出是破坏性的

D. 存储器堆栈是主存的一部分,因而也可以按照地址随机进行读/写操作

56. 就取得操作数的速度而言,下列寻址方式中,速度最慢的是(     )。

A. 直接寻址 B. 立即寻址 C. 间接寻址 D. 寄存器寻址

57. 下列几项中,不符合RISC指令系统的特点是( ) 。

A. 指令长度固定,指令种类少

B. 寻址方式种类尽量减少,指令功能尽可能强

C. 增加寄存器的数目,以尽量减少访存次数

D. 选取使用频率最高的一些简单指令,以及很有用但不复杂的指令

58. 指令操作所需的数据不可能来自( ) 。

A. 控制存储器 B. 主存单元 C. 指令本身 D. 寄存器

59. 扩展操作码是( ) 。

A. 操作码字段以外的辅助操作字段的代码

B. 指令格式中不同字段设置的操作码

C. 一种指令优化技术,即:让操作码的长度随地址数的减少而增加,不同地址数的指令可以具有不同的操作码长度

60. 在指令格式设计中,采用扩展操作码的目的是 ( ) 。

A. 增加指令长度 B. 增加寻址空间 C. 增加指令数量

61. 为了缩短指令中地址码的位数,应采用( ) 寻址。

A. 立即数 B. 寄存器 C. 直接

62. 设机器字长为16位,存储器按字节编址,对于单字长指令而言,读取该指令后,PC值自动加( ) 。

A. 1 B. 2 C. 4 D. 16

63. 设机器字长为16位,存储器按字节编址,设PC当前值为1000H,当读取一条双字长指令后,PC值为( ) 。

A. 1001H B. 1002H C. 1003H D. 1004H

64. 设相对寻址的转移指令占两个字节,第一字节是操作码,第二字节是相对位移量(补码表示),若CPU每从存储器取出一个字节即自动完成(PC)+1→ PC,设当前PC的内容为2000H,要求转移到2008H地址,则该转移指令第二字节的内容应为( ) 。

A. 08H B. 06H C. 0AH D. 2008H

65. 设相对寻址的转移指令占两个字节,第一字节是操作码,第二字节是相对位移量(补码表示),若CPU每从存储器取出一个字节即自动完成(PC)+1→ PC,设当前PC的内容为2009H,要求转移到2000H地址,则该转移指令第二字节的内容应为( ) 。

A. F5H B. F6H C. F7H D. 09H

66. 设相对寻址的转移指令占两个字节,第一字节是操作码,第二字节是相对位移量(可正可负),则转移的地址范围是( ) 。

A. 255 B. 256 C. 254 D. 128

67. 以下四种类型指令中，执行时间最长的是( ) 。

A. SS型指令 B. RR型指令 C. RS型指令 D. 程序控制类指令

68. ​单地址指令中为了完成两个数的算术运算，除地址码指明的一个操作数外，另一个常需采用的寻址方式是( ) 。

A. 直接寻址 B. 立即数寻址 C. 隐含寻址 D. 寄存器寻址

69. 下列寻址方式中，有利于缩短指令地址码长度的是( ) 。

A. 直接寻址 B. 寄存器寻址 C. 间接寻址 D. 隐含寻址

70. 假设某条指令的一个操作数采用寄存器间接寻址方式，假定指令中给出的寄存器编号为8，8号寄存器的内容为1200H，地址1200H中的内容为12FCH，地址12FCH中的内容为3888H，地址3888H中的内容为88F9H．则该操作数的有效地址为( ) 。

A. 12FCH B. 88F9H C. 3888H D. 1200H

71. ‍假设某条指令的一个操作数采用寄存器间接寻址方式，假定指令中给出的寄存器编号为8，8号寄存器的内容为1200H，地址1200H中的内容为12FCH，地址12FCH中的内容为3888H，地址3888H中的内容为88F9H．则该操作数为( ) 。

A. 12FCH B. 88F9H C. 3888H D. 1200H

72. 某计算机按字节编址，采用大端方式存储信息。其中，某指令的一个操作数的机器数为ABCD 00FFH，该操作数采用基址寻址方式，指令中形式地址（用补码表示）为FF00H，当前基址寄存器的内容为C000 0000H，则该操作数的LSB(即该操作数的最低位FFH)存放的地址是( ) 。

A. BFFF FF03H B. C000 FF03H C. C000 FF00H D. BFFF FF00H

73. 假定指令地址码给出的是操作数所在的寄存器的编号，则该操作数采用的寻址方式是( ) 。

A. 寄存器寻址 B. 直接寻址 C. 间接寻址 D. 寄存器间接寻址

74. 相对寻址方式中，操作数有效地址通过( )与指令地址字段给出的偏移量相加得到 。

A. 段寄存器的值 B. 变址寄存器的值

C. 基址寄存器的值 D. 程序计数器的值

75. 下列关于二地址指令的叙述中，正确的是( )。

A. 地址码字段一定是存放操作数的寄存器编号

B. 地址码字段一定是操作数的直接地址

C. 运算结果通常存放在其中一个地址码所指向的位置

D. 地址码字段一定是操作数

76. 下列选项中不会直接成为影响指令长度的是( )。

A.指令中操作码字段的长度

B. 指令中地址码字段的个数

C. 指令中地址码字段的长度

D. 通用寄存器的位数

77. 假定指令地址码给出的是寄存器的编号，则该操作数采用的寻址方式可能是( )。

A. 相对寻址

B. 寄存器寻址

C. 变址寻址

D.寄存器间接寻址

78.关于一地址指令操作数的下列描述中，错误的是( )。

A. 可能对一个操作数，也可能对两个操作数进行运算

B. 只能对该唯一地址码指定的操作数进行运算

C. 一定有两个操作数，另一个是隐含的

D.若有两个操作数，另一个操作数采用间接寻址

79. 设计指令格式时应该考虑的因素包括( )。

A. 要求支持的地址字段数量

B. 直接寻址要求访问的主存地址空间

C. 可供程序设计使用的通用寄存器数量

D. 要求支持的指令数量和操作码设计方法

80. 以下属于立即寻址特点的是( )。

A. 操作数的大小受地址字段位数的限制

B. 取指令的同时也从内存中取回操作数

C. 指令中的形式地址就是操作数的真实地址

D. 该类型指令在执行阶段不需要访问内存

第六章

1、中央处理器是指:

A．运算器

B．控制器

C．运算器、控制器、cache

D．运算器、控制器、主存

2、操作控制器的功能是:

A．产生时序信号

B．从主存取出一条指令

C．完成指令操作码译码

D．从主存取出指令，完成指令操作码译码，产生有关的操作控制信号

3、由于CPU 内部的操作速度较快，而CPU 访问一次主存所花的时间较长，因此用来定义机器周期通常是：

A．主存中读取一个指令字的最短时间

B．主存中读取一个数据字的最长时间

C．主存中写入一个数据字的平均时间

D．主存中读取一个数据字的平均时间

4、微程序控制器中，机器指令与微指令的关系是：

A．每一条机器指令由一条微指令来执行

B．每一条机器指令由一段用微指令编成的微程序来解释执行

C．一段机器指令组成的程序可由一条微指令来执行

D．一条微指令由若干条机器指令组成

5、为了确定下一条微指令的地址，通常采用断定方式，其基本思想是:

A．用程序计数器PC 来产生后继续微指令地址

B．用微程序计数器μPC 来产生后继微指令地址

C．通过微指令控制字段由设计者指定或由设计者指定的判别字段控制产生后继微指令地址

D．通过指令中指定一个专门字段来控制产生后继微指令地址

6、下列部件中不属于控制器的部件是:

A．指令寄存器

B．操作控制器

C．程序计数器

D．状态条件寄存器

7、计算机操作的最小时间单位是:

A．时钟周期

B．指令周期

C．CPU 周期

D．微指令周期

8、就微命令的编码方式而言，若微操作命令的个数已确定，则:

A．直接表示法比编码表示法的微指令字长短

B．编码表示法比直接表示法的微指令字长短

C．编码表示法与直接表示法的微指令字长相等

D．编码表示法与直接表示法的微指令字长大小关系不确定

9、下列说法中正确的是:

A．微程序控制方式和硬联线控制方式相比较，前者可以使指令的执行速度更快

B．若采用微程序控制方式，则可用μPC 取代PC

C．控制存储器可以用掩模ROM、E2PROM 或闪速存储器实现

D．指令周期也称为CPU 周期

10、下列表述中，微指令结构设计不追求的目标是:

A．提高微程序的执行速度

B．提高微程序设计的灵活性

C．缩短微指令的长度

D．增大控制存储器的容量

11、下列关于机器指令与微指令关系的陈述中，正确的是:

A．每条机器指令通过一条微指令解释执行

B．每条机器指令由一段微程序解释执行

C．每条微指令由若干条机器指令解释执行

D．每条机器指令由若干条微程序解释执行

12、从控制存储器中读取一条微指令并执行相应操作的时间叫:

A．CPU 周期

B．微周期

C．时钟周期

D．机器周期

13、某计算机的控制器采用微程序控制方式，微指令中的操作控制字段采用分段直接编码法，共有26 个微命令，构成4 个互斥类，分别包含3、5、12 和6 个微命令，则操作控制字段至少有（ ）位:

A．4

B．12

C．15

D．26

14、某计算机采用微程序控制器，共有32 条指令，公共的取指令微程序包含2 条微程序，各指令对应的微程序平均由4 条微指令组成，采用断定法（下址字段法）确定下条微指令的地址，则微指令中下址字段的位数至少是：

A．5

B．6

C．8

D．9

15、某计算机的控制器采用微程序控制方式，微指令中的操作控制字段采用字段直接编码法，共有33 个微命令，构成5 个互斥类，分别包含7、3、12、5 和6 个微命令，则操作控制字段至少有:

A．5 位

B．6 位

C．15 位

D．33 位

16、下列寄存器中，汇编语言程序员可见的是:

A．存储器地址寄存器（MAR）

B．程序计数器（PC）

C．存储器数据寄存器（MDR）

D．指令寄存器（IR）

17、冯·诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU 区分它们的依据是:

A．指令操作码的译码结果

B．指令和数据的寻址方式

C．指令周期的不同阶段

D．指令和数据所在的存储单元

18、下列关于RISC 的叙述中，错误的是:

A．RISC 普遍采用微程序控制器

B．RISC 大多数指令在一个时钟周期内完成

C．RISC 的内部通用寄存器数量相对CISC 多

D．RISC 的指令数、寻址方式和指令格式种类相对CISC 少

19、相对于微程序控制器，硬布线控制器的特点是:

A．指令执行速度慢，指令功能的修改和扩展容易

B．指令执行速度慢，指令功能的修改和扩展难

C．指令执行速度快，指令功能的修改和扩展容易

D．指令执行速度快，指令功能的修改和扩展难

20、下列关于主存储器（MM）和控制存储器（CS）的叙述中，错误的是:

A．MM 在CPU 外，CS 在CPU 内

B．MM 按地址访问，CS 按内容访问

C．MM 存储指令和数据，CS 存储微指令

D．MM 用RAM 和ROM 实现，CS 用ROM 实现

21、通常情况下，不包含在中央处理器(CPU)芯片中的部件是（ ）

A.ALU B.寄存器 C.控制器 D.DRAM

22、‏冯•诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU依据（ ）来区分它们。

A.指令和数据的地址形式不同 B.指令和数据的表示形式不同

C.指令和数据的寻址方式不同 D.指令和数据的访问时间不同

23、‏指令寄存器的位数取决于\_\_\_\_\_\_。

A.存储器的容量 B.机器字长 C.存储字长 D.指令字长

24、‏下列寄存器中，对汇编语言程序员不透明的是（ ）

A.存储器数据寄存器(MDR) B.存储器地址寄存器(MAR)

C.程序计数器(PC) D.条件状态寄存器

25、PC存放的是下一条指令的地址，故PC的位数与（ ）的位数相同

A.主存地址寄存器MAR B.指令寄存器IR

C.程序状态字寄存器PSWR D.指令译码器ID

26、某计算机字长32位，在执行指令的顺序寻址时，PC的增量值为（ ）

A.2 B.8 C.1 D.4

27、某计算机指令集中包含有RR型运算指令、访存指令Load、Store、分支指令Branch和跳转指令Jump。若采用单周期数据通路实现该指令系统，若指令存储器和数据存储器的时延都是3ns;ALU时延为2ns;寄存器文件读写时延都是1ns。在不考虑多路复用器、控制单元、PC、符号扩展单元和传输线路等延迟的情况下，该计算机时钟周期至少为（ ）。1+2\*3+2+1

A.9ns B. 10ns C. 8ns D.6ns

28、下列不属于控制器功能的是（ ）

A.操作控制 B.指令的顺序控制 C.异常控制 D.算术与逻辑运算

29、不会影响指令执行流程的是 ( )

A.指令的功能 B.ALU的进位方式 C.CPU内总线结构 D.操作数的寻址方式

30、‎以下给出的事件中，无须异常处理程序进行处理的是（ ）。

A.缺页故障 B.访问cache缺失 C.存储访问地址越界 D.除数为0

31、‍下列有关控制器各部件功能的描述中，错误的的是（ ）

A.PC称为程序计数器，用于存放将要执行的指令的地址

B.控制单元是其核心部件，用于对指令操作码译码并生成控制信号

C.通过将PC按当前指令长度增量，可实现指令的按序执行

D.IR称为指令寄存器，用来存放当前指令的操作码

32、‎用以指定待执行指令所在主存地址的寄存器是\_\_\_\_\_\_。

A.存储器地址寄存器MAR B.数据缓冲寄存器

C.程序计数器PC D.指令寄存器IR

33、下列关于微程序和微指令的叙述中\_\_\_\_\_\_是正确的。

A.微程序控制器的速度一般比硬布线控制快

B.同一条微指令可以发出互斥的微命令

C.微程序控制器比硬连线控制器相对灵活

D.控制器产生的所有控制信号称为微指令

34、某计算机采用微程序控制器的微指令格式采用编码方式组织，某互斥命令组由4个微命令组成，则微指令寄存器中相应字段的位数至少需( )。

A.4 B.2 C.3 D.5

35、多周期CPU中，下列有关指令和微指令之间关系的描述中，正确的是（ ）。

A.一条指令的功能通过执行一个微程序来实现

B.一条指令的功能通过执行一条微指令来实现

C.通过指令的寻址方式实现指令与微程序的映射

D.通过指令的形式地址字段实现指令与微程序的映射

36、‏某型MIPS32指令架构的单周期CPU，其数据通路结构如下图

图示

描述已自动生成执行指令sub rd, rs, rt 时，应由控制器产生的控制信号PCSrc、regDst、aluSrc、memtoReg、RegWrite分别是( ) (单选)

A.0、1、0、1、0 B.1、1、0、0、0

C.0、1、0、0、1 D. 1、0、1、0、1

教材课后选择题答案：

第1章：DCCAD DCDDC

第2章：BABDA ADAAB C

第3章：DBACB DD

第4章：AADDC BDBBA ACCCD BDAD

第5章：AAACC ADDDB CAA

第6章：BBBDA BDCCC