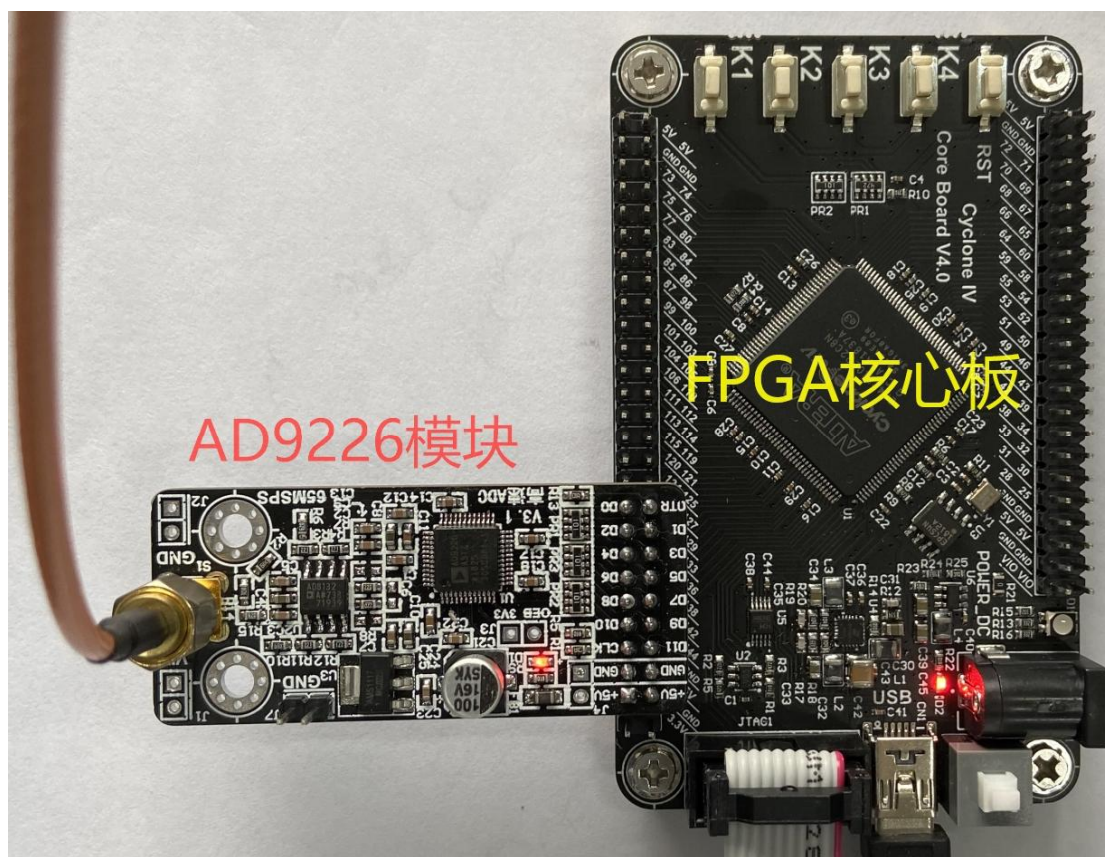


# AD9226 单路高速 AD 模块 使用说明



淘宝官网: <http://fzldz.taobao.com>

专注仪器仪表 20 年，一定带给您更多的方便与惊喜！



凌睿智捷电子 出品

2021 年 06 月

官方店铺: <http://fzldz.taobao.com>

凌智电子  力作

## 1 模块简介

高速 AD 模块采用 TI 公司的高速 12bit、最大采用速率 65MSPS 的芯片 AD9226。其硬件结构框图如图 1 所示，包括信号输入接口、衰减电路、信号调理电路和高速 AD 芯片等。实物说明如图 2 所示。两个模块使用的 AD9226 芯片封装虽然不同，但接口、性能和程序都一样，是完全兼容的，所以这两种封装的模块资料是同一个资料！

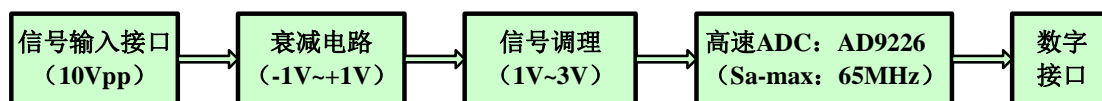


图 1 模块结构框图

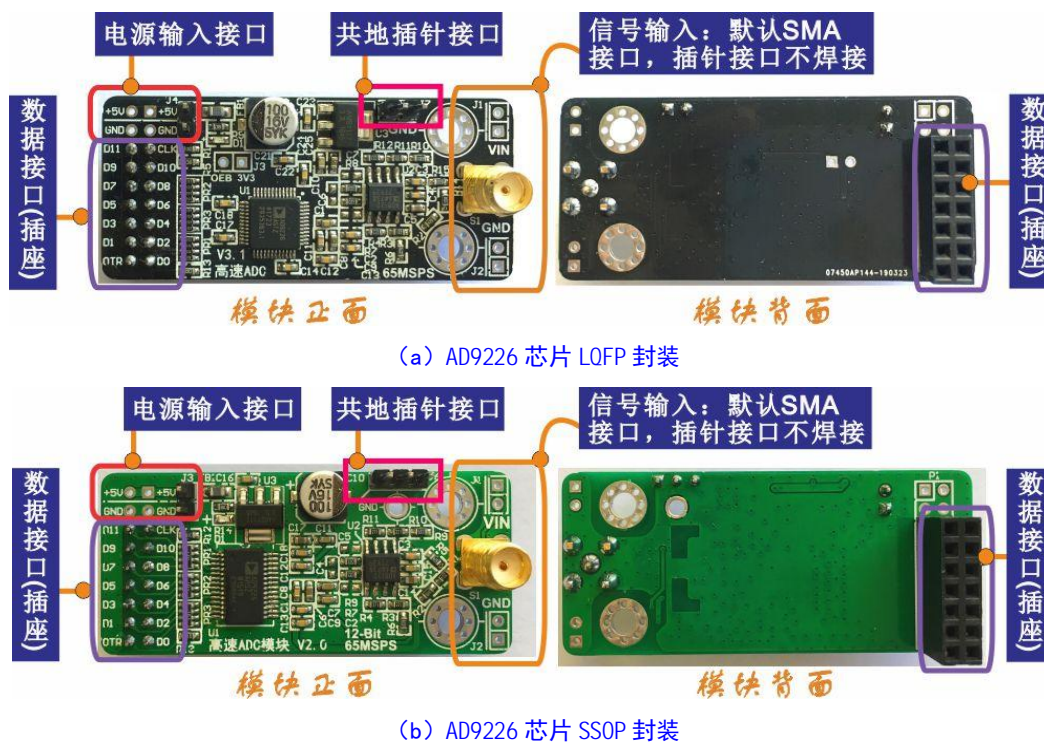


图 2 模块说明

模块主要性能指标如下：

模块主要性能指标			
序号	指标名称	指标	备注
1	功能	高速AD采集模块	单通道模数转换
2	采样率	Max: 65Msps	
3	AD分辨率	12位	
4	输入电压范围	10Vpp(±5V)	信号阻抗50Ω
5	模拟信号带宽	350MHz (-3dB max)	-3dB模拟信号带宽
6	输入阻抗	50Ω	
7	电源供电	直流+5V	Min: 4.75V, Typ: 5V, Max: 5.25V
8	模拟信号输入接口	SMA (默认)	两种: 默认SMA外螺内孔接口, 预留XH2.54插针接口
9	输出接口	并行数据 3.3V电平	12位AD数字信号, 1位CLK时钟, 1位溢出信号(溢出可不接)。输出接口两种: 2*7、2.54间距双排母座, 方向向下; 或者2*9、2.54间距双排插针, 方向向上
10	基准电压	内部2V	AD9226芯片内部基准
11	FPGA例程	QuartusII	Verilog语言
12	STM32例程	Keil	C语言。提供STM32F103VCT6和STM32H750程序, 由于程序复杂, 非配套购买本店配套核心板, 32程序不做售后
13	应用场景	高速数据采集	
14	模块尺寸	5.667cm×2.5cm	PCB尺寸: 长×宽。SSOP封装的尺寸略小一点, 为5.65cm×2.5cm
15	模块重量	10g	
16	注意事项		<p>(1) 电源接口未做保护, 不要过压和反接! 未配套本店开发板使用, 请使用低纹波的电源供电。</p> <p>(2) 本模块是高速AD, 建议使用FPGA控制以充分发挥其性能; 使用STM32控制, 受32系统时钟和接口时钟等影响, 103控制支持的采样率在2Msps以下, 750控制支持的采样率在7.5Msps以下</p>

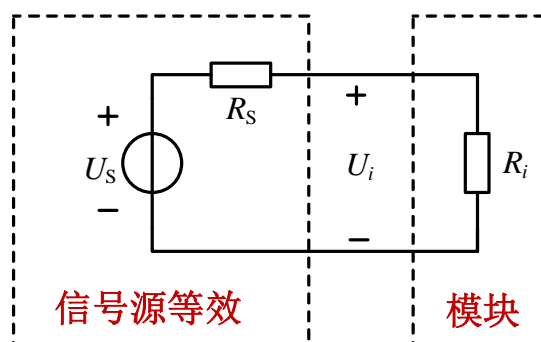


## 2 注意事项

(1) 供电说明：**切记+5V 电源和地不要接反**；由于模块有模拟电路，请一定使用**纹波系数小的线性直流稳压电源**，千万不要使用开关电源供电（此类电源的纹波太大了！）。

(2) 本模块输入接口采用两种形式，一个是插针接口，一个是 SMA 接口。模块**默认**使用标准的 RG316 **射频同轴电缆线**测试，**特性阻抗为 50Ω**。

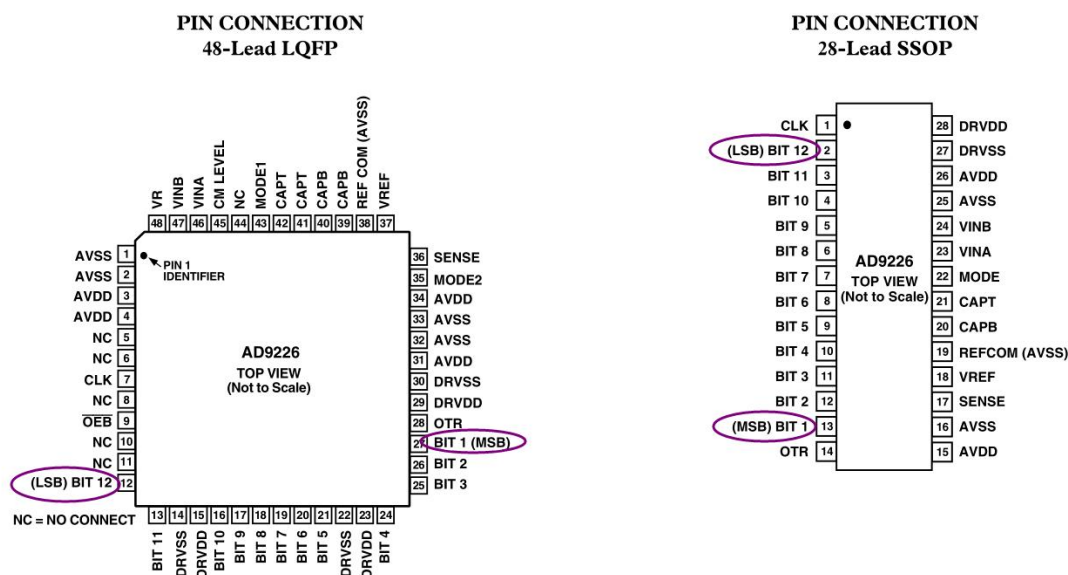
不管哪种连接方式，由于模块的输入阻抗为 50 欧姆，所以**一定注意信号源的输出 驱动阻抗设置为 50 欧姆(驱动阻抗不是输出阻抗)**，怎么设置麻烦大家自己查看自己的信号源使用说明。根据戴维宁定理，信号源端口默认的输出阻抗为 50 欧姆，因此没有设置驱动阻抗，就会导致真正进入模块信号端的电压被减少一半，看下图就明白了。一般低端的信号源没有这个功能，大家可以设置信号源的输出电压为 2Vpp，那么进入到模块的电压才是 1Vpp。



另外注意，输入端不要悬空，否则可能造成 AD 转换值为不定值。

(3) 注意，**模块和其他模块间的共地**。

(4) AD9226 芯片官方数据手册中，芯片数据接口的定义确实比较奇葩，BIT1 定义为最高位，BIT12 定义为最低位，这和我们平时通常见到的定义方法确实不同。**为了和官方数据手册的引脚定义保持一致，数据接口我们的定义也是如此，即 BIT1↔AD1（模块实物上标号 D0）、...、BIT12↔AD12（模块实物上标号 D11）**。大家使用时候一定注意！



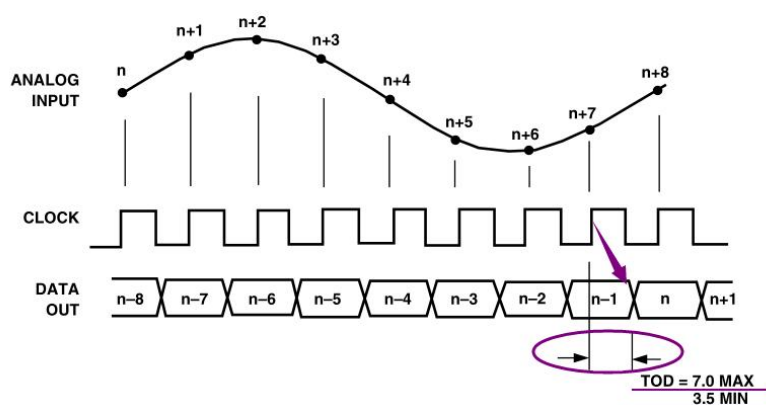
AD9226 芯片手册 P7 页

(5) 注意模块使用时的时序，**当给一个 CLK 后，必须延迟至少 3.5ns 时间才能读取**

官方店铺：<http://fzlzdz.taobao.com>

凌智电子  力作

AD 转换后的数据，否则无法得到正确的转换结果！我们推荐的延迟时间是 7ns。



AD9226 芯片手册 P4 页

(6) 资料中提供的 FPGA 测试程序只是参考程序，是基于 CycloneII 器件、在 Quartus II 9.0 软件上编写的。对于其他类型的 FPGA 器件和软件版本，大家只要按照第 (4) 和 (5) 点的提示编写 FPGA 测试程序即可。

(7) 两个模块使用的 AD9226 芯片封装虽然不同，但**接口、性能和程序都一样**，是完全兼容的，所以**这两种封装的模块资料是同一个资料！**

(8) 本模块是高速 AD，建议使用 FPGA 控制以充分发挥其性能；使用 STM32 控制，受 32 系统时钟和接口时钟等影响，103 控制支持的采样率在 2Msps 以下，750 控制支持的采样率在 7.5Msps 以下。

(9) 以上测试结果和测试仪器也有关系，不同测试仪器结果有点偏差属于正常现象。

### 3 模数关系

模块的电压输入范围为 **-5V~+5V**，即输入峰峰值为 10Vpp 的信号。转换公式如下：

$$V_{AD} = -\frac{1}{5}V_{IN} + 2$$

当输入信号  $V_{in}=+5(V)$  的时候，输入到 AD 的信号  $V_{AD}=1(V)$ ；

当输入信号  $V_{in}=0(V)$  的时候，输入到 AD 的信号  $V_{AD}=2(V)$ ；

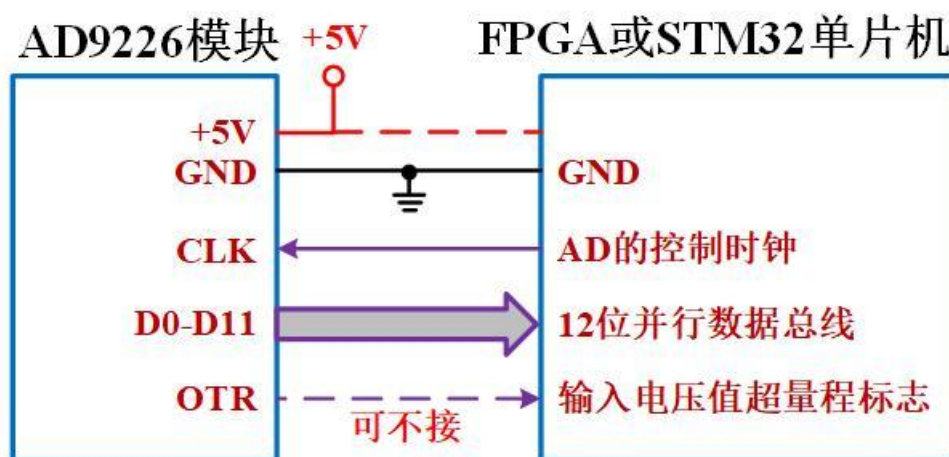
当输入信号  $V_{in}=-5(V)$  的时候，输入到 AD 的信号  $V_{AD}=3(V)$ ；

**模块转换后的数字量 D 和输入 VIN 之间的关系如下：**

$$D = 2048 - \frac{1}{5} \times V_{IN} \times 2048$$

### 4 测试连接

高速 AD 模块的测试需要用到 AD 转换控制器(一般使用 FPGA), +5V 的线性稳压电源(纹波小)、射频线及信号源等。AD9226 模块和 FPGA 或 STM32 的连接示意如下图所示。注意模块和控制器间要共地！



模块和控制器测试连接示意图

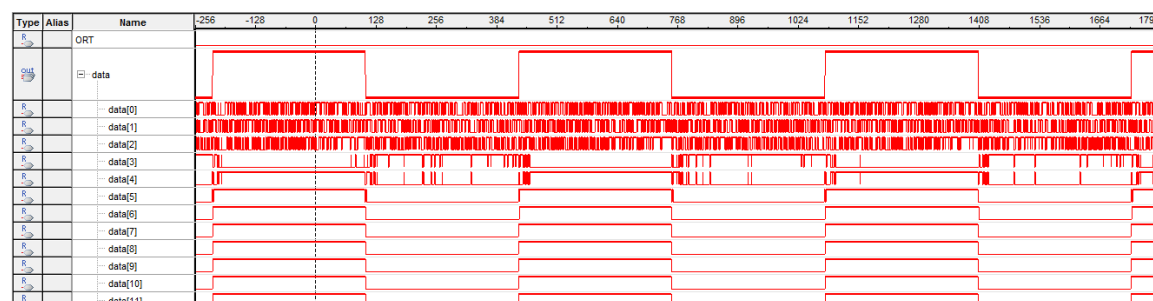
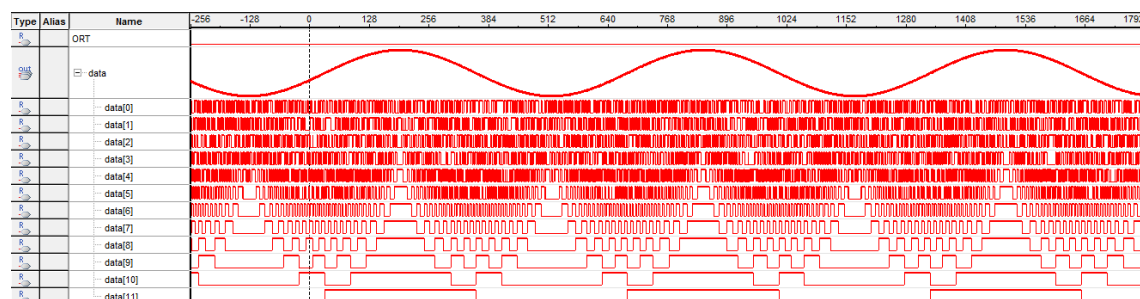
## 5 测试效果

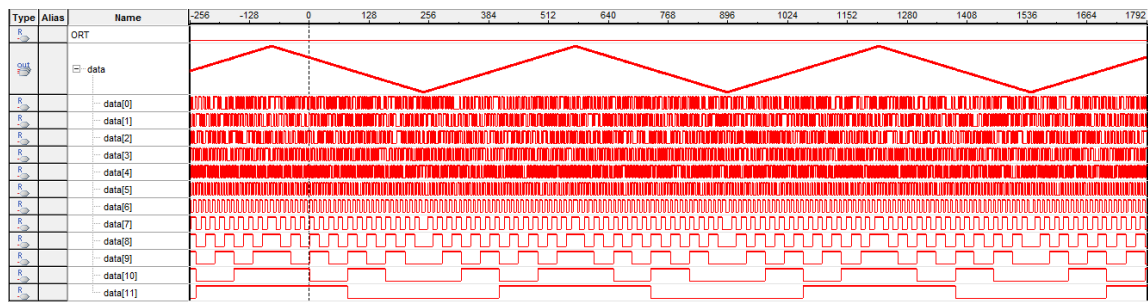
### (1) FPGA 测试

分别输入正弦波、方波和三角波信号，它们的幅度分别为 10V，频率分别为 100kHz、1MHz。波形观察使用 Quartus II 里面的工具 **SignalTap II** 采集的数据波形。AD 模块采样速率设置为最高 65MHz。

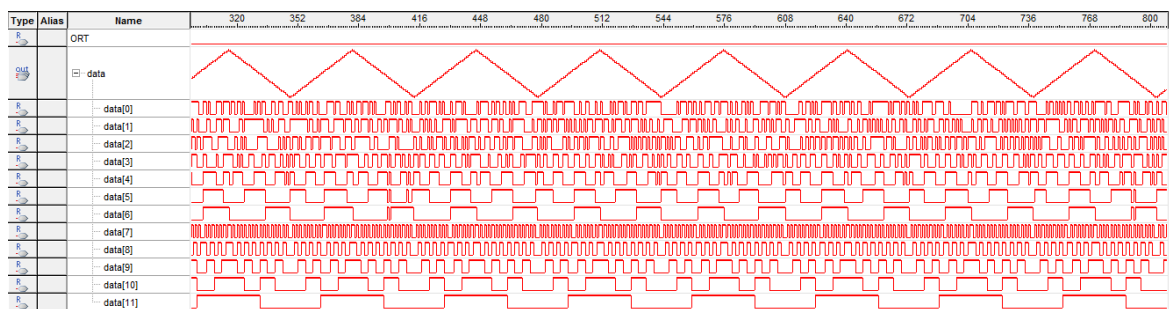
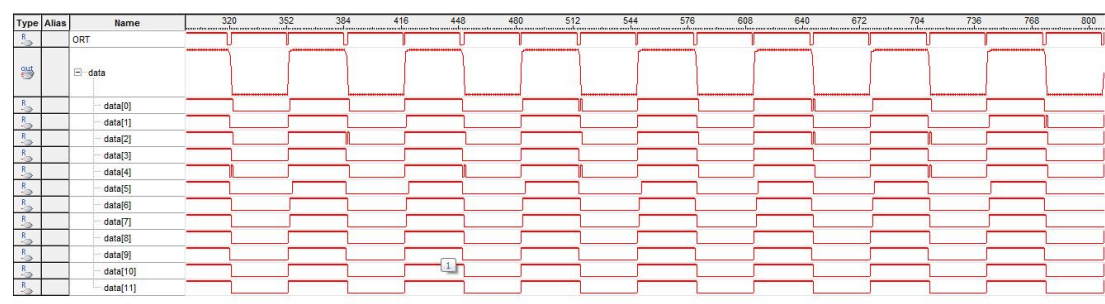
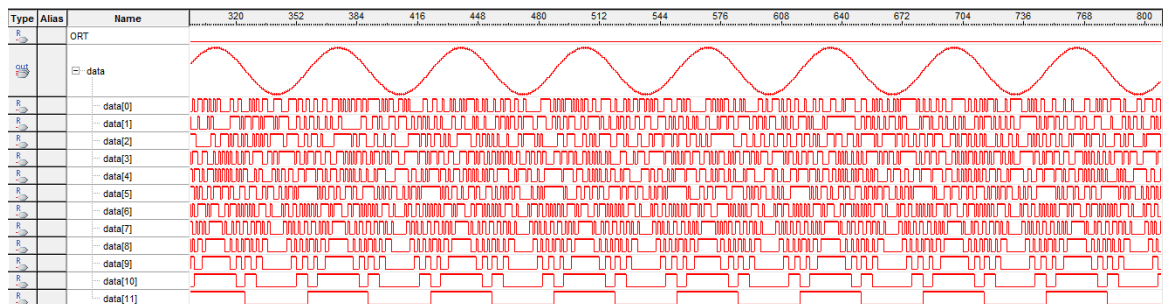
**注意：模块输入阻抗为 50 欧姆，所以信号源需设置为驱动 50 欧姆的负载，否则输入信号会减半。**

A、信号源设置驱动负载 50 欧姆，输出信号**幅度 10V**，输出信号**频率 100kHz** 的测试结果如下三图所示。





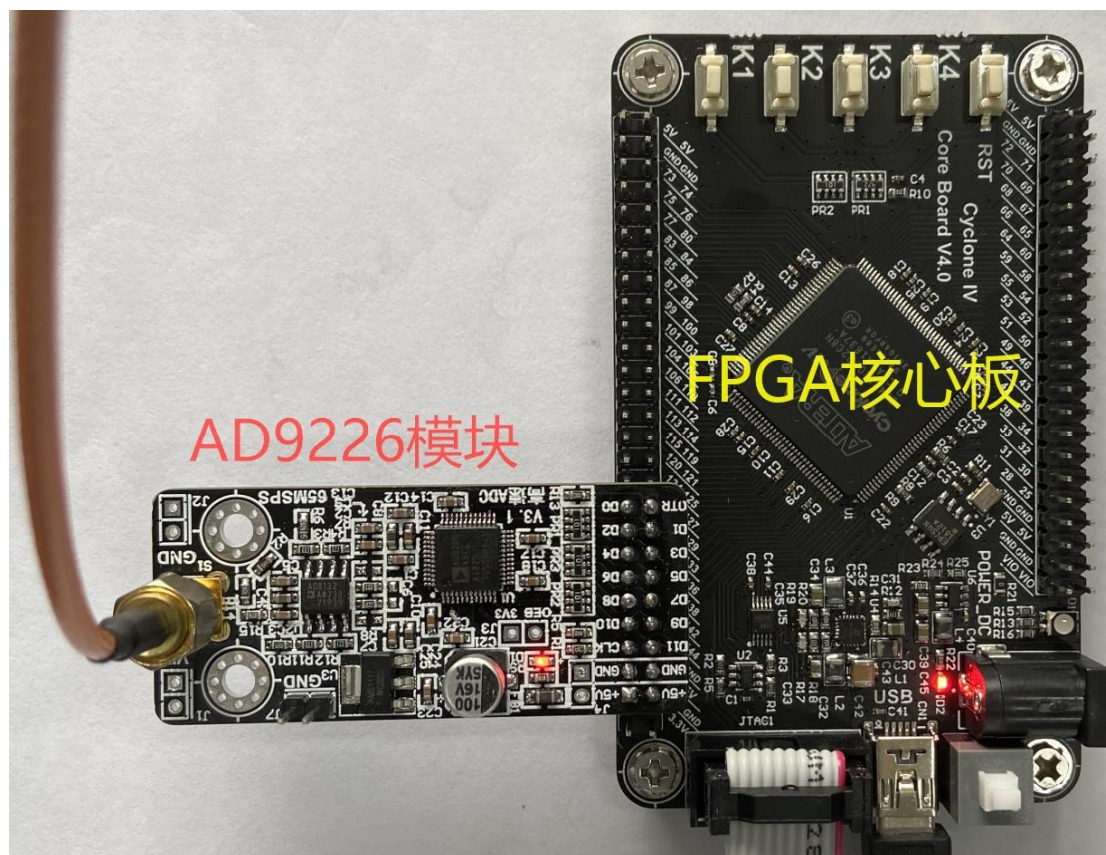
B、信号源设置驱动负载 50 欧姆，输出信号**幅度 10V**，输出信号**频率 1MHz** 的测试结果如下三图所示。



官方店铺：<http://fzldz.taobao.com>

凌智电子  力作

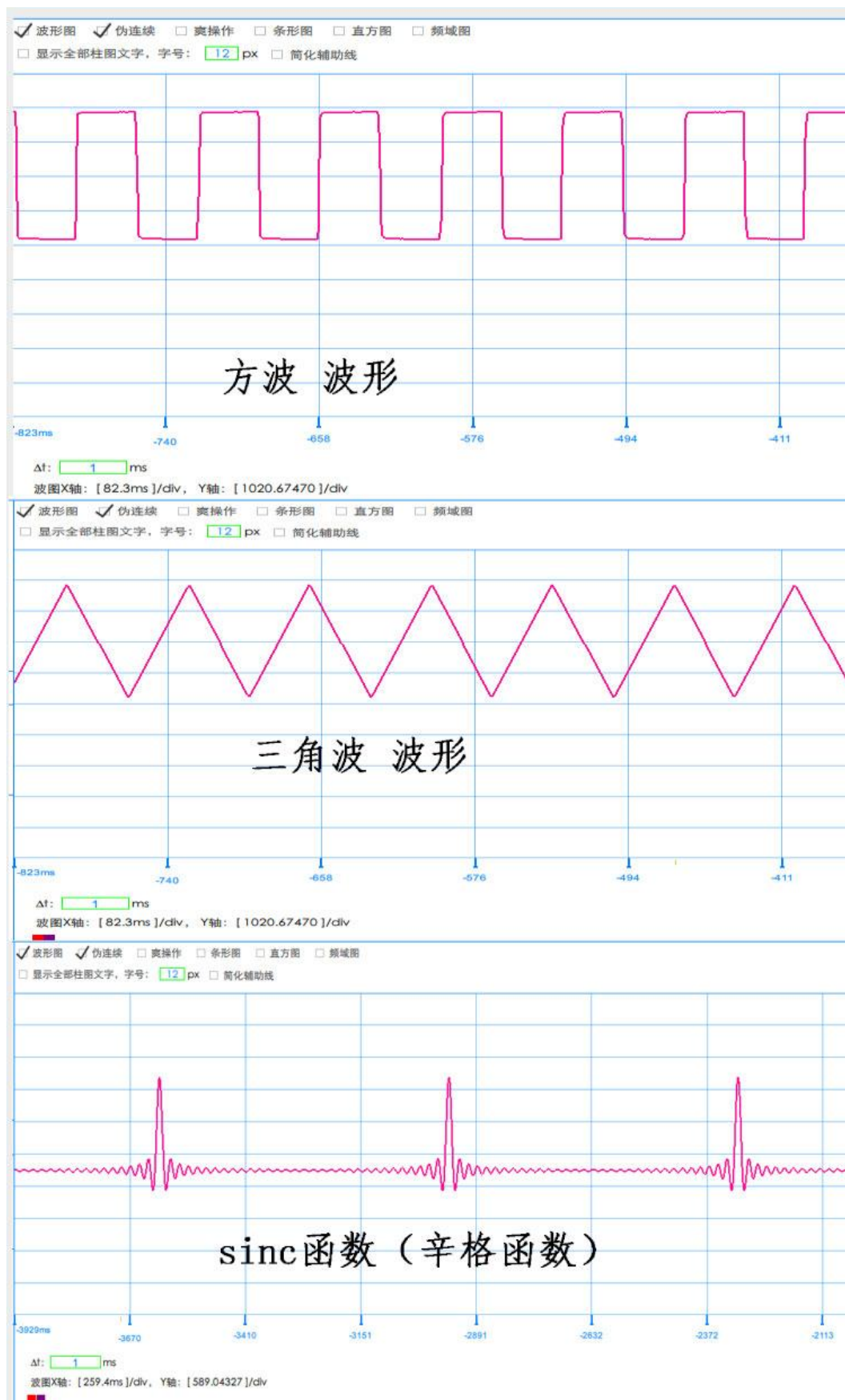
使用本店的 FPGA（EP4CE10E22）核心板，还可以通过上位机显示采集到的波形，测试连接和波形显示效果如下：



官方店铺：<http://fzldz.taobao.com>

凌智电子  力作



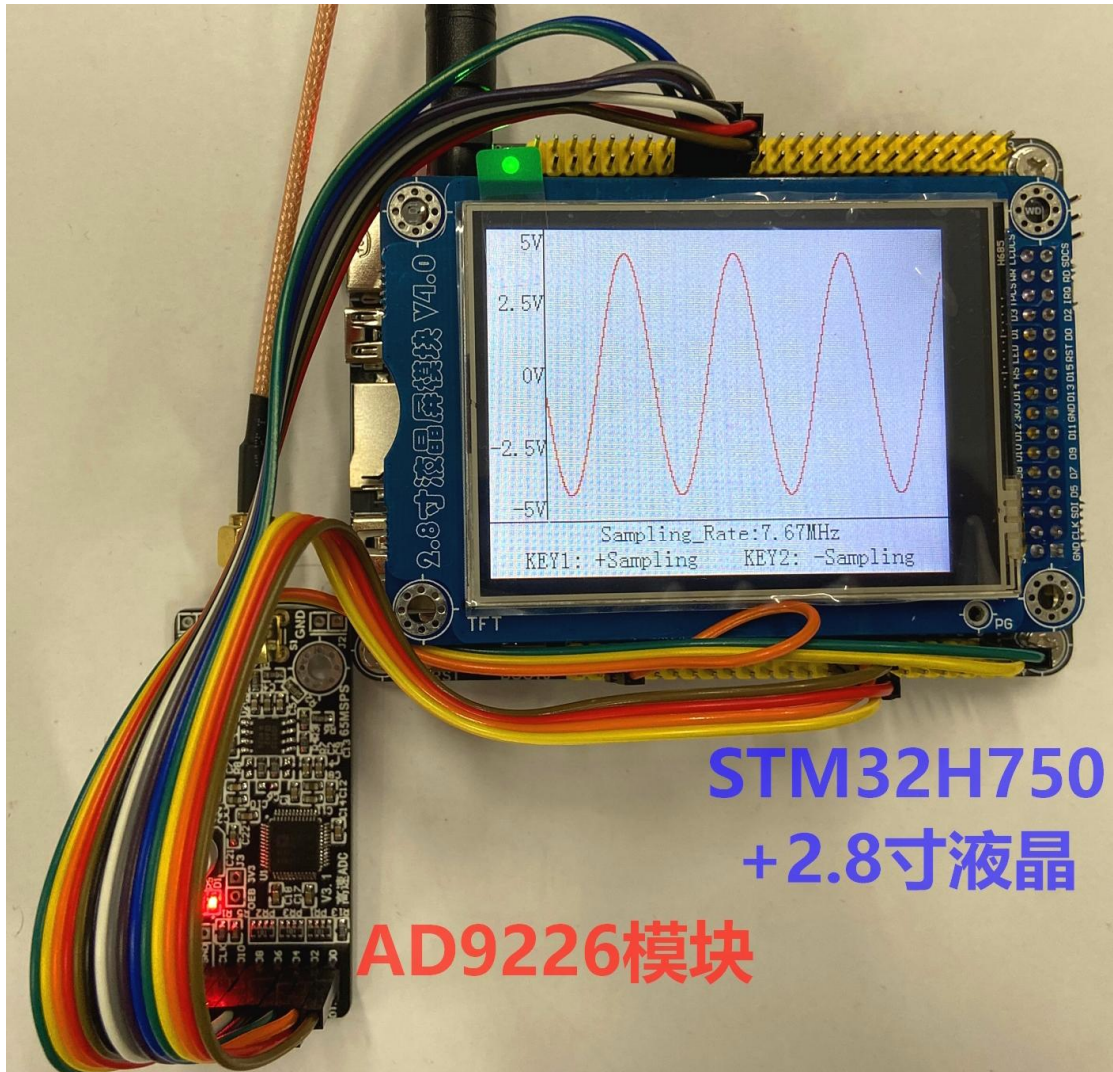


模块测试效果图：使用本店 FPGA 核心板控制，上位机波形显示

官方店铺：<http://fzldz.taobao.com>

凌智电子  力作

使用本店的 STM32H750 核心板，通过 2.8 寸液晶显示采集到的波形，测试连接和波形显示效果如下：



模块测试效果图：使用本店 STM32H750 核心板控制，液晶显示波形

## 6 版本历史

版本号	修改时间	修改内容
V1.0	2016.11.19	定稿
V2.0	2017.03.10	修改使用说明
V2.1	2019.01.06	增加 AD 转换模拟量和输入电压之间的关系式
V2.2	2019.04.17	模块 AD 芯片采用两种不同封装形式供用户选择，补充 LQFP 封装部分的资料
V2.3	2021.06.03	增加 ARM 控制版本，增加 STM32F103VCT6 和 STM32H750 控制程序

官方店铺：<http://fzldz.taobao.com>

凌智电子  力作