

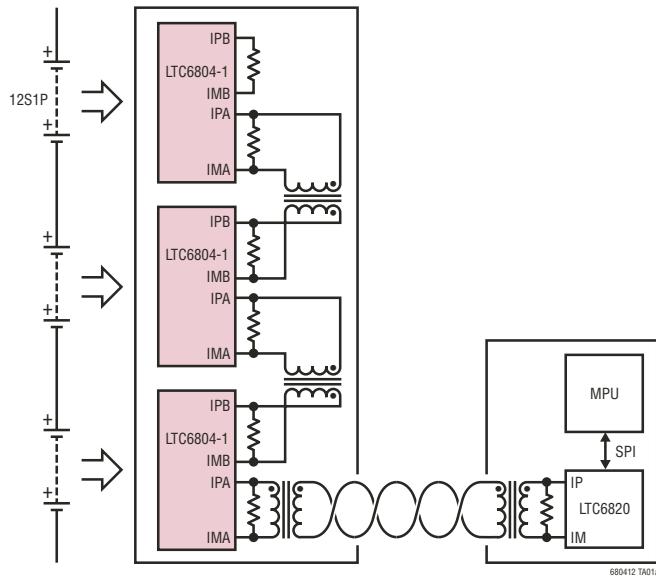
特 点

- 可测量多达 12 个串联电池的电压
- 可堆迭式架构能支持几百个电池
- 内置 isoSPI™ 接口：
 - 1Mbps 隔离式串行通信
 - 采用单根双绞线，长达 100 米
 - 低 EMI 敏感度和辐射
- 1.2mV 最大总测量误差
- 可在 290µs 之内完成系统中所有电池的测量
- 同步的电压和电流测量
- 具频率可编程三阶噪声滤波器的 16 位增量累加 ($\Delta\Sigma$) 型 ADC
- 针对 ISO 26262 标准的系统工程设计
- 具可编程定时器的被动电池电荷平衡
- 5 个通用的数字 I/O 或模拟输入：
 - 温度或其他传感器输入
 - 可配置为一个 I²C 或 SPI 主控器
- 4µA 睡眠模式电源电流
- 48 引脚 SSOP 封装

应 用

- 电动汽车及混合动力汽车
- 后备电池系统
- 电网能量存储
- 高功率便携式设备

典型应用



描 述

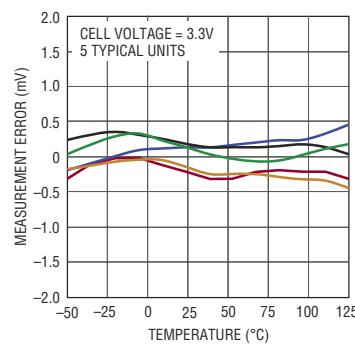
LTC®6804 是第三代多节电池的电池组监视器，可测量多达 12 个串接电池的电压并具有低于 1.2mV 的总测量误差。0V 至 5V 的电池测量范围使 LTC6804 成为大多数化学组分电池的合适之选。所有 12 节电池的电压可在 290µs 之内完成测量，并可选择较低的数据采集速率以实现高噪声抑制。

可以把多个 LTC6804 器件串接起来，因而能在一长串的高电压电池中实现每节电池的同时监视。每个 LTC6804 具有一个 isoSPI 接口，用于实现高速、抗 RF 干扰的局域通信。使用 LTC6804-1 时，多个器件采用菊花链式连接，且所有器件采用一根主处理器接线。而使用 LTC6804-2 时，多个器件并联连接至主处理器，而对每个器件进行个别寻址。

其他特点包括每节电池电荷的被动平衡、一个内置的 5V 稳压器和 5 根通用的 I/O 线。在睡眠模式中，电流消耗减小至 4µA。LTC6804 可直接由电池或一个隔离式电源供电。

LT、**LT**、**LTC**、**LTM**、**Linear Technology** 和 **Linear** 标识是凌力尔特公司的注册商标，isoSPI 是凌力尔特公司的商标。所有其他商标均为其各自拥有者的产权。

总测量误差与温度的关系
(5 个典型器件)



680412 TA01b

目录

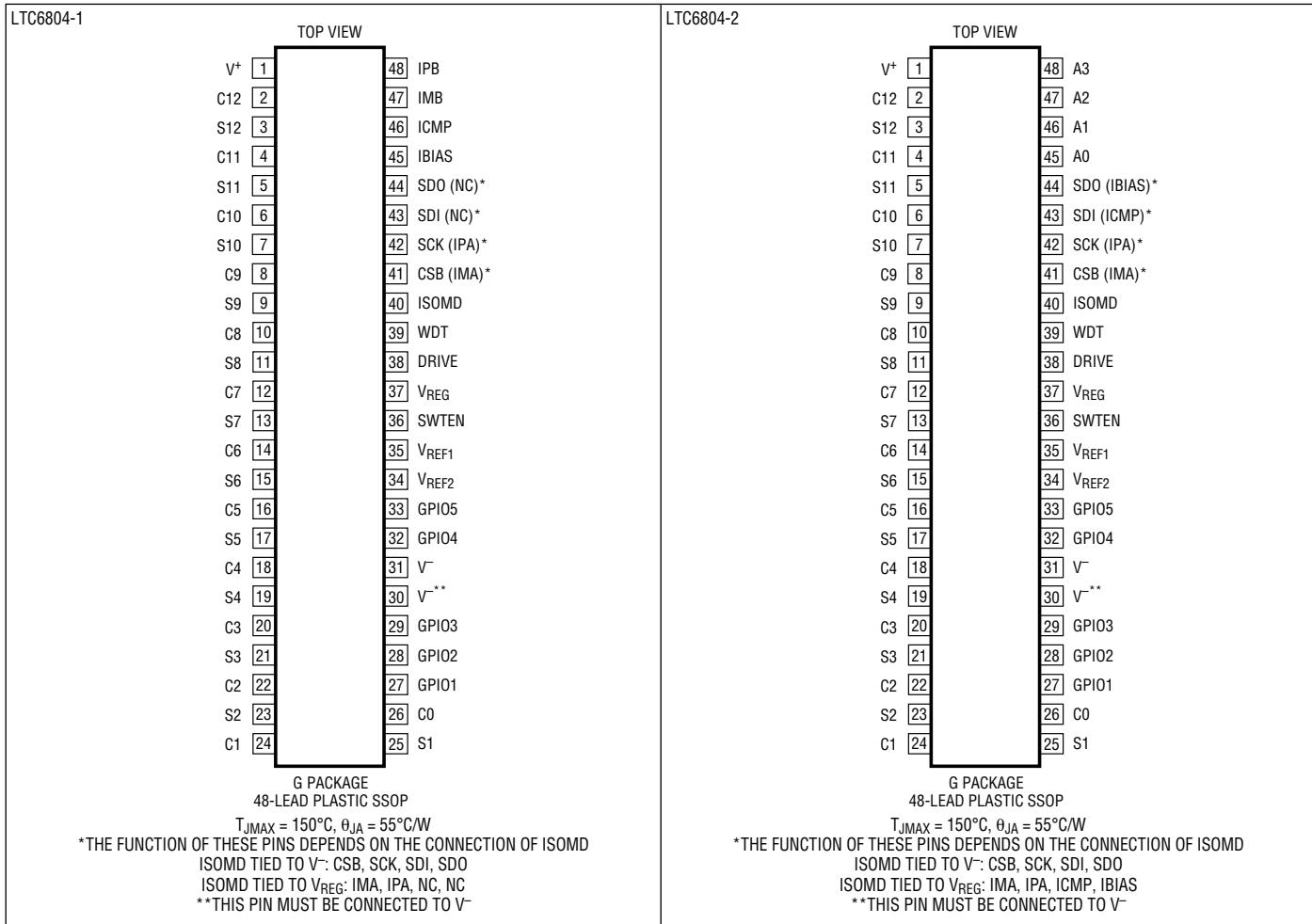
特点	1	简单的线性稳压器	56
应用	1	改善的稳压器电源效率	56
典型应用	1	全隔离式电源	57
描述	1	读取外部温度探头信息	57
绝对最大额定值	3	增加辅助测量的数目	58
引脚配置	3	内部保护功能	58
订购信息	4	电池和 GPIO 输入的滤波	58
电特性	4	利用内部 MOSFET 进行电池平衡	60
引脚功能	17	利用外部 MOSFET 进行电池平衡	60
方框图	18	电池测量期间的放电控制	60
工作原理	20	功率耗散和过热关闭	61
状态图	20	查验平衡电路的方法	61
LTC6804 内核状态描述	20	利用一个霍尔效应传感器进行电流测量	64
isoSPI 状态描述	21	利用一个分流电阻器进行电流测量	64
功耗	21	采用 LTC6804 监视电池数目	
ADC 操作	21	小于 12 的电池组	65
数据采集系统诊断	26	在同一个 PCB 上连接多个 LTC6804-1	65
看门狗和软件放电定时器	30	利用 isoSPI 数据链路将一个 MCU 连接	
LTC6804 上采用 GPIO 的 I ² C/SPI 主控器	31	至一个 LTC6804	65
串行接口概述	35	在多分支 isoSPI 链路中配置 LTC6804-2	67
四线式串行外设接口 (SPI) 物理层	35	变压器选择指南	68
两线式隔离型接口 (isoSPI) 物理层	36	封装描述	72
数据链路层	41	修改记录	73
网络层	41	典型应用	74
编程实例	52	相关器件	74

绝对最大额定值 (注 1)

总电源电压 V ⁺ 至 V ⁻	75V
输入电压 (相对于 V ⁻)	
C0	-0.3V 至 0.3V
C12	-0.3V 至 75V
C(n)	-0.3V 至 最小 (8 • n, 75V)
S(n)	-0.3V 至 最小 (8 • n, 75V)
IPA, IMA, IPB, IMB	-0.3V 至 V _{REG} + 0.3V
DRIVE 引脚	-0.3V 至 7V
所有其他引脚	-0.3V 至 6V
输入之间的电压 (注 2)	
C(n) 至 C(n - 1)	-0.3V 至 8V
S(n) 至 C(n - 1)	-0.3V 至 8V
C12 至 C8	-0.3V 至 25V
C8 至 C4	-0.3V 至 25V
C4 至 C0	-0.3V 至 25V

流入 / 流出引脚的电流	
所有引脚 (V _{REG} , IPA, IMA, IPB, IMB, S(n) 除外)	10mA
IPA, IMA, IPB, IMB	30mA
工作温度范围	
LTC6804I	-40°C 至 85°C
LTC6804H	-40°C 至 125°C
规定温度范围	
LTC6804I	-40°C 至 85°C
LTC6804H	-40°C 至 125°C
结温	150°C
贮存温度	-65°C 至 150°C
引脚温度 (焊接时间 10 秒)	300°C

引脚配置



订购信息

无铅涂层	卷带	器件标记 *	封装描述	温度范围
LTC6804IG-1#PBF	LTC6804IG-1#TRPBF	LTC6804G-1	48 引脚塑料 SSOP	-40°C 至 85°C
LTC6804HG-1#PBF	LTC6804HG-1#TRPBF	LTC6804G-1	48 引脚塑料 SSOP	-40°C 至 125°C
LTC6804IG-2#PBF	LTC6804IG-2#TRPBF	LTC6804G-2	48 引脚塑料 SSOP	-40°C 至 85°C
LTC6804HG-2#PBF	LTC6804HG-2#TRPBF	LTC6804G-2	48 引脚塑料 SSOP	-40°C 至 125°C

对于规定工作温度范围更宽的器件，请咨询凌力尔特公司。 * 温度等级请见集装箱上的标识。

有关非标准含铅涂层器件的信息，请咨询凌力尔特公司。

如需了解更多有关无铅器件标记的信息，请登录：<http://www.linear.com.cn/leadfree/>

如需了解更多有关卷带规格的信息，请登录：<http://www.linear.com.cn/tapeandreel/>

电特性 凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。测试条件为 $V^+ = 39.6\text{V}$, $V_{\text{REG}} = 5.0\text{V}$ ，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位
ADC DC 规格						
	测量分辨率		●	0.1		mV/位
	ADC 偏移电压	(注 2)	●	0.1		mV
	ADC 增益误差	(注 2)	●	0.01 0.02		%
	标准模式中的总测量误差 (TME)	C(n) 至 C(n - 1), GPIO(n) 至 $V^- = 0$		±0.2		mV
		C(n) 至 C(n - 1) = 2.0		±0.1	±0.8	mV
		C(n) 至 C(n - 1), GPIO(n) 至 $V^- = 2.0$	●		±1.4	mV
		C(n) 至 C(n - 1) = 3.3		±0.2	±1.2	mV
		C(n) 至 C(n - 1), GPIO(n) 至 $V^- = 3.3$	●		±2.2	mV
		C(n) 至 C(n - 1) = 4.2		±0.3	±1.6	mV
		C(n) 至 C(n - 1), GPIO(n) 至 $V^- = 4.2$	●		±2.8	mV
		C(n) 至 C(n - 1), GPIO(n) 至 $V^- = 5.0$		±1		mV
		电池总和	●	±0.2	±0.75	%
		内部温度, $T = \text{最大规定温度}$		±5		°C
		V_{REG} 引脚	●	±0.1	±0.25	%
		V_{REF2} 引脚	●	±0.02	±0.1	%
		数字电源电压 V_{REGD}	●	±0.1	±1	%

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。测试条件为 $V^+ = 39.6\text{V}$, $V_{\text{REG}} = 5.0\text{V}$ ，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位	
	滤波模式中的总测量误差 (TME)	C(n) 至 C(n - 1), GPIO(n) 至 V ⁻ = 0		±0.1		mV	
		C(n) 至 C(n - 1) = 2.0		±0.1	±0.8	mV	
		C(n) 至 C(n - 1), GPIO(n) 至 V ⁻ = 2.0	●		±1.4	mV	
		C(n) 至 C(n - 1) = 3.3		±0.2	±1.2	mV	
		C(n) 至 C(n - 1), GPIO(n) 至 V ⁻ = 3.3	●		±2.2	mV	
		C(n) 至 C(n - 1) = 4.2		±0.3	±1.6	mV	
		C(n) 至 C(n - 1), GPIO(n) 至 V ⁻ = 4.2	●		±2.8	mV	
		C(n) 至 C(n - 1), GPIO(n) 至 V ⁻ = 5.0		±1		mV	
		电池总和	●	±0.2	±0.75	%	
		内部温度, T = 最大规定温度		±5		°C	
		V _{REG} 引脚	●	±0.1	±0.25	%	
		V _{REF2} 引脚	●	±0.02	±0.1	%	
		数字电源电压 V _{REGD}	●	±0.1	±1	%	
	快速模式中的总测量误差 (TME)	C(n) 至 C(n - 1), GPIO(n) 至 V ⁻ = 0		±2		mV	
		C(n) 至 C(n - 1), GPIO(n) 至 V ⁻ = 2.0	●		±4	mV	
		C(n) 至 C(n - 1), GPIO(n) 至 V ⁻ = 3.3	●		±4.7	mV	
		C(n) 至 C(n - 1), GPIO(n) 至 V ⁻ = 4.2	●		±8.3	mV	
		C(n) 至 C(n - 1), GPIO(n) 至 V ⁻ = 5.0		±10		mV	
		电池总和	●	±0.3	±1	%	
		内部温度, T = 最大规定温度		±5		°C	
		V _{REG} 引脚	●	±0.3	±1	%	
		V _{REF2} 引脚	●	±0.1	±0.25	%	
		数字电源电压 V _{REGD}	●	±0.2	±2	%	
	输入范围	C(n), n = 1 至 12	●	C(n - 1)	C(n - 1) + 5	V	
		C0	●	0			
		GPIO(n), n = 1 至 5	●	0	5	V	
I _L	未对输入进行测量时的输入漏电流	C(n), n = 0 至 12	●	10	±250	nA	
		GPIO(n), n = 1 至 5	●	10	±250	nA	
	对输入进行测量时的输入电流	C(n), n = 0 至 12		±2		μA	
		GPIO(n), n = 1 至 5		±2		μA	
	导线开路检测期间的输入电流		●	70	100	130	μA

LTC6804-1/LTC6804-2

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。测试条件为 $V^+ = 39.6\text{V}$, $V_{\text{REG}} = 5.0\text{V}$ ，除非特别注明。

符号	参数	条件		最小值	典型值	最大值	单位
电压基准规格							
V _{REF1}	第一基准电压	V _{REF1} 引脚, 无负载	●	3.1	3.2	3.3	V
	第一基准电压 TC	V _{REF1} 引脚, 无负载			3		ppm/°C
	第一基准电压迟滞	V _{REF1} 引脚, 无负载			20		ppm
	第一基准长期漂移	V _{REF1} 引脚, 无负载			20		ppm/v/kHr
V _{REF2}	第二基准电压	V _{REF2} 引脚, 无负载	●	2.990	3	3.010	V
		V _{REF2} 引脚, 5k 负载至 V ⁻	●	2.988	3	3.012	V
	第二基准电压 TC	V _{REF2} 引脚, 无负载			10		ppm/°C
	第二基准电压迟滞	V _{REF2} 引脚, 无负载			100		ppm
一般 DC 规格							
I _{V+}	V ⁺ 电源电流 (见图 1 : LTC6804 工作状态示意图)	状态 : 内核 = SLEEP, isoSPI = IDLE	V _{REG} = 0V		3.8	6	μA
			V _{REG} = 0V	●	3.8	10	μA
			V _{REG} = 0V		1.6	3	μA
			V _{REG} = 0V	●	1.6	5	μA
		状态 : 内核 = STANDBY			18	32	μA
				●	10	32	μA
		状态 : 内核 = REFUP 或 MEASURE			0.4	0.55	0.7
				●	0.375	0.55	0.725
							mA
							mA
I _{REG(CORE)}	V _{REG} 电源电流 (见图 1 : LTC6804 工作状态示意图)	状态 : 内核 = SLEEP, isoSPI = IDLE	V _{REG} = 5V		2.2	4	μA
			V _{REG} = 5V	●	2.2	6	μA
		状态 : 内核 = STANDBY			10	35	μA
				●	6	35	μA
		状态 : 内核 = REFUP			0.2	0.45	0.7
				●	0.15	0.45	0.75
		状态 : 内核 = MEASURE			10.8	11.5	mA
				●	10.7	11.5	mA
							mA
							mA
I _{REG(isoSPI)}	额外的 V _{REG} 电源电流 (假如 isoSPI 处于 READY/ACTIVE 状态) 注 : ACTIVE 状态电流 假设 t _{CLK} = 1μs, (注 3)	LTC6804-2 : ISOMD = 1, R _{B1} + R _{B2} = 2k	READY	●	3.9	4.8	5.8
			ACTIVE	●	5.1	6.1	7.3
		LTC6804-1 : ISOMD = 0, R _{B1} + R _{B2} = 2k	READY	●	3.7	4.6	5.6
			ACTIVE	●	5.7	6.8	8.1
		LTC6804-1 : ISOMD = 1, R _{B1} + R _{B2} = 2k	READY	●	6.5	7.8	9.5
			ACTIVE	●	10.2	11.3	13.3
		LTC6804-2 : ISOMD = 1, R _{B1} + R _{B2} = 20k	READY	●	1.3	2.1	3
			ACTIVE	●	1.6	2.5	3.5
		LTC6804-1 : ISOMD = 0, R _{B1} + R _{B2} = 20k	READY	●	1.1	1.9	2.8
			ACTIVE	●	1.5	2.3	3.3
		LTC6804-1 : ISOMD = 1, R _{B1} + R _{B2} = 20k	READY	●	2.1	3.3	4.9
			ACTIVE	●	2.7	4.1	5.8

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。测试条件为 $V^+ = 39.6\text{V}$, $V_{\text{REG}} = 5.0\text{V}$ ，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位
V_{REG}	V ⁺ 电源电压	满足 TME 规格 (注 6)	● 11	40	55	V
	V_{REG} 电源电压	TME 电源抑制 $< 1\text{mV/V}$	● 4.5	5	5.5	V
	DRIVE 输出电压	供应 $1\mu\text{A}$ 电流	● 5.4 ● 5.2	5.6 5.6	5.8 6.0	V
V_{REGD}	数字电源电压	供应 $500\mu\text{A}$ 电流	● 5.1	5.6	6.1	V
			● 2.7	3.0	3.6	V
$V_{\text{OL(WDT)}}$	放电开关导通电阻	$V_{\text{CELL}} = 3.6\text{V}$	● 10	25		Ω
	热停机温度				150	$^\circ\text{C}$
$V_{\text{OL(GPIO)}}$	看门狗定时器引脚为低电平	WDT 引脚吸收 4mA 电流	● 0.4			V
$V_{\text{OL(GPIO)}}$	通用 I/O 引脚为低电平	GPIO 引脚吸收 4mA 电流 (用作数字输出)	● 0.4			V

ADC 定时规格

t_{CYCLE} (图 3)	测量 + 校准周期时间 (当从标准模式中的 REFUP 状态开始时)	测量 12 节电池	● 2120	2335	2480	μs
		测量 2 节电池	● 365	405	430	μs
		测量 12 节电池和 2 个 GPIO 输入	● 2845	3133	3325	μs
	测量 + 校准周期时间 (当从滤波模式中的 REFUP 状态开始时)	测量 12 节电池	● 183	201.3	213.5	ms
		测量 2 节电池	● 30.54	33.6	35.64	ms
		测量 12 节电池和 2 个 GPIO 输入	● 244	268.4	284.7	ms
	测量 + 校准周期时间 (当从快速模式中的 REFUP 状态开始时)	测量 12 节电池	● 1010	1113	1185	μs
		测量 2 节电池	● 180	201	215	μs
		测量 12 节电池和 2 个 GPIO 输入	● 1420	1564	1660	μs
t_{SKEW1} (图 6)	时滞时间。C12 和 GPIO2 测量间的时间差，命令 = ADCVAX	快速模式	● 189	208	221	μs
		标准模式	● 493	543	576	μs
t_{SKEW2} (图 3)	时滞时间。C12 和 C0 测量之间的时间差，命令 = ADCV	快速模式	● 211	233	248	μs
		标准模式	● 609	670	711	μs
t_{WAKE}	稳压器启动时间	V_{REG} 由驱动引脚产生 (图 28)	● 100	300		μs
t_{SLEEP}	看门狗或软件放电定时器	SWTEN 引脚 = 0 或 DCTO[3:0] = 0000	● 1.8	2	2.2	sec
		SWTEN 引脚 = 1 且 DCTO[3:0] ≠ 0000	0.5		120	min
t_{REFUP} (图 1, 图 3 至 7)	基准唤醒时间	状态：内核 = STANDBY	● 2.7	3.5	4.4	ms
		状态：内核 = REFUP	●		0	ms
f_S	ADC 时钟频率		● 3.0	3.3	3.5	MHz

SPI 接口 DC 规格

$V_{\text{IH(SPI)}}$	SPI 引脚数字输入电压为高电平	引脚 CSB、SCK、SDI	● 2.3			V
$V_{\text{IL(SPI)}}$	SPI 引脚数字输入电压为低电平	引脚 CSB、SCK、SDI	●		0.8	V
$V_{\text{IH(CFG)}}$	配置引脚数字输入电压为高电平	引脚 ISOMD, SWTEN, GPIO1 至 GPIO5, A0 至 A3	● 2.7			V
$V_{\text{IL(CFG)}}$	配置引脚数字输入电压为低电平	引脚 ISOMD, SWTEN, GPIO1 至 GPIO5, A0 至 A3	●		1.2	V

680412fa

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。测试条件为 $V^+ = 39.6\text{V}$, $V_{\text{REG}} = 5.0\text{V}$ ，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位
$I_{\text{LEAK}(\text{DIG})}$	数字输入电流	引脚 CSB, SCK, SDI, ISOMD, SWTEN, A0 至 A3	●		± 1	μA
$V_{\text{OL}(\text{SDO})}$	数字输出为低电平	引脚 SDO 吸收 1mA 电流	●		0.3	V

isoSPI DC 规格 (见图 16)

V_{BIAS}	IBIAS 引脚上的电压	READY/ACTIVE 状态 IDLE 状态	●	1.9 0	2.0	2.1	V V
I_B	隔离式接口偏置电流	$R_{\text{BIAS}} = 2\text{k}$ 至 20k	●	0.1		1.0	mA
A_{IB}	隔离式接口电流增益	$V_A \leq 1.6\text{V}$	$I_B = 1\text{mA}$	●	18	20	22
			$I_B = 0.1\text{mA}$	●	18	20	24.5
V_A	发送器脉冲幅度	$V_A = V_{\text{IP}} - V_{\text{IM}} $	●			1.6	V
V_{ICMP}	ICMP 引脚上的门限设定电压	$V_{\text{TCMP}} = A_{\text{TCMP}} \cdot V_{\text{ICMP}}$	●	0.2		1.5	V
$I_{\text{LEAK}(\text{ICMP})}$	ICMP 引脚上的输入漏电流	$V_{\text{ICMP}} = 0\text{V}$ 至 V_{REG}	●			± 1	μA
$I_{\text{LEAK}(\text{IP/IM})}$	IP 和 IM 引脚上的漏电流	IDLE 状态, V_{IP} 或 $V_{\text{IM}} = 0\text{V}$ 至 V_{REG}	●			± 1	μA
A_{TCMP}	接收器比较器门限电压增益	$V_{\text{CM}} = V_{\text{REG}}/2$ 至 $V_{\text{REG}} - 0.2\text{V}$, $V_{\text{ICMP}} = 0.2\text{V}$ 至 1.5V	●	0.4	0.5	0.6	V/V
V_{CM}	接收器共模偏置	IP/IM 未执行驱动操作				$(V_{\text{REG}} - V_{\text{ICMP}}/3 - 167\text{mV})$	V
R_{IN}	接收器输入电阻	单端至 IPA, IMA, IPB, IMB	●	27	35	43	$\text{k}\Omega$

isoSPI 空闲 / 唤醒规格 (见图 21)

V_{WAKE}	差分唤醒电压	$t_{\text{DWELL}} = 240\text{ns}$	●	200		mV
t_{DWELL}	唤醒检测之前 V_{WAKE} 的停留时间	$V_{\text{WAKE}} = 200\text{mV}$	●	240		ns
t_{READY}	识别唤醒之后的启动时间		●		10	μs
t_{IDLE}	空闲超时周期		●	4.3	5.5	6.7

isoSPI 脉冲定时规格 (见图 19)

$t_{1/2\text{PW}(\text{CS})}$	芯片选择半脉冲宽度		●	120	150	180	ns
$t_{\text{INV}(\text{CS})}$	芯片选择脉冲反向延迟		●			200	ns
$t_{1/2\text{PW}(\text{D})}$	数据半脉冲宽度		●	40	50	60	ns
$t_{\text{INV}(\text{D})}$	数据脉冲反向延迟		●			70	ns

SPI 定时要求 (见图 15 和图 20)

t_{CLK}	SCK 周期	(注 4)	●	1		μs
t_1	SDI 建立时间 (在 SCK 上升沿之前)		●	25		ns
t_2	SDI 保持时间 (在 SCK 上升沿之后)		●	25		ns
t_3	SCK 为低电平	$t_{\text{CLK}} = t_3 + t_4 \geq 1\mu\text{s}$	●	200		ns
t_4	SCK 为高电平	$t_{\text{CLK}} = t_3 + t_4 \geq 1\mu\text{s}$	●	200		ns
t_5	CSB 上升沿至 CSB 下降沿		●	0.65		μs
t_6	SCK 上升沿至 CSB 上升沿	(注 4)	●	0.8		μs
t_7	CSB 下降沿至 SCK 上升沿	(注 4)	●	1		μs

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。测试条件为 $V^+ = 39.6\text{V}$, $V_{\text{REG}} = 5.0\text{V}$ ，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位	
isoSPI 定时规格 (见图 19)							
t_8	SCK 下降沿至 SDO 有效	(注 5)	●	60	ns		
t_9	SCK 上升沿至短 ± 1 脉冲传输		●	50	ns		
t_{10}	CSB 转换至长 ± 1 脉冲传输		●	60	ns		
t_{11}	CSB 上升沿至 SDO 上升	(注 5)	●	200	ns		
t_{RTN}	数据返回延迟		●	430	525	ns	
$t_{\text{DSY(CS)}}$	芯片选择菊链延迟		●	150	200	ns	
$t_{\text{DSY(D)}}$	数据菊链延迟		●	300	360	ns	
t_{LAG}	数据菊链滞后 (相对于芯片选择)		●	0	35	70	ns
$t_{6(\text{GOV})}$	数据至芯片选择脉冲调节器		●	0.8	1.05	μs	

注 1：高于“绝对最大额定值”部分所列数值的应力有可能对器件造成永久性的损害。在任何绝对最大额定值条件下暴露的时间过长都有可能影响器件的可靠性和使用寿命。

注 2：ADC 指标由总测量误差规格提供保证。

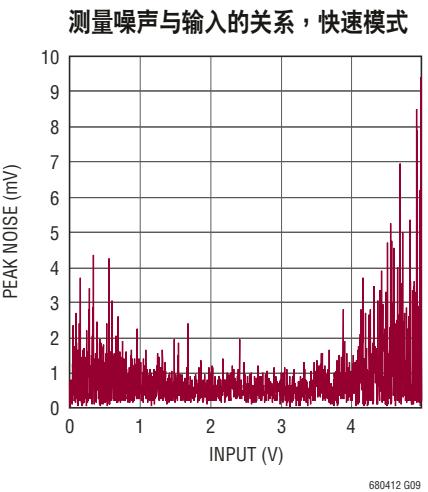
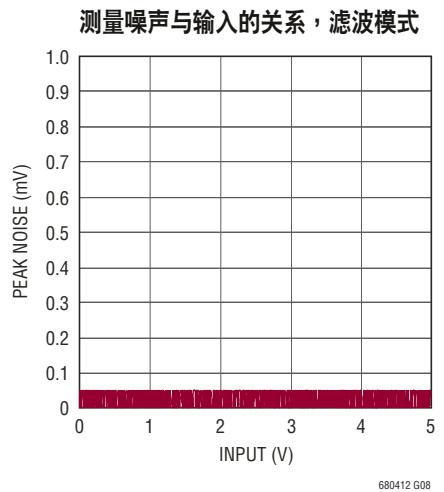
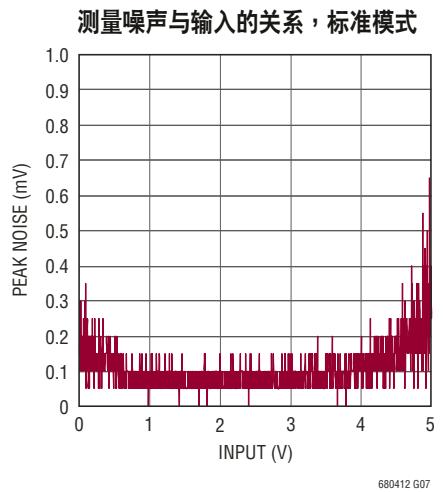
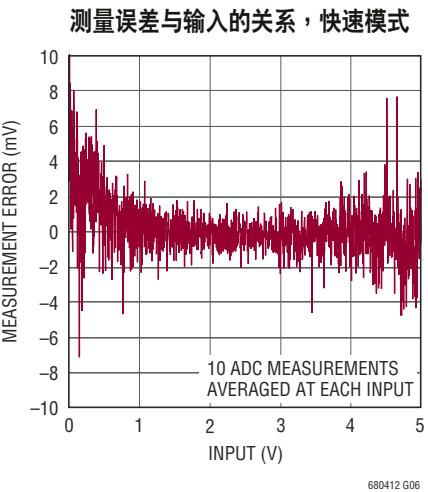
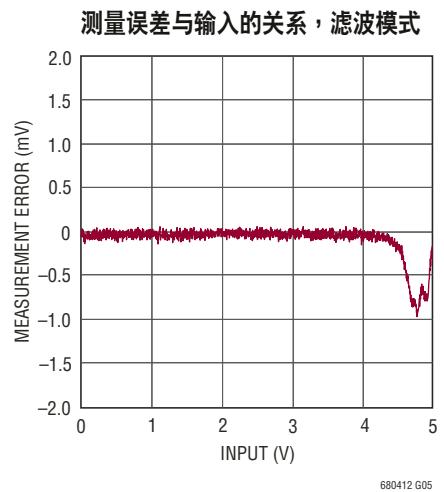
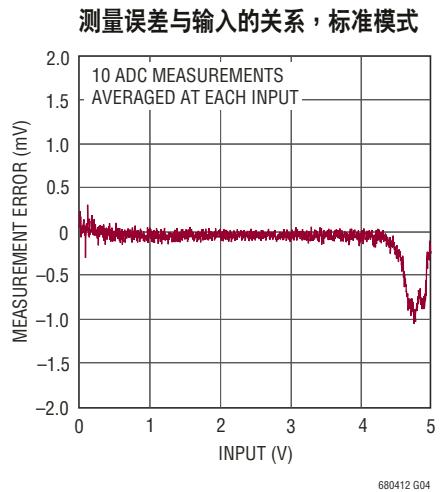
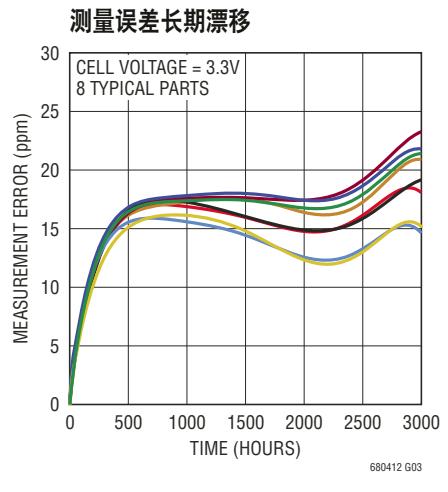
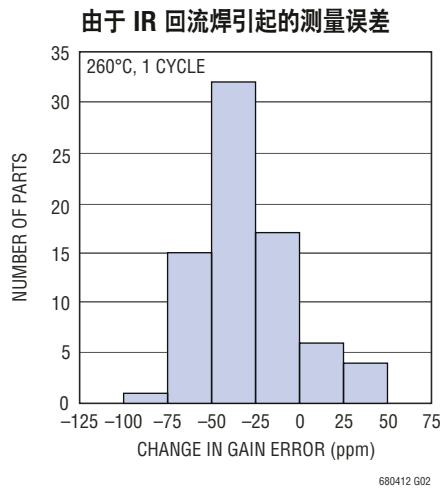
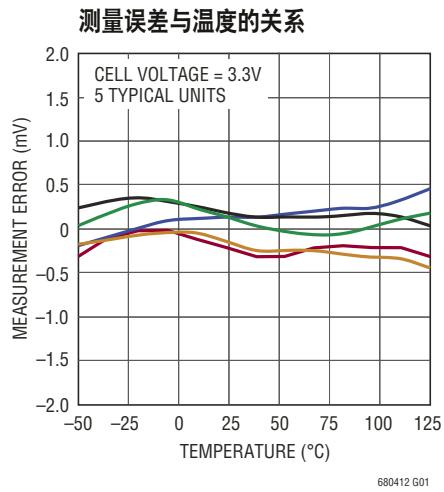
注 3：ACTIVE 状态电流采用 DC 测量结果来计算。ACTIVE 状态电流是在 isoSPI 端口上存在连续的 1MHz 通信 (50% 的数据为“1”，50% 的数据为“0”) 时流入 V_{REG} 的额外平均电源电流。减缓时钟速率将降低电源电流。更多详情请见“应用信息”部分。

注 4：这些定时规格与通过电缆的延迟有关，并且包括针对每个方向的 50ns 延迟容差。50ns 对应于 10m 的 CAT-5 电缆 (其传播速度为光速的 66%)。如果使用更长的电缆，则需根据延迟的增加量相应地对这些规格进行降额处理。

注 5：这些规格不包括 SDO 的上升或下降时间。虽然下降时间 (由于内部下拉晶体管的原因，通常为 5ns) 不是问题，但上升沿转换时间 t_{RISE} 则取决于 SDO 引脚上的上拉电阻和负载电容。必须选择合适的时间常数以使 SDO 满足 MCU 的建立时间要求。

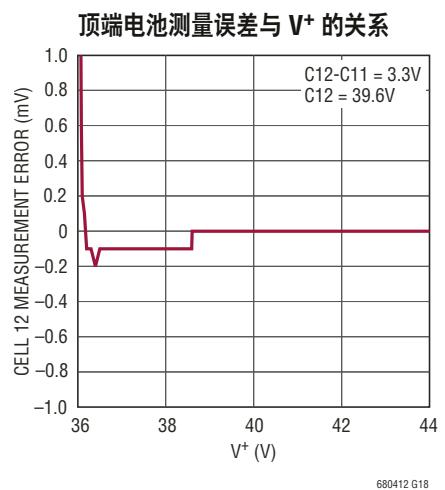
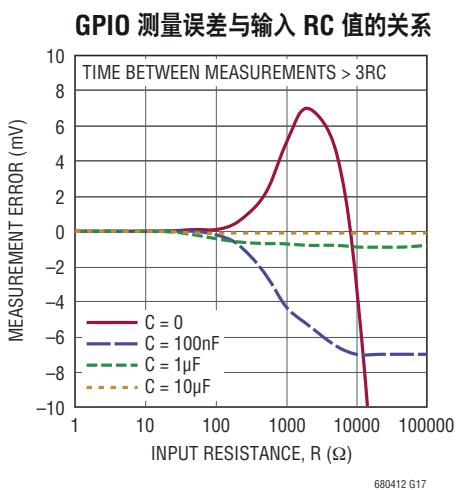
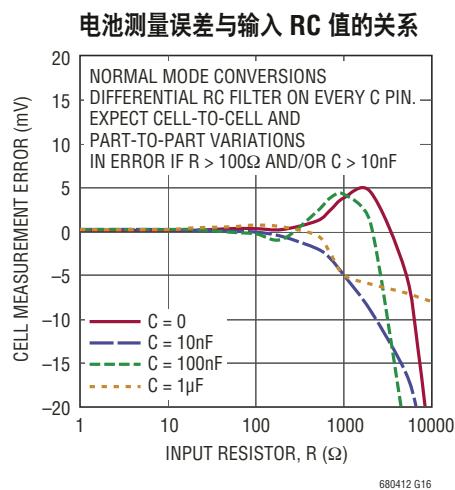
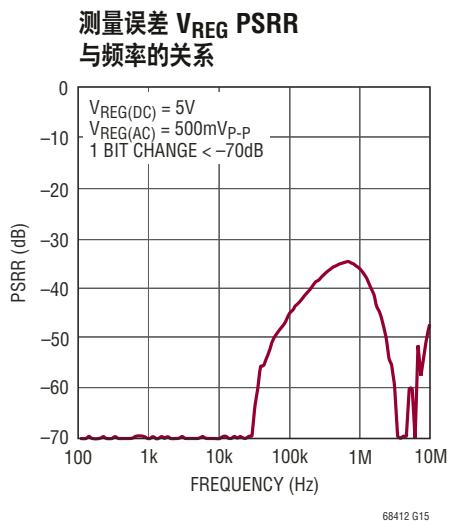
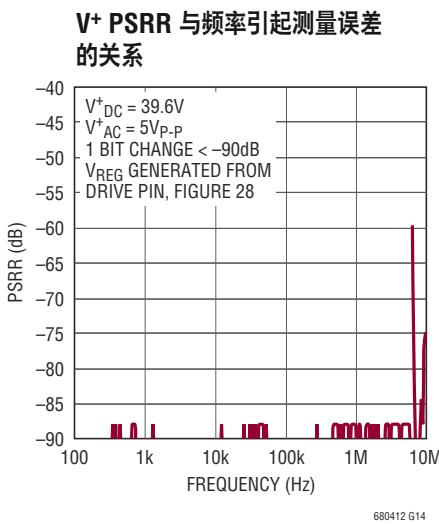
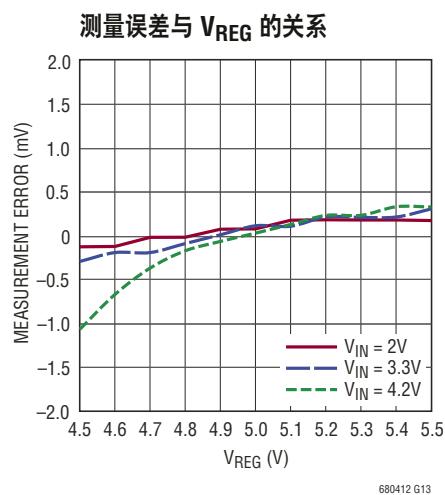
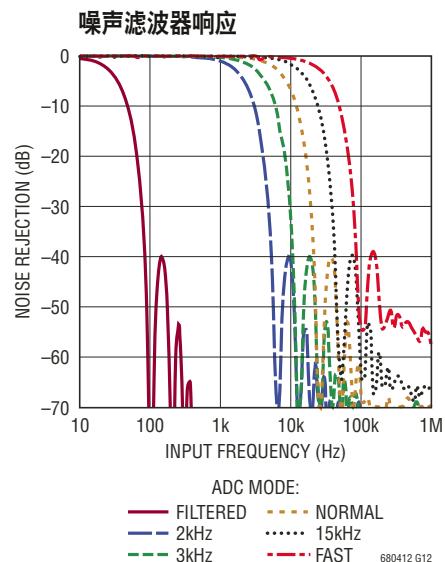
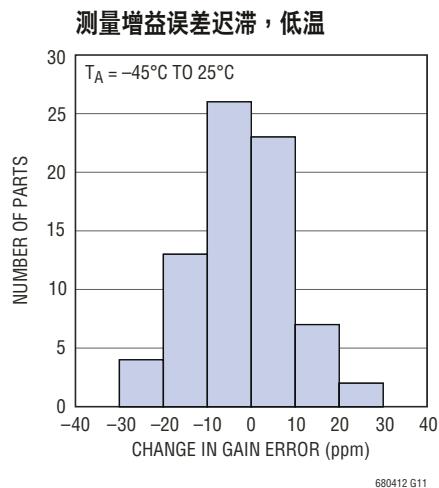
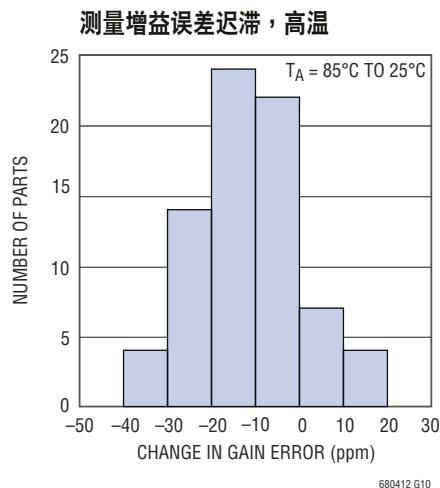
注 6： V^+ 必需大于或等于最高的 C(n) 电压以实现准确的测量。见曲线图“顶端电池测量误差与 V^+ 的关系”。

典型性能特徵 $T_A = 25^\circ\text{C}$ ，除非特别注明。



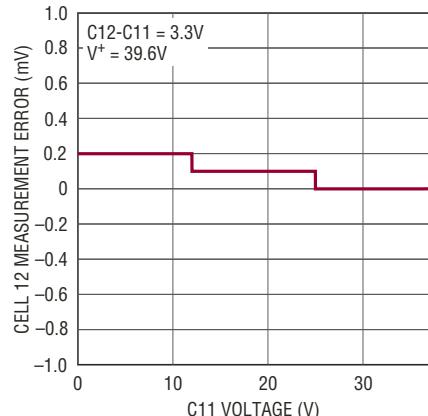
680412fa

典型性能特徵 $T_A = 25^\circ\text{C}$, 除非特别注明。

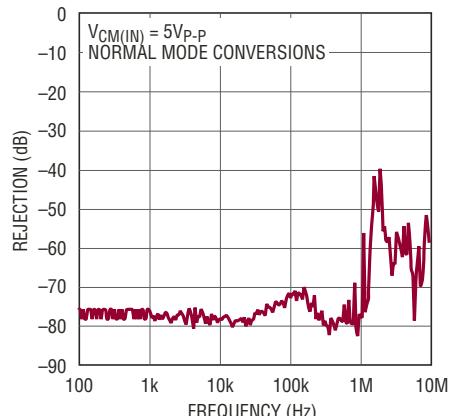


典型性能特徵 $T_A = 25^\circ\text{C}$, 除非特别注明。

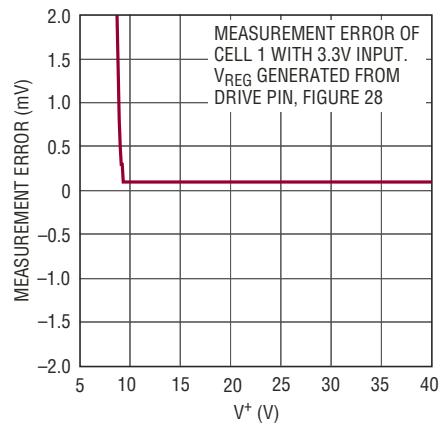
电池测量误差与共模电压的关系



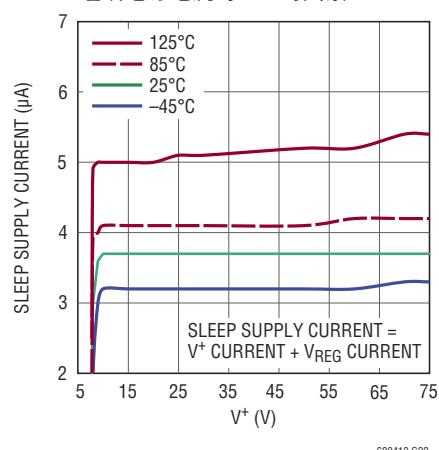
电池测量 CMRR 与频率的关系



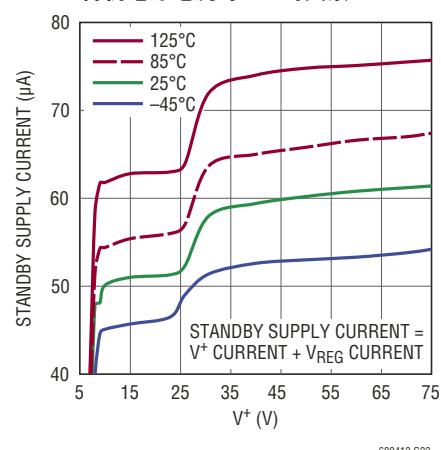
测量误差与 V^+ 的关系



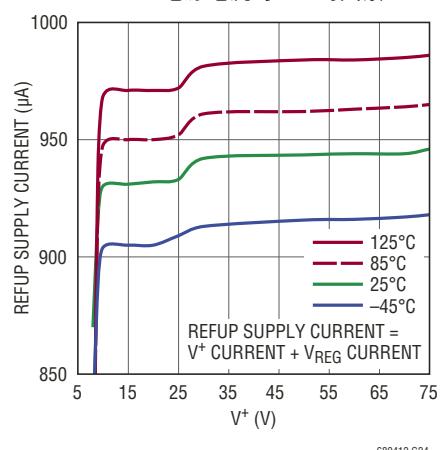
睡眠电源电流与 V^+ 的关系



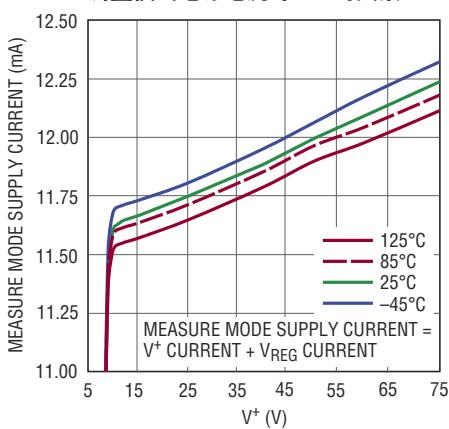
待机电源电流与 V^+ 的关系



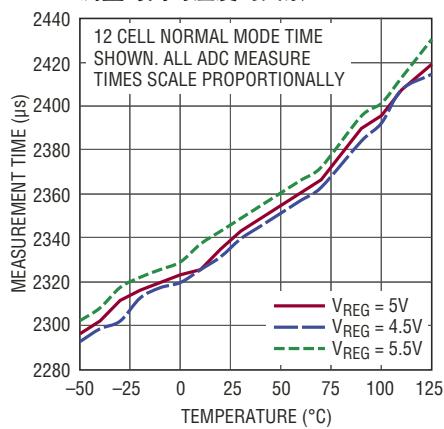
REFUP 电源电流与 V^+ 的关系



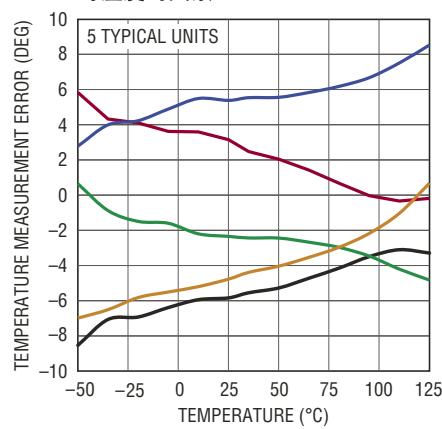
测量模式电源电流与 V^+ 的关系



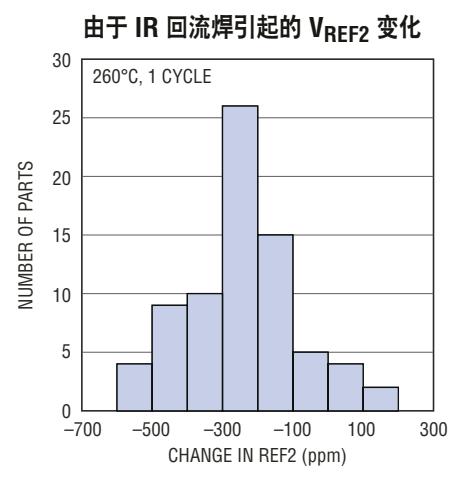
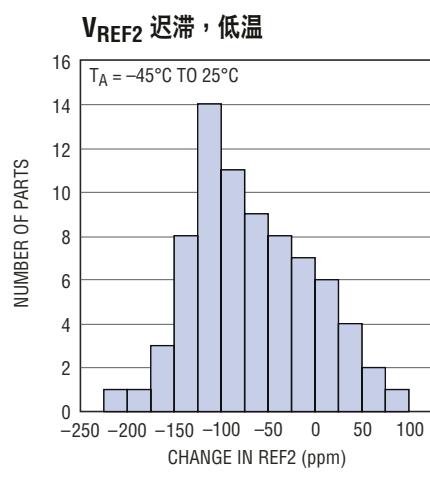
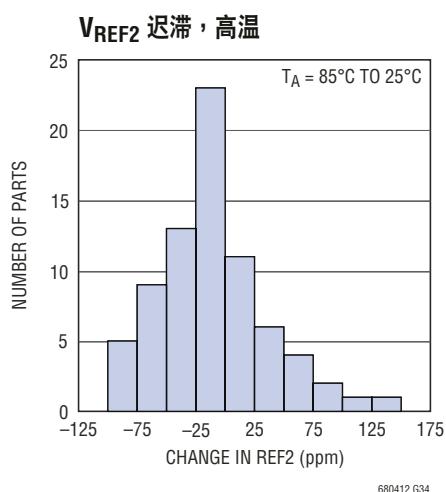
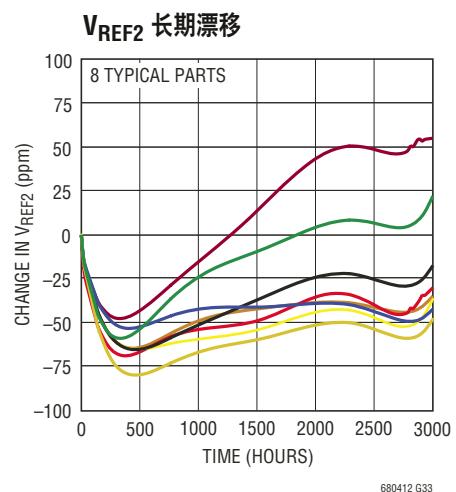
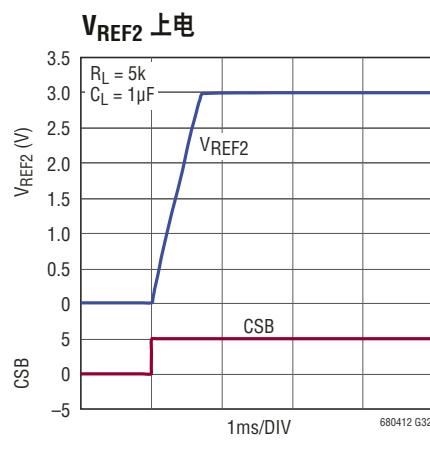
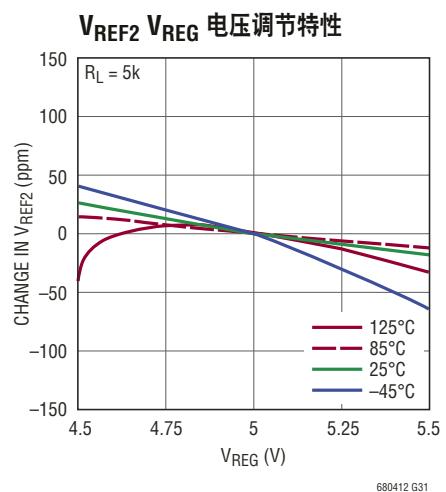
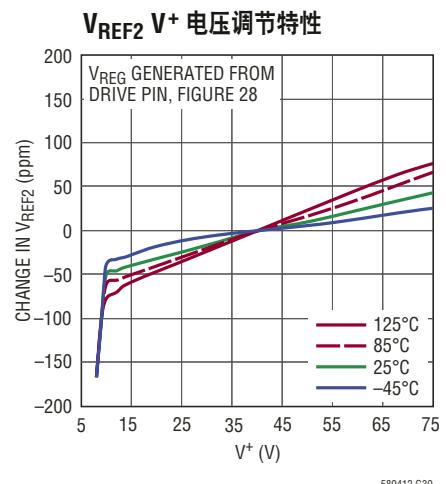
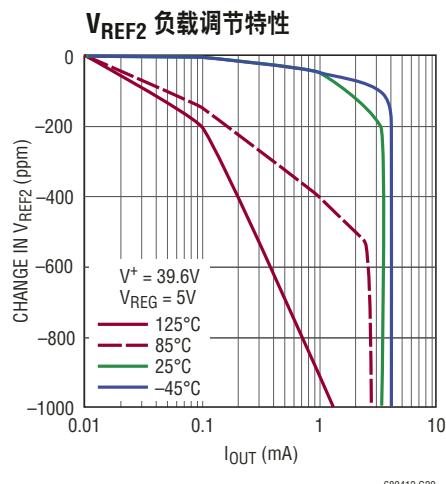
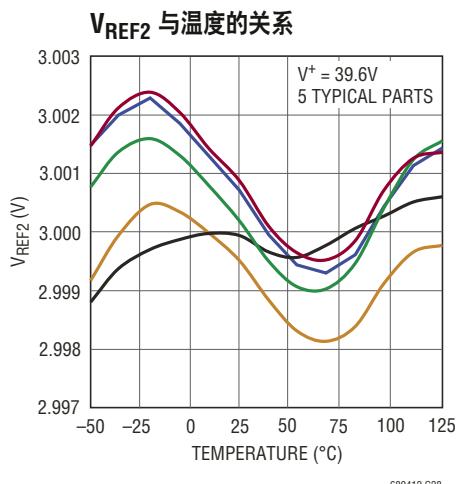
测量时间与温度的关系



内部芯片温度测量数值误差与温度的关系

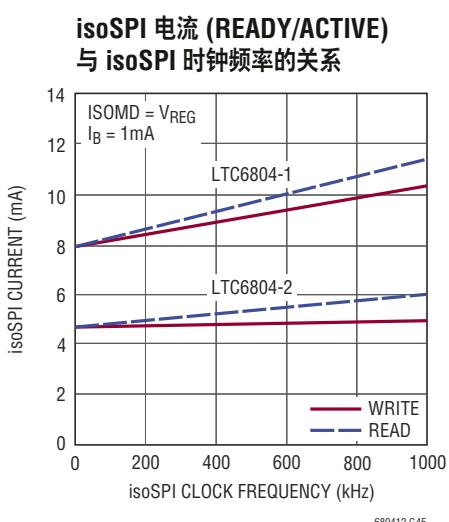
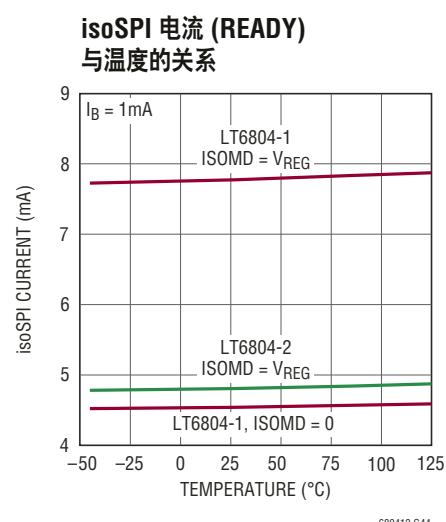
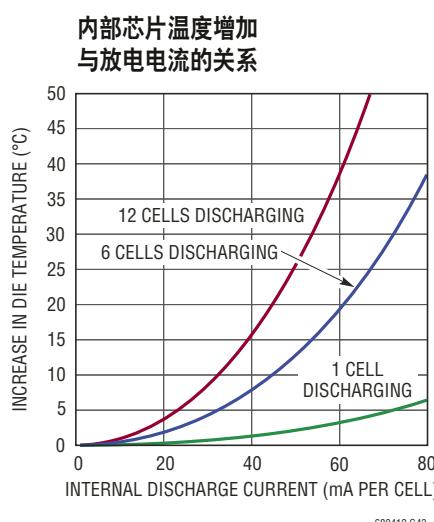
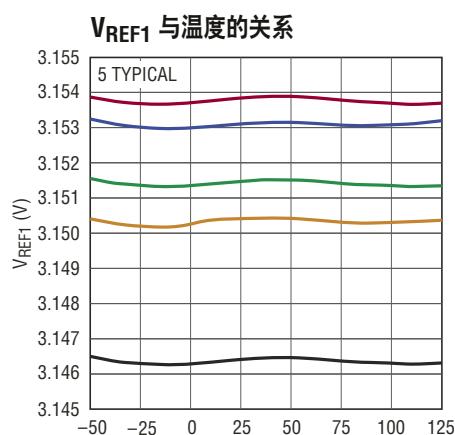
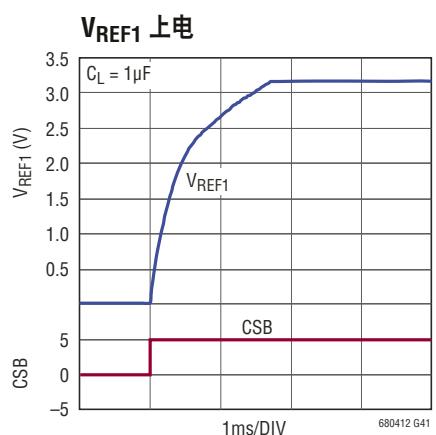
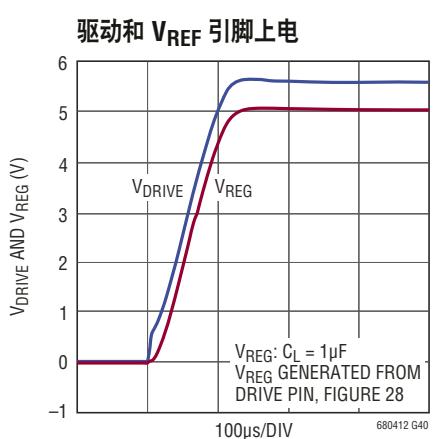
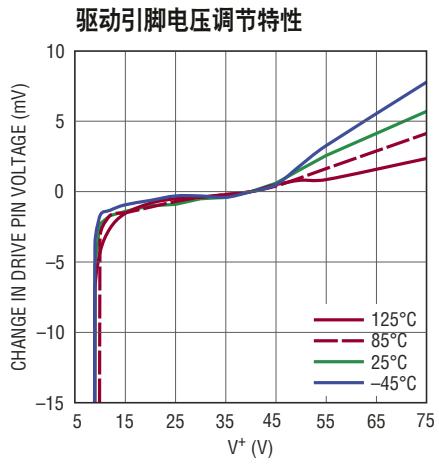
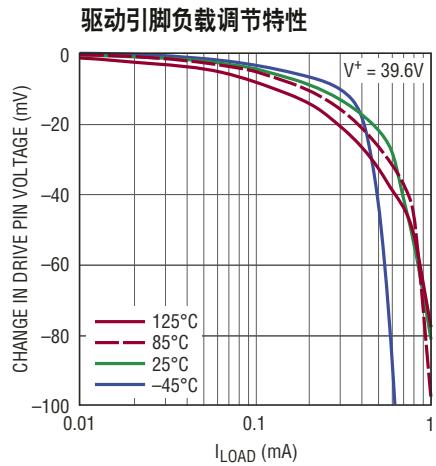
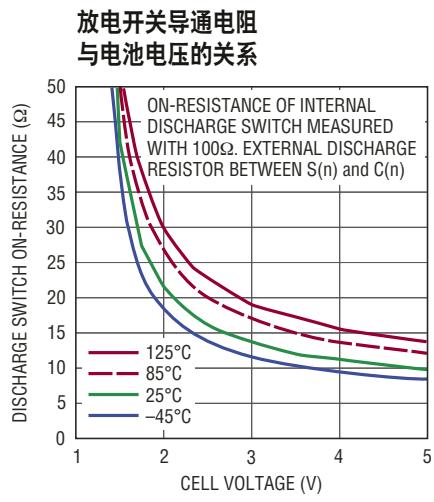


典型性能特徵 $T_A = 25^\circ\text{C}$, 除非特别注明。

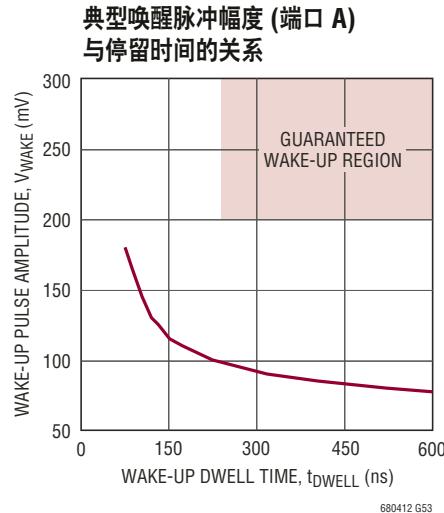
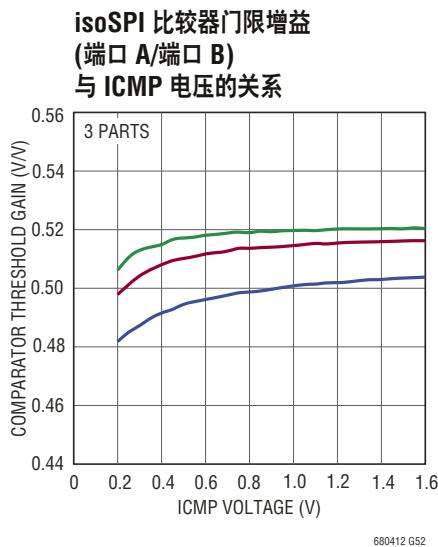
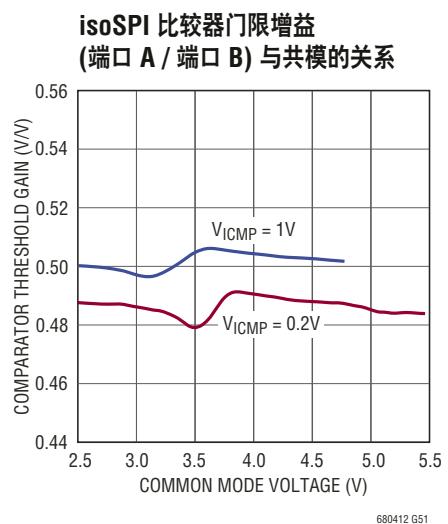
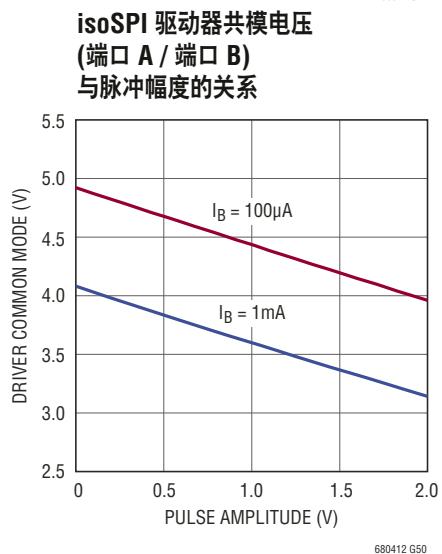
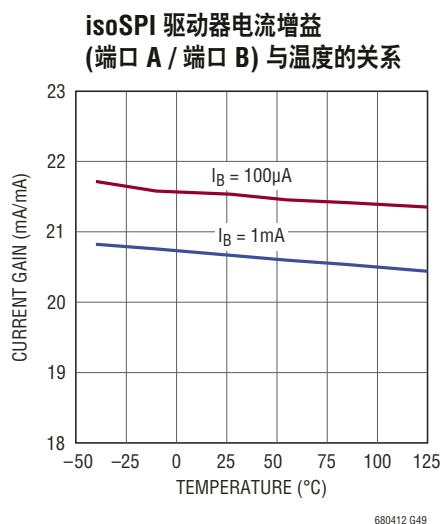
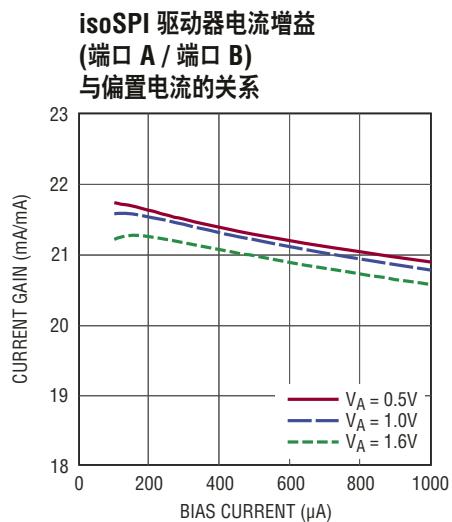
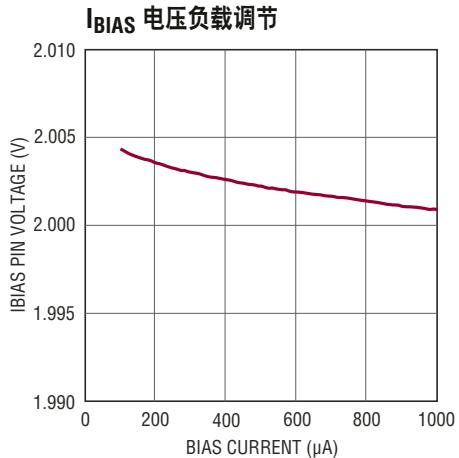
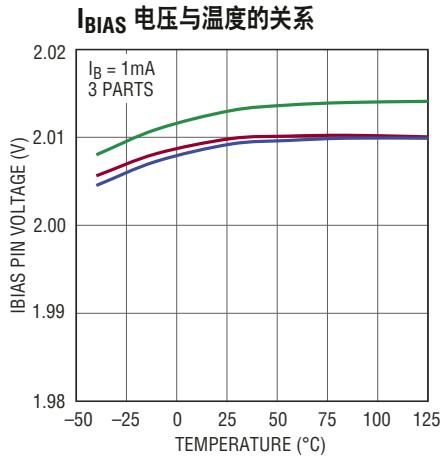


680412fa

典型性能特徵 $T_A = 25^\circ\text{C}$, 除非特别注明。



典型性能特徵 $T_A = 25^\circ\text{C}$, 除非特别注明。

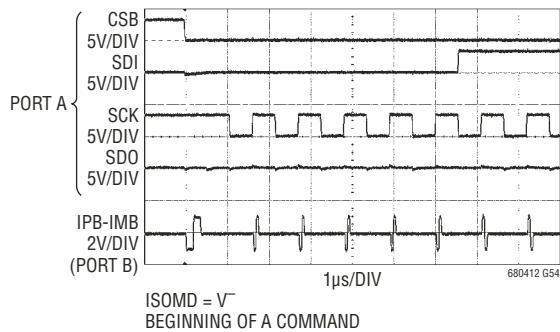


680412fa

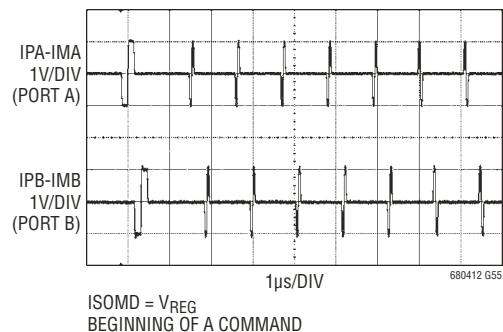
LTC6804-1/LTC6804-2

典型性能特徵 $T_A = 25^\circ\text{C}$ ，除非特别注明。

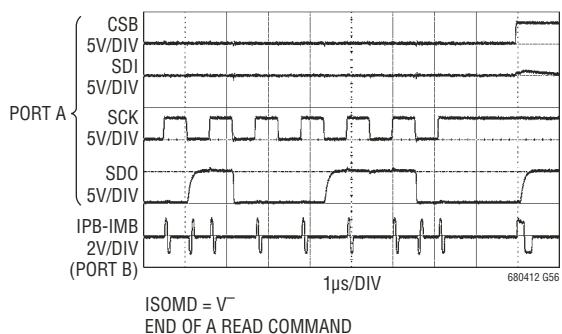
将命令写至一个菊链式器件 (ISOMD = 0)



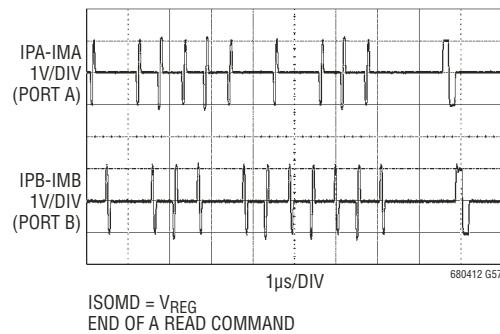
将命令写至一个菊链式器件 (ISOMD = 1)



从一个菊链式器件回读数据 (ISOMD = 0)



从一个菊链式器件回读数据 (ISOMD = 1)



引脚功能

C0 至 C12 : 电池输入。

S1 至 S12 : 平衡输入 / 输出。在 S(n) 和 C(n - 1) 之间连接了 12 个 N-MOSFET，用于对电池进行放电。

V⁺ : 正电源引脚。

V⁻ : 负电源引脚。所有 V⁻ 引脚必须在 IC 的外部短接在一起。

V_{REF2} : 经过缓冲的第二基准电压，用于驱动多个 10k 热敏电阻。采用一个外部 1 μ F 电容器进行旁路。

V_{REF1} : ADC 基准电压。采用一个外部 1 μ F 电容器进行旁路。不得给该引脚添加 DC 负荷。

GPIO[1:5] : 通用 I/O。可用作数字输入或数字输出，或者用作具有一个从 V⁻ 至 5V 之测量范围的模拟输入。GPIO[3:5] 可用作一个 I²C 或 SPI 端口。

SWTEN : 软件定时器启用。把该引脚连接至 V_{REG} 以使能软件定时器。

DRIVE : 将一个 NPN 的基极连接至该引脚。把该 NPN 的集电极连接至 V⁺，发射极连接至 V_{REG}。

V_{REG} : 5V 稳压器输入。采用一个外部 1 μ F 电容器进行旁路。

ISOMD : 串行接口模式。把 ISOMD 连接至 V_{REG} 即可针对两线式隔离型接口 (isoSPI) 模式来配置 LTC6804 的引脚 41 至 44。而将 ISOMD 连接至 V⁻ 则可针对四线式 SPI 模式来配置 LTC6804。

WDT : 看门狗定时器输出引脚。该引脚是一个漏极开路 NMOS 数字输出。其可被置于不连接状态或通过一个 1M 电阻器连接至 V_{REG}。如果 LTC6804 在 2 秒之内未接到一个唤醒信号 (见图 21)，则看门狗定时器电路将使

串行端口引脚

	LTC6804-1 (可进行菊花链式连接)		LTC6804-2 (可寻址)	
	ISOMD = V _{REG}	ISOMD = V ⁻	ISOMD = V _{REG}	ISOMD = V ⁻
端口 B (引脚 45 至 48)	IPB	IPB	A3	A3
	IMB	IMB	A2	A2
	ICMP	ICMP	A1	A1
	IBIAS	IBIAS	A0	A0
端口 A (引脚 41 至 44)	(NC)	SDO	IBIAS	SDO
	(NC)	SDI	ICMP	SDI
	IPA	SCK	IPA	SCK
	IMA	CSB	IMA	CSB

CSB、SCK、SDI、SDO : 四线式串行外设接口 (SPI)。低电平有效芯片选择 (CSB)、串行时钟 (SCK) 和串行数据输入 (SDI) 是数字输入。串行数据输出 (SDO) 是一个漏极开路 NMOS 输出引脚。SDO 需要一个 5k 上拉电阻器。

A0 至 A3 : 地址引脚。这些数字输入连接至 V_{REG} 或 V⁻，以设定用于可寻址串行命令的芯片地址。

IPA、IMA : 隔离型两线式串行接口端口 A。IPA (+) 和 IMA (-) 是一对差分输入 / 输出。

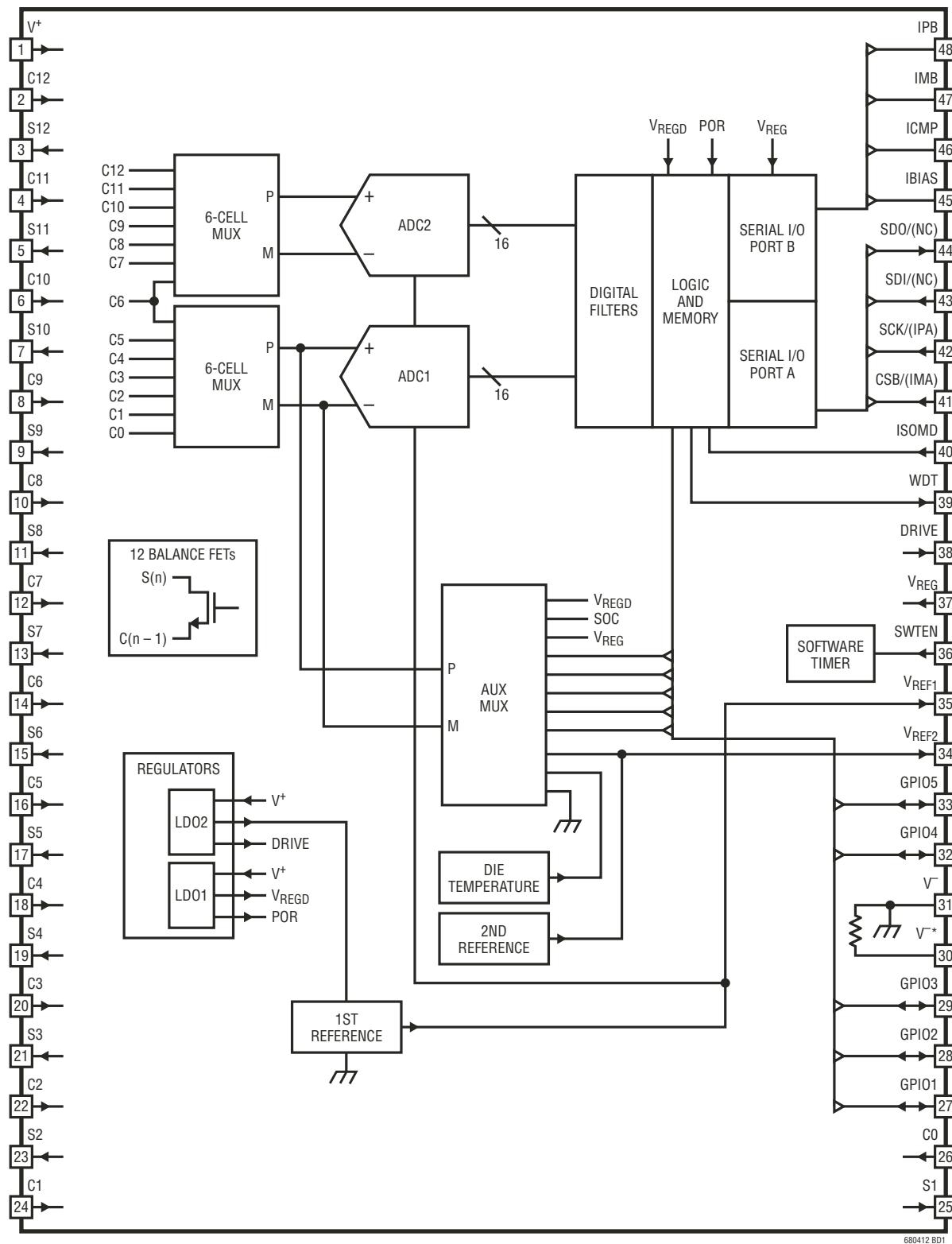
IPB、IMB : 隔离型两线式串行接口端口 B。IPB (+) 和 IMB (-) 是一对差分输入 / 输出。

IBIAS : 隔离型接口电流偏置。通过一个电阻分压器把 IBIAS 连接至 V⁻ 以设定接口输出电流水平。当 isoSPI 接口被使能时，IBIAS 引脚电压为 2V。IPA / IMA 或 IPB / IMB 输出驱动电流被设定为从 IBIAS 引脚供应之电流 (I_B) 的 20 倍。

ICMP : 隔离型接口比较器电压门限设定。把该引脚连接至介于 IBIAS 和 V⁻ 之间的电阻分压器以设定 isoSPI 接收器比较器的电压门限。比较器门限被设定为 ICMP 引脚电压的 1/2。

方框图

LTC6804-1

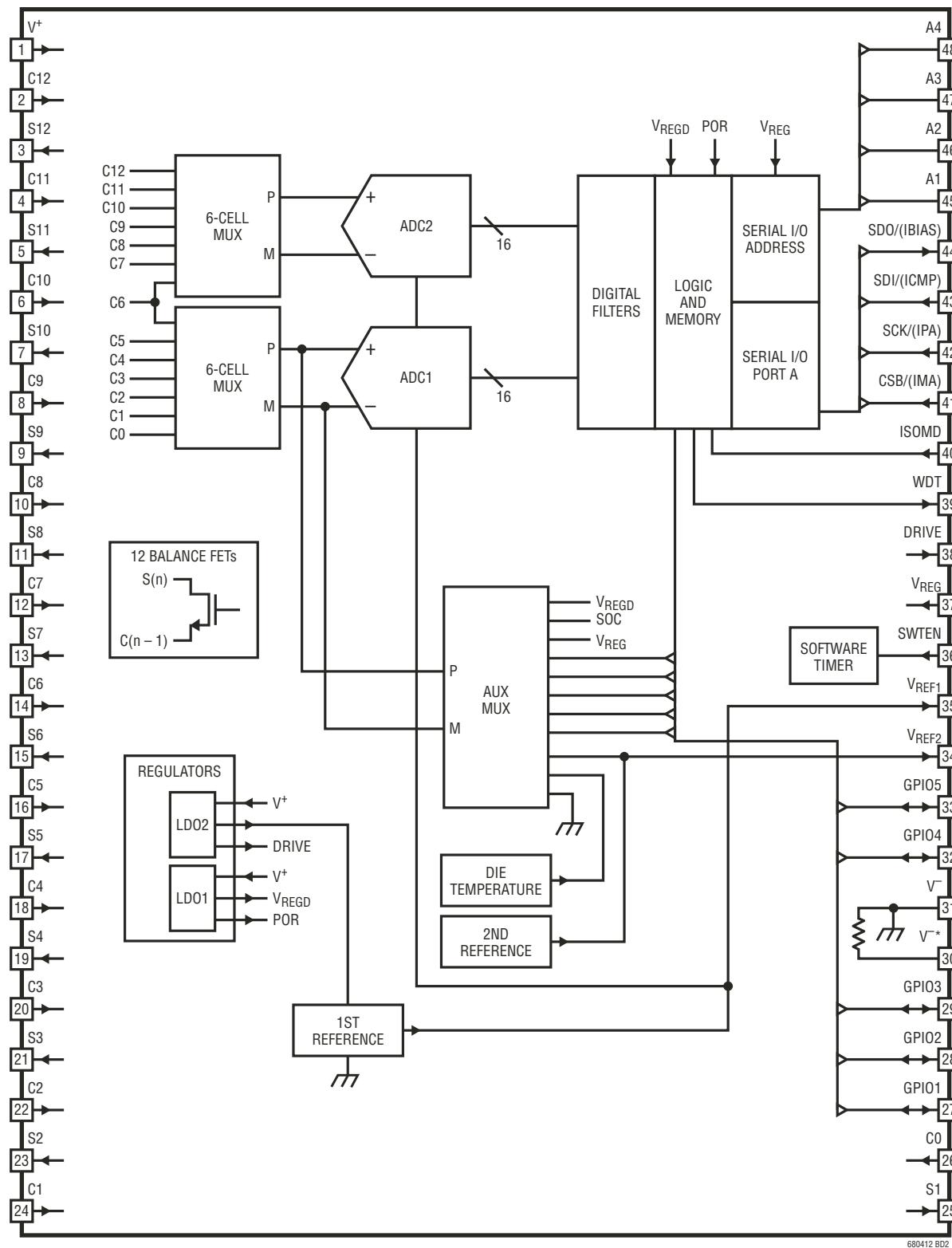


680412 BD1

680412fa

方框图

LTC6804-2



680412 BD2

680412fa

工作原理

状态图

LTC6804 的操作分为两个单独的部分：内核电路和 isoSPI 电路。这两个部分都具有一组独立的操作状态以及一个停机超时。

LTC6804 内核状态描述

SLEEP 状态

基准和 ADC 断电。看门狗定时器（见“看门狗和软件放电定时器”）已超时。软件放电定时器被停用或暂停。电源电流被减小至最低水平。isoSPI 端口将处于 IDLE 状态。

如果接收到一个 WAKEUP 信号（见“唤醒串行接口”），则 LTC6804 将进入 STANDBY 状态。

STANDBY 状态

基准和 ADC 被关断。看门狗定时器和/或软件放电定时器处于运行状态。DRIVE 引脚通过一个外部晶体管将 V_{REG} 引脚供电至 5V（或者，也可以利用一个外部电源来给 V_{REG} 供电）。

如果接收到一个有效的 ADC 命令或 REFON 位在配置寄存器组中被设定为 1，则 IC 暂停工作（持续时间为 t_{REFUP} ）以使基准上电，并随后进入 REFUP 或 MEASURE 状态。否则，在经历了 t_{SLEEP} 之后（此时看门狗和软件放电定时器均

已计时终止），LTC6804 将返回 SLEEP 状态。假如软件放电定时器被停用，则仅有看门狗定时器与此相关。

REFUP 状态

为达到该状态，配置寄存器组中的 REFON 位必须设定为 1（采用 WRCFG 命令，见表 36）。ADC 被关断。基准被上电以使 LTC6804 能够更快地（相比于从 STANDBY 状态）启动 ADC 转换。

当接收到一个有效的 ADC 命令时，IC 变至 MEASURE 状态以开始执行转换操作。否则，LTC6804 将在 REFON 位被设定为 0（采用 WRCFG 命令手动完成，或在看门狗定时器计时终止时自动实现）时返回 STANDBY 状态。（之后，倘若两个定时器均计时终止，则 LTC6804 将直接进入 SLEEP 状态）。

MEASURE 状态

LTC6804 在该状态中执行 ADC 转换操作。基准和 ADC 被加电。

在 ADC 转换完成之后，LTC6804 将转换至 REFUP 或 STANDBY 状态（这取决于 REFON 位）。通过设定 REFON = 1 以利用 REFUP 状态，可更快地启动另外的 ADC 转换。

注：非 ADC 命令不会引起内核状态转换。只有一个 ADC 转换或诊断命令将把内核置于 MEASURE 状态。

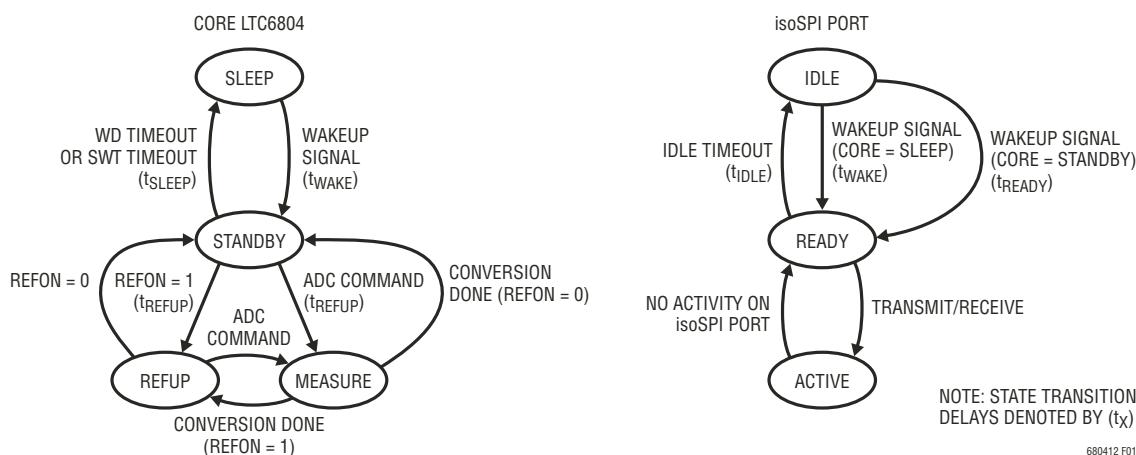


图 1：LTC6804 操作状态图

工作原理

isoSPI 状态描述

注：LTC6804-1 具有两个用于菊花链通信的 isoSPI 端口（A 和 B）。LTC6804-2 仅有一个用于并行可寻址通信的 isoSPI 端口（A）。

IDLE 状态

isoSPI 端口被断电。

当 isoSPI 端口 A 接收到一个 WAKEUP 信号（见“唤醒串行接口”）时，isoSPI 进入 READY 状态。如果内核处于 STANDBY 状态，则该转换快速发生（在 t_{READY} 之内），因为 DRIVE 和 V_{REG} 引脚已被施加偏压。如果内核在 isoSPI 接收到一个 WAKEUP 信号时处于 SLEEP 状态，则其将在 t_{WAKE} 时间之内转换至 READY 状态。

READY 状态

isoSPI 端口为通信做好了准备。端口 B 仅为 LTC6804-1 使能，且 LTC6804-2 上没有该端口。该状态中的串行接口电流取决于器件是 LTC6804-1 还是 LTC6804-2、ISOMD 引脚的状态以及 $R_{BIAS} = R_{B1} + R_{B2}$ （连接至 IBIAS 引脚的外部电阻器）。

如果在端口 A 上没有动作的持续时间超过 $t_{IDLE} = 5.5\text{ms}$ （即：无 WAKEUP 信号），则 LTC6804 进入 IDLE 状态。当串行接口发送或接收数据时，LTC6804 变至 ACTIVE 状态。

ACTIVE 状态

LTC6804 采用一个或两个 isoSPI 端口来发送 / 接收数据。串行接口在该状态中消耗最大的功率。电源电流随时钟频率而增大，因为 isoSPI 脉冲的密度增加。

功耗

LTC6804 通过两个引脚来供电： V^+ 和 V_{REG} 。 V^+ 输入所需的电压高于或等于顶端电池电压，而且其负责为内核电路的高电压元件供电。 V^+ 可以直接连接至电池组的顶端电池，

或者至一个外部电源。 V_{REG} 输入需要 5V 电压并用于为其馀的内核电路及 isoSPI 电路供电。 V_{REG} 输入可通过一个由已调 DRIVE 输出引脚驱动的外部晶体管供电。或者，也可以采用一个外部电源来给 V_{REG} 供电。

功耗随著操作状态而改变。表 1 和表 2 给出了用于粗略估计每种状态中的电源引脚电流的公式。 V^+ 引脚电流仅取决于内核状态（而不是 isoSPI 状态）。然而， V_{REG} 引脚电流则同时取决于内核状态及 isoSPI 状态，且因此可被分为两个分量。isoSPI 接口仅从 V_{REG} 引脚吸收电流。

$$I_{REG} = I_{REG(CORE)} + I_{REG(isoSPI)}$$

表 1：内核电源电流

状态		I_{V^+}	$I_{REG(CORE)}$
SLEEP	$V_{REG} = 0\text{V}$	3.8 μA	0 μA
	$V_{REG} = 5\text{V}$	1.6 μA	2.2 μA
STANDBY		32 μA	35 μA
REFUP		550 μA	450 μA
MEASURE		550 μA	11.5mA

在 SLEEP 状态中，如果由一个外部电源供电，则 V_{REG} 引脚将吸收大约 2.2 μA 的电流。否则，将由 V^+ 引脚提供所需的电流。

ADC 操作

在 LTC6804 的内部有两个 ADC。当测量 12 个电池时这两个 ADC 同时运作。只有一个 ADC 用于测量通用输入端口。下面的讨论使用 ADC 一词来指两个 ADC 中的一个或两个（视执行的操作而定）。当需要区分两个电路时（比如在时序图中），下面的讨论将采用 ADC1 和 ADC2 进行指代。

ADC 模式

配置寄存器组中的 ADCOPT 位 (CFGRO[0]) 和转换命令中的模式选择位 MD[1:0] 共同为 ADC 提供了 6 种操作模式，其对应于不同的过采样比 (OSR)。表 3 汇总了这些模式的准确度。在每种模式中，ADC 首先测量输入，然后执行每个通道的校准。模式的名称基于 ADC 测量的 -3dB 带宽。

工作原理

表 2 : isoSPI 电源电流公式

isoSPI 状态	器件	ISOMD 连接	$I_{REG(isoSPI)}$
IDLE	LTC6804-1/LTC6804-2	不适用	0mA
READY	LTC6804-1	V_{REG}	$2.8mA + 5 \cdot I_B$
		V^-	$1.6mA + 3 \cdot I_B$
	LTC6804-2	V_{REG}	$1.8mA + 3 \cdot I_B$
		V^-	0mA
ACTIVE	LTC6804-1	V_{REG}	写 : $2.8mA + 5 \cdot I_B + (2 \cdot I_B + 0.4mA) \cdot \frac{1\mu s}{t_{CLK}}$ 读 : $2.8mA + 5 \cdot I_B + (3 \cdot I_B + 0.5mA) \cdot \frac{1\mu s}{t_{CLK}}$
		V^-	$1.6mA + 3 \cdot I_B + (2 \cdot I_B + 0.2mA) \cdot \frac{1\mu s}{t_{CLK}}$
	LTC6804-2	V_{REG}	写 : $1.8mA + 3 \cdot I_B + (0.3mA) \cdot \frac{1\mu s}{t_{CLK}}$ 读 : $1.8mA + 3 \cdot I_B + (I_B + 0.3mA) \cdot \frac{1\mu s}{t_{CLK}}$
		V^-	0mA

表 3 : ADC 滤波器带宽和准确度

模式	-3dB 滤波器 BW	-40dB 滤波器 BW	3.3V、25°C 条件下的 TME 规格	3.3V、-40°C、85°C 条件下的 TME 规格
27kHz (快速模式)	27kHz	84kHz	$\pm 4.7mV$	$\pm 4.7mV$
14kHz	13.5kHz	42kHz	$\pm 4.7mV$	$\pm 4.7mV$
7kHz (标准模式)	6.8kHz	21kHz	$\pm 1.2mV$	$\pm 2.2mV$
3kHz	3.4kHz	10.5kHz	$\pm 1.2mV$	$\pm 2.2mV$
2kHz	1.7kHz	5.3kHz	$\pm 1.2mV$	$\pm 2.2mV$
26Hz (滤波模式)	26Hz	82Hz	$\pm 1.2mV$	$\pm 2.2mV$

注 : TME 为总测量误差。

7kHz 模式 (标准) :

在该模式中，ADC 具有高分辨率和低 TME (总测量误差)。其因为实现了速度与准确度的最优组合而被视为标准操作模式。

27kHz 模式 (快速) :

在该模式中，ADC 具有最大的吞吐量，但 TME (总测量误差) 略有增加。因此这种模式也被称为快速模式。速度的提高源自于过采样比的下降。这将导致噪声和平均测量误差的增加。

26Hz 模式 (滤波) :

在该模式中，通过增加 OSR 将 ADC 数字滤波器 -3dB 频率降低至 26Hz。该模式由于其低的 -3dB 频率的原因也被称为滤波模式。其准确度类似于具有较低噪声的 7kHz (标准) 模式。

14kHz、3kHz 和 2kHz 模式 :

14kHz、3kHz 和 2kHz 模式提供了用于将 ADC 数字滤波器 -3dB 频率分别设定在 13.5kHz，3.4kHz 和 1.7kHz 的额外选项。14kHz 模式的准确度类似于 27kHz (快速) 模式。3kHz 和 2kHz 模式的准确度类似于 7kHz (标准) 模式。

工作原理

这些模式的转换时间列于表 5。如果内核处于 STANDBY 状态，则需一个附加的 t_{SETUP} 时间以在 ADC 转换开始之前对基准进行上电。倘若配置寄存器组中的 REFON 位被设定为 1，则基准在 ADC 转换操作之间保持上电，于是内核在一个 t_{REFUP} 延迟之后处于 REFUP 状态。这样，后续的 ADC 命令在开始 ADC 转换之前将没有 t_{REFUP} 延迟。

ADC 范围和分辨率

C 输入和 GPIO 输入具有相同的范围和分辨率。LTC6804 内部的 ADC 具有一个 $-0.82V$ 至 $5.73V$ 的近似范围。负读数被取整至 $0V$ 。数据的格式为 16 位无符号整数，其中 LSB 代表 $100\mu V$ 。因此，一个 $0x80E8$ (十进制为 33,000) 的读数表示一个 $3.3V$ 的测量值。

$\Delta\Sigma$ ADC 具有与输入电压相关的量化噪声，特别是在低过采样比 (OSR) 条件下，例如：在快速模式中。在某些 ADC 模式中，当输入电压接近 ADC 范围的上限和下限时，量化噪声增加。比如：图 2 给出了标准模式和滤波模式中总测量噪声与输入电压的关系。

ADC 的规定范围为 $0V$ 至 $5V$ 。在表 4 中，ADC 的精准范围被定义为 $0.5V$ 至 $4.5V$ 中的随意值。这是那种甚至在较低 OSR 模式中量化噪声都将相对恒定的范围 (见图 2)。表 4 汇总了该范围中的总噪声 (对于所有 6 种 ADC 操作模式)。另外，表中还给出了无噪声分辨率。例如：标准模式中的

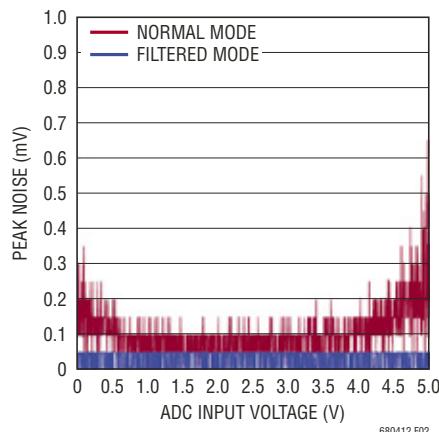


图 2：测量噪声与输入电压的关系

14 位无噪声分辨率意味著，对于一个 DC 输入，上部的 14 个位将是无噪声的，但第 15 和 16 个最低有效位 (LSB) 将闪烁。

ADC 范围与电压基准值的关系：

典型的 $\Delta\Sigma$ ADC 具有一个恰为电压基准值两倍的范围，而且 ADC 测量误差与电压基准中的误差成正比。LTC6804 ADC 不是典型的 ADC。 V_{REF1} 的绝对值被调高或调低以补偿 ADC 中的增益误差。于是，ADC 总测量误差 (TME) 规格优于 V_{REF1} 指标。例如：当在 7kHz (标准) 模式中测量 $3.300V$ 时，总测量误差的 25°C 规格值为 $\pm 1.2\text{mV}$ ，而 V_{REF1} 的 25°C 规格值则为 $3.200V \pm 100\text{mV}$ 。

表 4：ADC 范围和分辨率

模式	全标度 ¹	规定范围	精准范围 ²	LSB	格式	最大噪声	无噪声分辨率 ³
27kHz (快速)	$-0.8192V$ 至 $5.7344V$	$0V$ 至 $5V$	$0.5V$ 至 $4.5V$	$100\mu V$	无符号 16 位	$\pm 4\text{mV}_{\text{P-P}}$	10 位
14kHz						$\pm 1\text{mV}_{\text{P-P}}$	12 位
7kHz (标准)						$\pm 250\mu V_{\text{P-P}}$	14 位
3kHz						$\pm 150\mu V_{\text{P-P}}$	14 位
2kHz						$\pm 100\mu V_{\text{P-P}}$	15 位
26Hz (滤波)						$\pm 50\mu V_{\text{P-P}}$	16 位

1. 负读数被取整至 $0V$ 。
2. 精准范围指的是噪声低于最大噪声的范围。
3. 无噪声分辨率是在精准范围之内的噪声电平衡量指标。

工作原理

测量电池电压 (ADCV 命令)

ADCV 命令用于启动电池输入 (引脚 C0 至 C12) 的测量。该命令具有用于选择测量通道数目和 ADC 模式的选项。见有关“命令”的章节以了解 ADCV 命令格式。

图 3 示出了用于测量所有 12 节电池的 ADCV 命令的定时。在接收到测量所有 12 节电池的 ADCV 命令之后，ADC1 顺序测量上部的 6 节电池，而 ADC2 则顺序测量下部的 6 节电池。在电池测量完成之后，对每个通道进行校准以消除任何的偏移误差。

表 5 列出了负责测量所有 12 节电池之 ADCV 命令的转换时间。总转换时间由 t_{6C} 给出，其标示著校准过程的结束。

图 4 示出了仅测量两节电池的 ADCV 命令的定时。

表 6 罗列了仅测量两节电池的 ADCV 命令的转换时间。 t_{1C} 表示该命令的总转换时间。

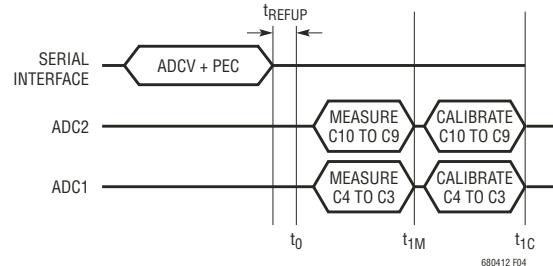


图 4：用于测量两节电池的 ADCV 命令的定时

表 6：在不同模式中仅测量 2 节电池的 ADCV 命令的转换时间

模式	转换时间 (单位 : μ s)		
	t_0	t_{1M}	t_{1C}
27kHz	0	57	201
14kHz	0	86	230
7kHz	0	144	405
3kHz	0	240	501
2kHz	0	493	754
26Hz	0	29,817	33,568

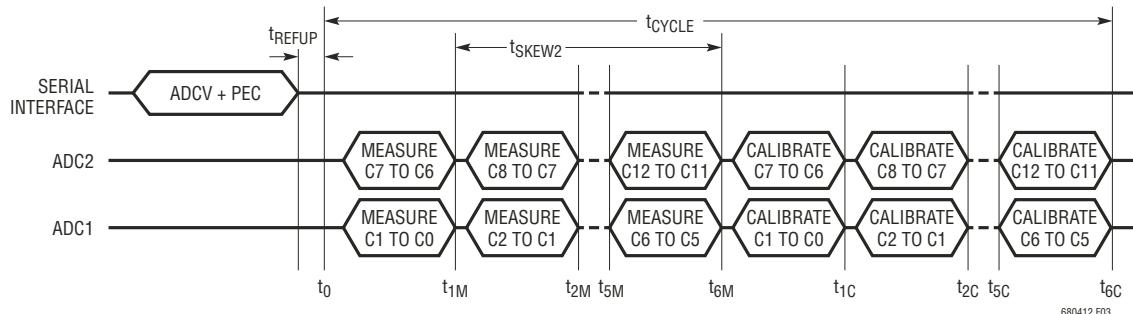


图 3：用于测量所有 12 节电池的 ADCV 命令的定时

表 5：在不同模式中测量所有 12 节电池的 ADCV 命令的转换时间

模式	转换时间 (单位 : μ s)								
	t_0	t_{1M}	t_{2M}	t_{5M}	t_{6M}	t_{1C}	t_{2C}	t_{5C}	t_{6C}
27kHz	0	57	103	243	290	432	568	975	1,113
14kHz	0	86	162	389	465	606	742	1,149	1,288
7kHz	0	144	278	680	814	1,072	1,324	2,080	2,335
3kHz	0	260	511	1,262	1,512	1,770	2,022	2,778	3,033
2kHz	0	493	976	2,425	2,908	3,166	3,418	4,175	4,430
26Hz	0	29,817	59,623	149,043	178,850	182,599	186,342	197,571	201,317

680412fa

工作原理

欠压 / 过压监视

每当测量 C 输入时，将测量结果与存储器中存储的欠压和过压门限进行比较。如果电池电压的测量读数高于过压限值，则存储器中的一个位被设定为标记。同样，低于欠压门限的测量结果也会导致设定一个标记。过压和欠压门限存储在配置寄存器组中。标记则存储于状态寄存器组 B 之中。

辅助 (GPIO) 测量 (ADAX 命令)

ADAX 命令用于启动 GPIO 输入的测量。该命令具有用于选择要测量的 GPIO 输入 (GPIO1-5) 及 ADC 模式的选项。另外，ADAX 命令还负责测量第二基准。在 ADAX 命令中有单独测量每个 GPIO 和第二基准或者在单个命令周期中测量所有 5 个 GPIO 和第二基准的选项。见有关“命令”的章节以了解 ADAX 命令格式。所有的辅助测量均相

对于 V⁻ 引脚电压。通过把温度传感器连接至 GPIO，该命令可用于读取外部温度。这些传感器可以采用同样由 ADAX 命令进行测量的第二基准来供电，从而获得精准的比例式测量结果。

图 5 示出了用于测量所有 GPIO 和第二基准的 ADAX 命令的定时。由于所有的 6 项测量均由 ADC1 单独完成，因此 ADAX 命令的转换时间与 ADCV 命令的相似。

测量电池电压和 GPIO (ADCVAX 命令)

ADCVAX 命令组合了 12 节电池测量与两个 GPIO 测量 (GPIO1 和 GPIO2)。当电流传感器连接至 GPIO1 和 GPIO2 输入时，该命令可简化电池电压和电流测量的同步。图 6 示出了 ADCVAX 命令的定时。见有关“命令”的章节以了解 ADCVAX 命令格式。在快速模式中，电流和电压测量的同步时间 t_{SKEW1} 在 208μs 之内。

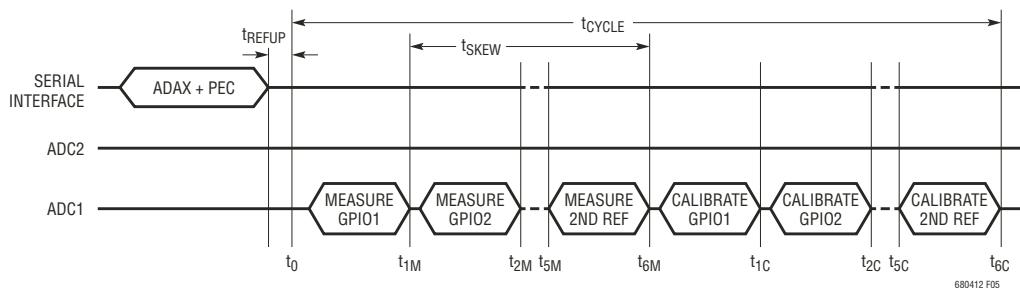


图 5：测量所有 GPIO 和第二基准的 ADAX 命令的定时

表 7：在不同模式中测量所有 GPIO 和第二基准的 ADAX 命令的转换时间

模式	转换时间 (单位 : μs)								
	t ₀	t _{1M}	t _{2M}	t _{5M}	t _{6M}	t _{1C}	t _{2C}	t _{5C}	t _{6C}
27kHz	0	57	103	243	290	432	568	975	1,113
14kHz	0	86	162	389	465	606	742	1,149	1,288
7kHz	0	144	278	680	814	1,072	1,324	2,080	2,335
3kHz	0	260	511	1,262	1,512	1,770	2,022	2,778	3,033
2kHz	0	493	976	2,425	2,908	3,166	3,418	4,175	4,430
26Hz	0	29,817	59,623	149,043	178,850	182,599	186,342	197,571	201,317

工作原理

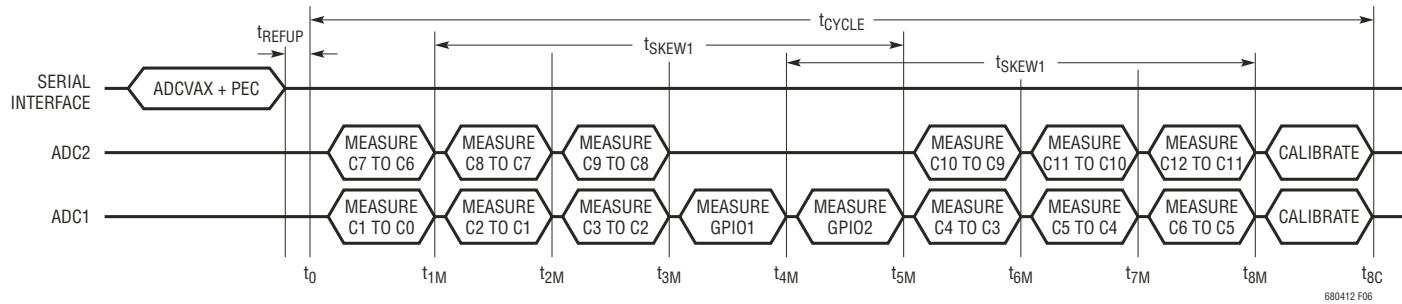


图 6 : ADCVAX 命令的定时

表 8 : 在不同模式中 ADCVAX 命令的转换和同步时间

模式	转换时间 (单位 : μ s)										同步时间 (μ s)
	t_0	t_{1M}	t_{2M}	t_{3M}	t_{4M}	t_{5M}	t_{6M}	t_{7M}	t_{8M}	t_{8C}	
27kHz	0	57	106	155	216	265	326	375	424	1,564	208
14kHz	0	86	161	237	320	396	479	555	630	1,736	310
7kHz	0	144	278	412	553	687	828	962	1,096	3,133	1009
3kHz	0	260	511	761	1,018	1,269	1,526	1,777	2,027	4,064	1009
2kHz	0	493	976	1,459	1,949	2,432	2,923	3,406	3,888	5,925	1939
26Hz	0	29,817	59,623	89,430	119,244	149,051	178,864	208,671	238,478	268,442	119234

表 8 示出了 ADCVAX 命令在不同模式中的转换和同步时间。该模式的总转换时间由 t_{8C} 给出。

数据采集系统诊断

电池监视数据采集系统由多路复用器、ADC、第一基准、数字滤波器和存储器组成。为了确保长期的可靠性能，有几个诊断命令可用于验证这些电路的正确运作。

测量内部器件参数 (ADSTAT 命令)

ADSTAT 命令是一种用于测量以下内部器件参数的命令：所有电池的总和 (SOC)、内部芯片温度 (ITMP)、模拟电源 (VA) 和数字电源 (VD)。这些参数在下一节描述。所有 6 种 ADC 模式均可用于这些转换。见有关“命令”的章节以了解 ADSTAT 命令格式。图 7 示出了测量所有 4 种内部器件参数的 ADSTAT 命令的定时。

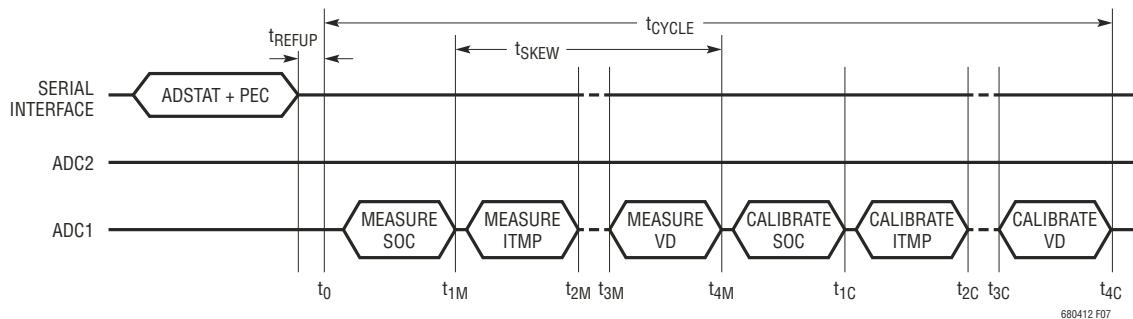


图 7 : 测量 SOC、ITMP、VA、VD 的 ADSTAT 命令的定时

工作原理

表 9 列出了测量所有 4 项内部参数的 ADSTAT 命令的转换时间。 t_{4C} 表示 ADSTAT 命令的总转换时间。

电池测量结果的总和：所有电池测量结果的总和是 C12 和 C0 之间的电压 (具有一个 20:1 的衰减)。电池测量结果总和 (SOC) 的 16 位 ADC 值存储在状态寄存器组 A 当中。利用 SOC 值，可由下式得出所有电池电压测量结果之和：

$$\text{所有电池之和} = \text{SOC} \cdot 20 \cdot 100\mu\text{V}$$

内部芯片温度：ADSTAT 命令能够测量内部芯片温度。芯片温度测量结果 (ITMP) 的 16 位 ADC 值存储在状态寄存器组 A 中。根据 ITMP 可利用下式计算出实际的芯片温度：

$$\text{内部芯片温度 } (\text{°C}) = (\text{ITMP}) \cdot 100\mu\text{V}/(7.5\text{mV})^{\circ}\text{C} - 273^{\circ}\text{C}$$

电源测量：ADSTAT 命令还用于测量模拟电源 (V_{REG}) 和数字电源 (V_{REGD})。

模拟电源测量结果 (VA) 的 16 位 ADC 值存储在状态寄存器组 A 中。数字电源测量结果 (VD) 的 16 位 ADC 值存储在状态寄存器组 B 中。利用 VA 和 VD 可由下式求出电源测量结果：

$$\text{模拟电源测量 } (V_{\text{REG}}) = V_A \cdot 100\mu\text{V}$$

$$\text{数字电源测量 } (V_{\text{REGD}}) = V_A \cdot 100\mu\text{V}$$

V_{REG} 的标称范围为 4.5V 至 5.5V。 V_{REGD} 的标称范围为 2.7V 至 3.6V。

准确度检查

测量一个独立的电压基准是验证数据采集系统准确度的最佳方法。LTC6804 包括用于该目的第二个基准。ADAX 命令将启动第二基准的测量。测量结果被置于辅助寄存器组 B 中。测量结果的范围取决于 ADC 测量准确度和第二基准的准确度，包括热迟滞和长期漂移。如果出现 2.980 至 3.020 范围之外的读数，则表示系统超出了其规定的容差范围。

多路复用器 (MUX) 解码器检查

诊断命令 DIAGN 负责确保每个多路复用器通道的正确运作。该命令循环通过所有的通道，并在有任何通道解码器发生故障的情况下在状态寄存器组 B 中将 MUXFAIL 位设定为 1。如果通道解码器通过了测试，则 MUXFAIL 位被设定为 0。另外，在上电 (POR) 时或一个 CLRSTAT 命令之后，MUXFAIL 位也被设定为 1。

DIAGN 命令需要大约 400μs (假如内核处于 REFUP 状态) 和大约 4.5ms (假如内核处于 STANDBY 状态) 的时间完成。在“轮询方法”部分中描述的轮询法可用于确定 DIAGN 命令的完成。

数字滤波器检查

$\Delta\Sigma$ ADC 由一个 1 位脉冲密度调制器和一个位于其后的数字滤波器组成。当具有较高输入电压时，经过脉冲密度调制的输出位流具有相对较高“1”的百分比。数字滤波器把该高频 1 位数据流转换为单个 16 位字。

表 9：负责测量 SOC、ITMP、VA、VD 的 ADSTAT 命令的转换时间

模式	转换时间 (单位 : μs)								
	t_0	t_{1M}	t_{2M}	t_{3M}	t_{4M}	t_{1C}	t_{2C}	t_{3C}	t_{4C}
27kHz	0	57	103	150	197	338	474	610	748
14kHz	0	86	162	237	313	455	591	726	865
3kHz	0	144	278	412	546	804	1,056	1,308	1,563
3kHz	0	260	511	761	1,011	1,269	1,522	2,705	2,028
2kHz	0	493	976	1,459	1,942	2,200	2,452	2,705	2,959
26Hz	0	29,817	59,623	89,430	119,237	122,986	126,729	130,472	134,218

680412fa

工作原理

这就是 $\Delta\Sigma$ ADC 常常被称为过采样转换器的原因。

自测试命令用于验证数字滤波器和存储器的操作。图 8 示出了 ADC 在自测试期间的工作情况。1 位脉冲密度调制器的输出被一个 1 位测试信号所取代。该测试信号通过数字滤波器并被转换为一个 16 位值。1 位测试信号将经历与来自调制器的常规 1 位脉冲相同的数字转换，因此任何自测试命令的转换时间与对应的常规 ADC 转换命令完全相同。16 位 ADC 值与常规 ADC 转换命令存储在相同的寄存器组之中。测试信号设计用于在寄存器中放置交替的 0-1 图形。表 10 罗列了自测试命令。倘若数字滤波器和存储器正确运作，则寄存器将包含表 10 中给出的数值。更多详情请见“命令”部分。

ADC 清除命令

LTC6804 具有 3 个清除命令 – CLRCELL、CLRAUX 和

CLRSTAT。这些命令用于清除存储了所有 ADC 转换结果的寄存器。

CLRCELL 命令负责清除电池电压寄存器组 A、B、C 和 D。这些寄存器中的所有字节均由 CLRCELL 命令设定为 0xFF。

CLRAUX 命令负责清除辅助寄存器组 A 和 B。这些寄存器中的所有字节皆由 CLRAUX 命令设定为 0xFF。

CLRSTAT 命令用于清除状态寄存器组 A 和 B (状态寄存器组 B 中的 REVCODE 除外)。REVCODE 的回读将回复器件的版本代码。RSVD 位始终回读 0。状态寄存器组 B 中的所有 OV 标记、UV 标记、MUXFAIL 位、RSVD 位和 THSD 位都由 CLRSTAT 命令设定为 1。THSD 位在 RDSTATB 命令之后被设定为 0。存储了 SOC、ITMP、VA 和 VD 的寄存器全部由 CLRSTAT 命令设定为 0xFF。

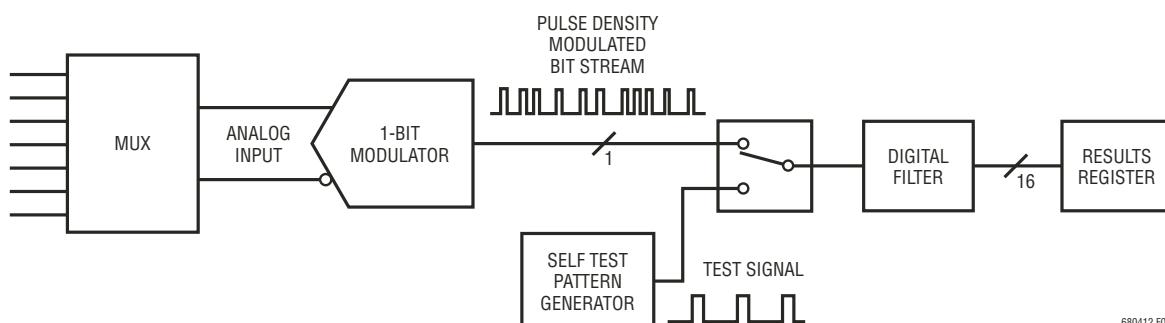


图 8 : LTC6804 ADC 自测试的操作

表 10 : 自测试命令概要

命令	自测试选项	不同 ADC 模式中的输出图形						结果寄存器组
		27kHz	14kHz	7kHz	3kHz	2kHz	26Hz	
CVST	ST[1:0]=01	0x9565	0x9553	0x9555	0x9555	0x9555	0x9555	C1V 至 C12V (CVA, CVB, CVC, CVD)
	ST[1:0]=10	0x6A9A	0x6AAC	0x6AAA	0x6AAA	0x6AAA	0x6AAA	
AXST	ST[1:0]=01	0x9565	0x9553	0x9555	0x9555	0x9555	0x9555	G1V 至 G5V · REF (AUXA, AUXB)
	ST[1:0]=10	0x6A9A	0x6AAC	0x6AAA	0x6AAA	0x6AAA	0x6AAA	
STATST	ST[1:0]=01	0x9565	0x9553	0x9555	0x9555	0x9555	0x9555	SOC, ITMP, VA, VD (STATA, STATB)
	ST[1:0]=10	0x6A9A	0x6AAC	0x6AAA	0x6AAA	0x6AAA	0x6AAA	

工作原理

导线开路检查 (ADOW 命令)

ADOW 命令用于检查 LTC6804 中的 ADC 与外部电池之间的任何导线开路。该命令和 ADCV 命令一样在 C 引脚输入端上执行 ADC 转换，仅有的区别是两个内部电流源在其被测量的过程中吸收或供应电流至两个 C 引脚。ADOW 命令的上拉 (PUP) 位负责确定电流源是吸收还是供应 $100\mu\text{A}$ 电流。

可以采用下面的简单算法来检测 13 个 C 引脚中任何一个上的导线开路 (见图 9)：

1) 在 $\text{PUP} = 1$ 的情况下运行 12 节电池命令 ADOW 至少两次。在结束时读取电池 1 至 12 的电压一次并将其存储在阵列 $\text{CELL}_{\text{PU}(n)}$ 中。

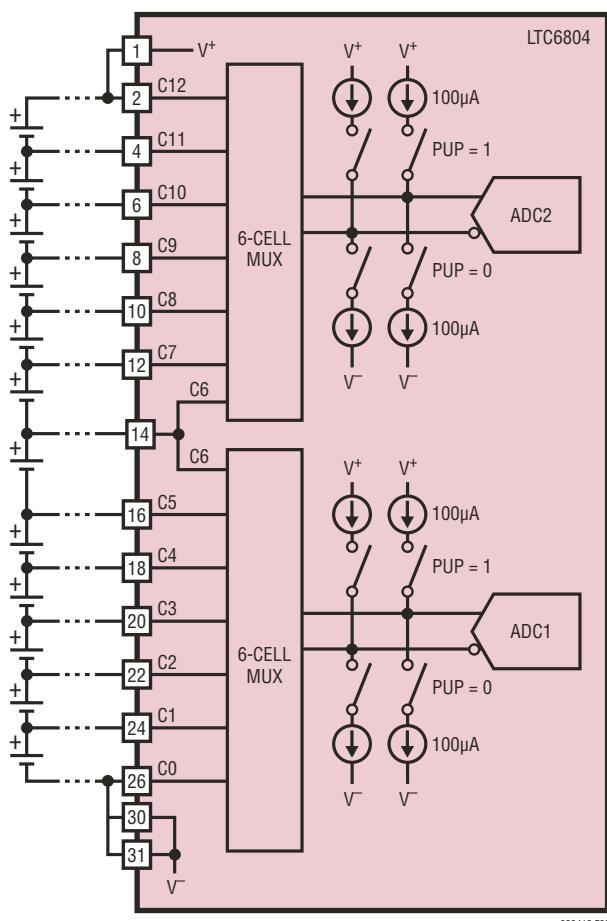


图 9：导线开路检测电路

- 2) 在 $\text{PUP} = 0$ 的情况下运行 12 节电池命令 ADOW 至少两次。在结束时读取电池 1 至 12 的电压一次并将其存储在阵列 $\text{CELL}_{\text{PD}(n)}$ 中。
- 3) 获取上述步骤中针对电池 2 至 12 的上拉与下拉测量结果之差： $\text{CELL}_{\Delta(n)} = \text{CELL}_{\text{PU}(n)} - \text{CELL}_{\text{PD}(n)}$ 。
- 4) 对于从 1 至 11 的所有 n 值：如果 $\text{CELL}_{\Delta(n+1)} < -400\text{mV}$ ，则 $\text{C}(n)$ 开路。如果 $\text{CELL}_{\text{PU}(1)} = 0.0000$ ，则 $\text{C}(0)$ 开路。若 $\text{CELL}_{\text{PD}(12)} = 0.0000$ ，则 $\text{C}(12)$ 开路。

上述算法采用标准模式转换来检测导线开路，开路导线的 LTC6804 端可能存在多达 10nF 的电容。然而，如果在开路 C 引脚上存在更多的外部电容，则导线开路转换在步骤 1 和 2 中的运行时间长度必须增加，从而为 $100\mu\text{A}$ 电流源产生一个足够大的差异 (以便算法检测开路连接) 提供时间。这可通过在步骤 1 和 2 中运行两个以上的 ADOW 命令 (或者采用滤波模式转换代替标准模式转换) 来实现。采用表 11 可确定需要进行多少次转换：

表 11

外部 C 引脚电容	步骤 1 和 2 中所需的 ADOW 命令的数目	
	标准模式	滤波模式
$\leq 10\text{nF}$	2	2
100nF	10	2
$1\mu\text{F}$	100	2
C	$1 + \text{ROUNDUP}(C/10\text{nF})$	2

热停机

为防止 LTC6804 发生过热，该 IC 内置了一个热停机电路。如果在芯片上检测到的温度超过了大约 150°C ，则热停机电路跳变并使配置寄存器组复位至其默认状态。这将切断所有的放电开关。当出现热停机事件时，状态寄存器组 B 中的 THSD 位将变至高电平。当在状态寄存器组 B 上完成了一个读取操作 (RDSTATB 命令) 之后，该位即被清除。

工作原理

CLRSTAT 命令将 THSD 位设定为高电平以进行诊断，但并不使配置寄存器组复位。

版本代码

状态寄存器组 B 包含一个 4 位版本代码。如果需要进行器件版本的软件检测，请与凌力尔特联系以了解详情。否则，此代码可以忽略。然而在所有的场合中，当计算数据读取的包错误检测码时必须使用所有位的数值。

看门狗和软件放电定时器

当超过 2 秒钟的时间没有唤醒信号(见图 21)时，看门狗定时器计时终止。在所有的场合中这都将使配置寄存器字节 CFGR0-CFGR3 复位。当软件定时器停用时，由看门狗定时器使 CFGR4 和 CFGR5 复位。当看门狗定时器计时周期结束后，WDT 引脚由外部上拉电阻拉至高电平。看门狗定时器始终处于使能状态，并在每一个有效命令执行之后复位。

软件放电定时器用于在可编程的持续时间里将放电开关保持于接通状态。如果软件定时器处于使用之中，那么当看门狗定时器启动时放电开关不会被关断。

如欲启用软件定时器，则需把 SWTEN 引脚连接至 V_{REG} 的高电平 (图 10)。现在，放电开关可在编程持续时间 (其由写至配置寄存器的 DCTO 值确定) 里保持导通状态。表 12 给出了各种不同的时间设定值和对应的 DCTO 值。表 13 汇总了在一个看门狗定时器或软件定时器事件之后配置寄存器组的状态。

表 13

	看门狗定时器	软件定时器
SWTEN = 0, DCTO = XXXX	当其启动时将使 CFRG0-5 复位	停用
SWTEN = 1, DCTO = 0000	当其启动时将使 CFRG0-5 复位	停用
SWTEN = 1, DCTO != 0000	当其启动时将使 CFRG0-3 复位	当其启动时将使 CFGR4-5 复位

与看门狗定时器不同，当存在一个有效命令时，软件定时器不会被复位。软件定时器只能在一个有效的 WRCFG (写配置寄存器) 命令之后才能被复位。存在这样一种可能性，即软件定时器将在某些命令的执行过程之中计时终止。

如果软件定时器在 WRCFG 命令的执行过程当中启动，则配置寄存器将按表 14 所述复位。

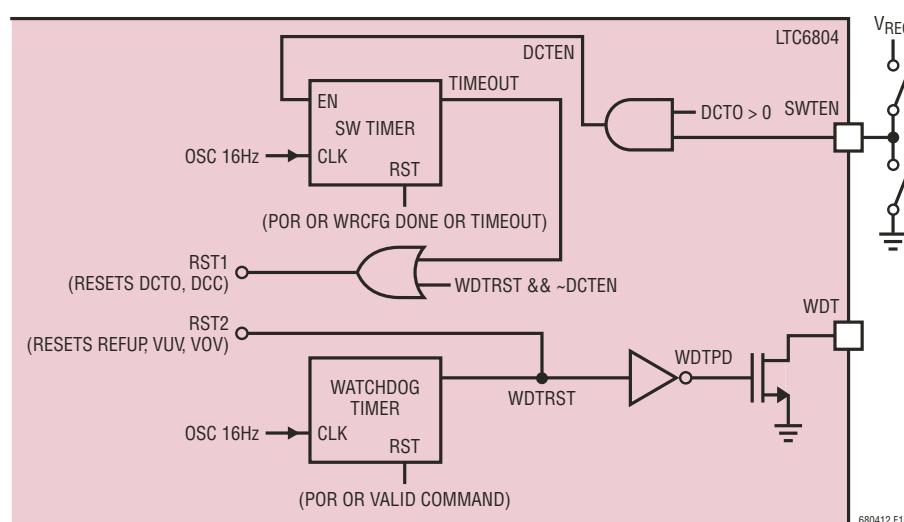


图 10：看门狗和软件放电定时器

表 12 : DCTO 设定值

DCTO	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	
时间 (分钟)	停用	0.5	1	2	3	4	5	6	10	15	20	30	40	60	75	90	120

工作原理

然而，在有效 WRCFG 命令结束时，新的数据将被复制到配置寄存器。当软件定时器启动时新的数据不会丢失。

如果软件定时器在 RDCFG 命令的执行过程当中启动，则配置寄存器组将按表 14 所述复位。因此，从字节 CRFG4 和 CRFG5 读回的数据有可能遭到损坏。

LTC6804 上采用 GPIO 的 I²C/SPI 主控器

LTC6804-1 和 LTC6804-2 上的 I/O 端口 GPIO3、GPIO4 和 GPIO5 可用作一个 I²C 或 SPI 主控器端口，可与 I²C 或 SPI 受控器件通信。就 I²C 主控器而言，GPIO4 和 GPIO5 分别形成了 I²C 接口的 SDA 和 SCL 端口。至于 SPI 主控

表 14

DCTO (读取的数值)	剩余时间 (分钟)
0	停用 (或) 定时器已计时终止
1	0 < 定时器 ≤ 0.5
2	0.5 < 定时器 ≤ 1
3	1 < 定时器 ≤ 2
4	2 < 定时器 ≤ 3
5	3 < 定时器 ≤ 4
6	4 < 定时器 ≤ 5
7	5 < 定时器 ≤ 10
8	10 < 定时器 ≤ 15
9	15 < 定时器 ≤ 20
A	20 < 定时器 ≤ 30
B	30 < 定时器 ≤ 40
C	40 < 定时器 ≤ 60
D	60 < 定时器 ≤ 75
E	75 < 定时器 ≤ 90
F	90 < 定时器 ≤ 120

表 15 : COMM 寄存器内存映射

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
COMM0	RD/WR	ICOM0[3]	ICOM0[2]	ICOM0[1]	ICOM0[0]	D0[7]	D0[6]	D0[5]	D0[4]
COMM1	RD/WR	D0[3]	D0[2]	D0[1]	D0[0]	FCOM0[3]	FCOM0[2]	FCOM0[1]	FCOM0[0]
COMM2	RD/WR	ICOM1[3]	ICOM1[2]	ICOM1[1]	ICOM1[0]	D1[7]	D1[6]	D1[5]	D1[4]
COMM3	RD/WR	D1[3]	D1[2]	D1[1]	D1[0]	FCOM1[3]	FCOM1[2]	FCOM1[1]	FCOM1[0]
COMM4	RD/WR	ICOM2[3]	ICOM2[2]	ICOM2[1]	ICOM2[0]	D2[7]	D2[6]	D2[5]	D2[4]
COMM5	RD/WR	D2[3]	D2[2]	D2[1]	D2[0]	FCOM2[3]	FCOM2[2]	FCOM2[1]	FCOM2[0]

器，GPIO3、GPIO4 和 GPIO5 分别成为了 SPI 接口的芯片选择 (CSBM)、时钟(SCKM) 和数据 (SDIOM) 端口。

GPIO 是漏极开路输出，因此需要在这些端口上布设一个外部上拉电阻器来充当 I²C 或 SPI 主控器。还有一个重要之处是应在 CFG 寄存器组中将 GPIO 位写为“1”，这样一些端口就不会被器件在内部拉至低电平。

COMM 寄存器

LTC6804 具有一个如表 15 所示的 6 字节 COMM 寄存器。该寄存器存储了至一个受控器的 I²C 或 SPI 通信所需全部数据和控制位。COMM 寄存器包含了即将发送至从属器件或从从属器件接收的 3 个 Dn[7:0] 数据字节。ICOMn [3:0] 规定了发送 / 接收该数据字节之前的控制动作。FCOMn [3:0] 规定了发送/接收该数据字节之后的控制动作。

如果 COMM 寄存器中的 ICOMn[3] 位被设定为 1，则器件变为一个 I²C 主控器；而倘若该位被设定为 0，那么器件将变为一个 SPI 主控器。

表 16 描述了用于 ICOMn[3:0] 和 FCOMn[3:0] 的有效写代码，以及它们在器件被用作一个 I²C 主控器时的运行方式。

表 17 描述了用于 ICOMn[3:0] 和 FCOMn[3:0] 的有效代码，以及它们在器件被用作一个 SPI 主控器时的运行方式。

请注意，只有表 16 和 17 列出的代码对于 ICOMn[3:0] 和 FCOMn[3:0] 是有效的。如果把未列于表 16 和 17 的任何其他代码写至 ICOMn[3:0] 和 FCOMn[3:0]，则有可能导致在 I²C 和 SPI 端口上出现意外的运行方式。

工作原理

表 16：用于 ICOMn[3:0] 和 FCOMn[3:0] 的写代码 (在 I²C 主控器上)

控制位	代码	动作	描述
ICOMn[3:0]	0110	起动 (START)	在 I ² C 端口上生成一个 START 信号，随后进行数据传输
	0001	停止 (STOP)	在 I ² C 端口上生成一个 STOP 信号
	0000	消隐 (BLANK)	直接在 I ² C 端口上继续进行数据传输
FCOMn[3:0]	0111	无传输 (No Transmit)	释放 SDA 和 SCL 并忽略其馀的数据
	0000	主控器肯定确认 (ACK)	主控器在第 9 个时钟周期上生成一个肯定确认 (ACK) 信号
	1000	主控器否定确认 (NACK)	主控器在第 9 个时钟周期上生成一个否定确认 (NACK) 信号
	1001	主控器否定确认 + 停止	主控器生成一个否定确认 (NACK) 信号，后随停止 (STOP) 信号

表 17：用于 ICOMn[3:0] 和 FCOMn[3:0] 的写代码 (在 SPI 主控器上)

控制位	代码	动作	描述
ICOMn[3:0]	1000	CSBM 为低电平	在 SPI 端口 (GPIO3) 上生成一个 CSBM 低电平信号
	1001	CSBM 为高电平	在 SPI 端口 (GPIO3) 上生成一个 CSBM 高电平信号
	1111	无传输 (No Transmit)	释放 SPI 端口并忽略其馀的数据
FCOMn[3:0]	X000	CSBM 为低电平	在字节传输结束时将 CSBM 保持在低电平
	1001	CSBM 为高电平	在字节传输结束时将 CSBM 转换至高电平

COMM 命令

三个命令可帮助实现至从属器件的 I²C 或 SPI 通信：

WRCOMM、STCOMM、RDCOMM。

WRCOMM 命令：该命令用于将数据写到 COMM 寄存器。此命令可将 6 个数据字节写至 COMM 寄存器。PEC 必需在数据的末端写入。如果 PEC 不匹配，则 COMM 寄存器中的所有数据在 CSB 变至高电平时被清除为“1”。有关写命令格式的更多详情请见“总线协议”部分。

STCOMM 命令：该命令负责在 GPIO 端口上启动 I²C/SPI 通信。COMM 寄存器包含 3 个即将发送至受控器的数据字节。在该命令的执行期间，存储在 COMM 寄存器中的数据字节被传输至从属的 I²C 或 SPI 器件，而从 I²C 或 SPI 器件接收的数据则被存储在 COMM 寄存器中。对于 I²C 通信，该命令采用 GPIO4 (SDA) 和 GPIO5 (SCL)，而对于 SPI 通信，该命令则采用 GPIO3 (CSBM)、GPIO4 (SDIOM) 和 GPIO5 (SCKM)。

STCOMM 命令之后将跟随 24 个时钟周期，以在把 CSB 保持于低电平的情况下将每个数据字节传输至从属器件。例如：如欲把 3 个数据字节传输至受控器，则发送 STCOMM 命令及其 PEC，之后是 72 个时钟周期。在 STCOMM 命令的 72 个时钟周期的末端将 CSB 拉至高电平。

在 I²C 或 SPI 通信期间，从从属器件接收的数据在 COMM 寄存器中进行更新。

RDCOMM 命令：从从属器件接收的数据可采用 RDCOMM 命令从 COMM 寄存器读回。该命令读回 6 个后随 PEC 的数据字节。有关读命令格式的更多详情请见“总线协议”部分。

表 18 描述了当把器件用作一个 I²C 主控器时 ICOMn[3:0] 和 FCOMn[3:0] 的可用回读代码。Dn[3:0] 包含由 I²C 主控器发送的数据字节或者从 I²C 受控器接收的数据字节。

在器件被用作 SPI 主控器的场合，用于 ICOMn[3:0] 和 FCOMn[3:0] 的回读代码始终分别为 0111 和 1111。Dn[3:0] 包含由 SPI 主控器发送的数据字节或者从 SPI 受控器接收的数据字节。

图 11 示出了 LTC6804 作为一个采用 GPIO 的 I²C 或 SPI 主控器时的工作原理。

采用这些命令可将任何数目的字节以 3 个字节为一组发送至受控器。GPIO 端口将不会在不同的 STCOMM 命令之间被复位。不过，假如命令之间的等待时间超过了 2 秒，则看门狗将超时并使端口复位至默认值。

工作原理

表 18：用于 ICOMn[3:0] 和 FCOMn[3:0] 的读代码
(在 I²C 主控器上)

控制位	代码	描述
ICOMn[3:0]	0110	主控器生成一个起动 (START) 信号
	0001	主控器生成一个停止 (STOP) 信号
	0000	消隐 (BLANK)、SDA 在字节之间保持于低电平
	0111	消隐 (BLANK)、SDA 在字节之间保持于高电平
	0000	主控器生成一个肯定确认 (ACK) 信号
	0111	受控器生成一个肯定确认 (ACK) 信号
FCOMn[3:0]	1111	受控器生成一个否定确认 (NACK) 信号
	0001	受控器生成一个肯定确认 (ACK) 信号，主控器生成一个停止 (STOP) 信号
	1001	受控器生成一个否定确认 (NACK) 信号，主控器生成一个停止 (STOP) 信号

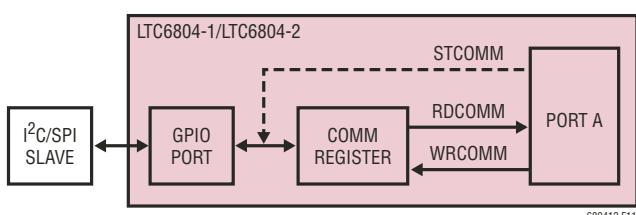


图 11：采用 GPIO 的 LTC6804 I²C/SPI 主控器

如欲采用一个 I²C 主控器来传输若干个数据字节，则在整个数据流的起点只需要一个 START 信号。在数据流的末端则仅需一个 STOP 信号。所有的中间数据组皆可在数据字节之前使用一个 BLANK 代码，并在数据字节之后酌情采用一个 ACK/NACK 信号。SDA 和 SCL 将不会在不同的 STCOMM 命令之间被复位。

如欲采用一个 SPI 主控器来传输若干个数据字节，则在第一个数据字节的起点发送一个 CSBM 低电平信号。对于在 FCOMn[3:0] 上使用适合代码的中间数据组，CSBM 可以保持低电平或被拉至高电平。在最后一个数据字节的末端发送一个 CSBM 高电平信号。CSBM、SDIOM 和 SCKM 将不会在不同的 STCOMM 命令之间被复位。

图 12 示出了位于针对不同模式中之 I²C 主控器的 STCOMM 命令之后的 24 个时钟周期。请注意，假如 ICOMn[3:0] 规定了一种 STOP 条件，则在 STOP 信号被发送之后，SDA 和 SCL 线路保持在高电平，而且字的其馀部分中的所有数据均被忽略。如果 ICOMn[3:0] 是一个 NO TRANSMIT，则 SDA 和 SCL 线路都被释放，而且字中的其馀数据被忽略。这在栈中的某个特定器件不必与一个受控器进行通信时使用。

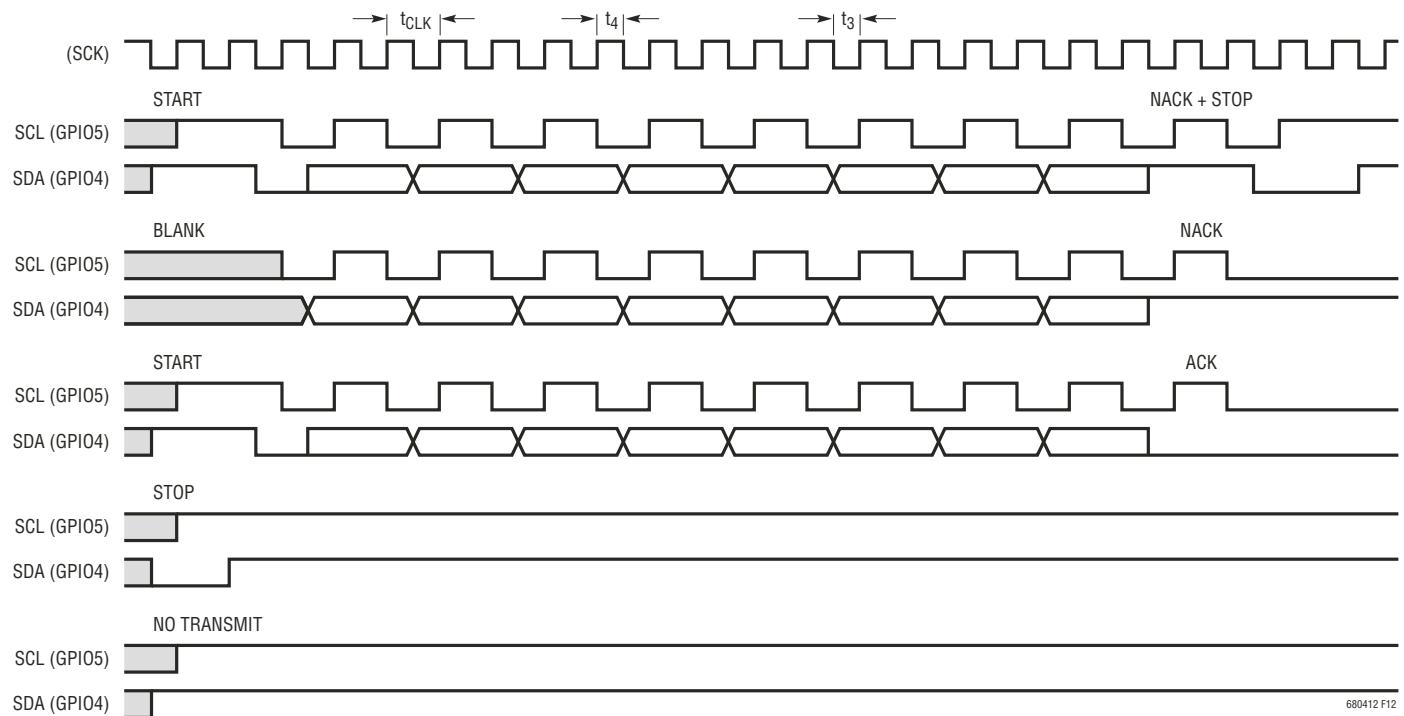


图 12：一个 I²C 主控器的 STCOMM 时序图

680412fa

工作原理

图 13 示出了位于针对 SPI 主控器的 STCOMM 命令之后的 24 个时钟周期。与 I²C 主控器相似，如果 ICOMn[3:0] 规定了一种 CSBM HIGH 或 NO TRANSMIT 条件，则 SPI 主控器的 CSBM、SCKM 和 SDIOM 线路被释放，而且字中的其馀数据被忽略。

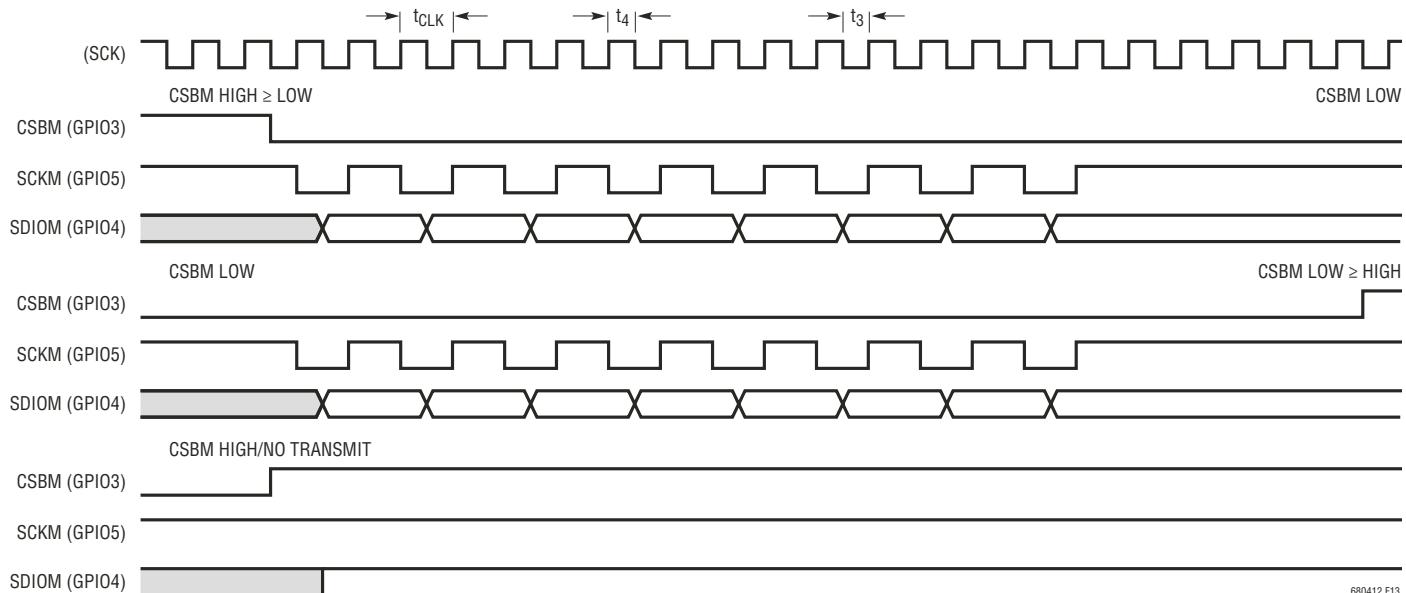


图 13 : 一个 SPI 主控器的 STCOMM 时序图

表 19 : I²C 主控器定时

I ² C 主控器参数	与主 SPI 接口的定时关系	在 t _{CLK} = 1μs 时的定时规格
SCK 时钟频率	1/(2 • t _{CLK})	最大值 500kHz
t _{HD} ; STA	t ₃	最小值 200ns
t _{LOW}	t _{CLK}	最小值 1μs
t _{HIGH}	t _{CLK}	最小值 1μs
t _{SU} ; STA	t _{CLK} + t ₄ *	最小值 1.03μs
t _{HD} ; DAT	t ₄ *	最小值 30ns
t _{SU} ; DAT	t ₃	最小值 1μs
t _{SU} ; STO	t _{CLK} + t ₄ *	最小值 1.03μs
t _{BUF}	3 • t _{CLK}	最小值 3μs

*注：当采用 isoSPI 时，t₄ 在内部产生且最小值为 30ns。而且，t₃ = t_{CLK} - t₄。当采用 SPI 时，t₃ 和 t₄ 是 SCK 输入的低电平和高电平时间，各具有 200ns 的规定最小值。

I²C 和 SPI 主控器的定时规格

LTC6804 I²C 或 SPI 主控器的定时将受控于 LTC6804 主 SPI 接口上的通信定时。表 19 给出了 I²C 主控器定时与主 SPI 时钟的关系。表 20 说明了 SPI 主控器定时规格。

表 20 : SPI 主控器定时

SPI 主控器参数	与主 SPI 接口的定时关系	在 t _{CLK} = 1μs 时的定时规格
SDIOM 有效 (至 SCKM 上升建立)	t ₃	最小值 200ns
SDIOM 有效 (从 SCKM 上升保持)	t _{CLK} + t ₄ *	最小值 1.03μs
SCKM 为低电平	t _{CLK}	最小值 1μs
SCKM 为高电平	t _{CLK}	最小值 1μs
SCKM 周期 (SCKM_Low + SCKM_High)	2 • t _{CLK}	最小值 2μs
CSBM 脉冲宽度	3 • t _{CLK}	最小值 3μs
SCKM 上升至 CSBM 上升	5 • t _{CLK} + t ₄ *	最小值 5.03μs
CSBM 下降至 SCKM 下降	t ₃	最小值 200ns
CSBM 下降至 SCKM 上升	t _{CLK} + t ₃	最小值 1.2μs
SCKM 下降至 SDIOM 有效		主控器需要 < t _{CLK}

*注：当采用 isoSPI 时，t₄ 在内部产生且最小值为 30ns。而且，t₃ = t_{CLK} - t₄。当采用 SPI 时，t₃ 和 t₄ 是 SCK 输入的低电平和高电平时间，各具有 200ns 的规定最小值。

工作原理

串行接口概述

在 LTC6804 上有两类串行端口，即：一个标准的四线式串行外设接口 (SPI) 和一个两线式隔离型接口 (isoSPI)。根据 ISOMD 引脚的状态，可以把引脚 41 至 44 配置为两线式或四线式串行端口。

LTC6804 有两种版本：LTC6804-1 和 LTC6804-2。LTC6804-1 用于菊链式配置，而 LTC6804-2 则用于可寻址总线配置。LTC6804-1 提供了采用引脚 45 - 48 的第二个 isoSPI 接口。LTC6804-2 采用引脚 45 - 48 来设定器件的地址 (通过将这些引脚连接至 V⁻ 或 V_{REG})。

四线式串行外设接口 (SPI) 物理层

外部连接

把 ISOMD 连接至 V⁻ 可针对四线式 SPI 来配置串行端口 A。SDO 引脚是一个漏极开路输出，其需要一个连接至合适电源电压的上拉电阻器 (图 14)。

定时

四线式串行端口配置为在一个采用 CPHA = 1 和 CPOL = 1 的 SPI 系统中运作。因此，SDI 上的数据在 SCK 的上升沿期间必须保持稳定。定时描绘于图 15。最大数据速率 为 1Mbps。

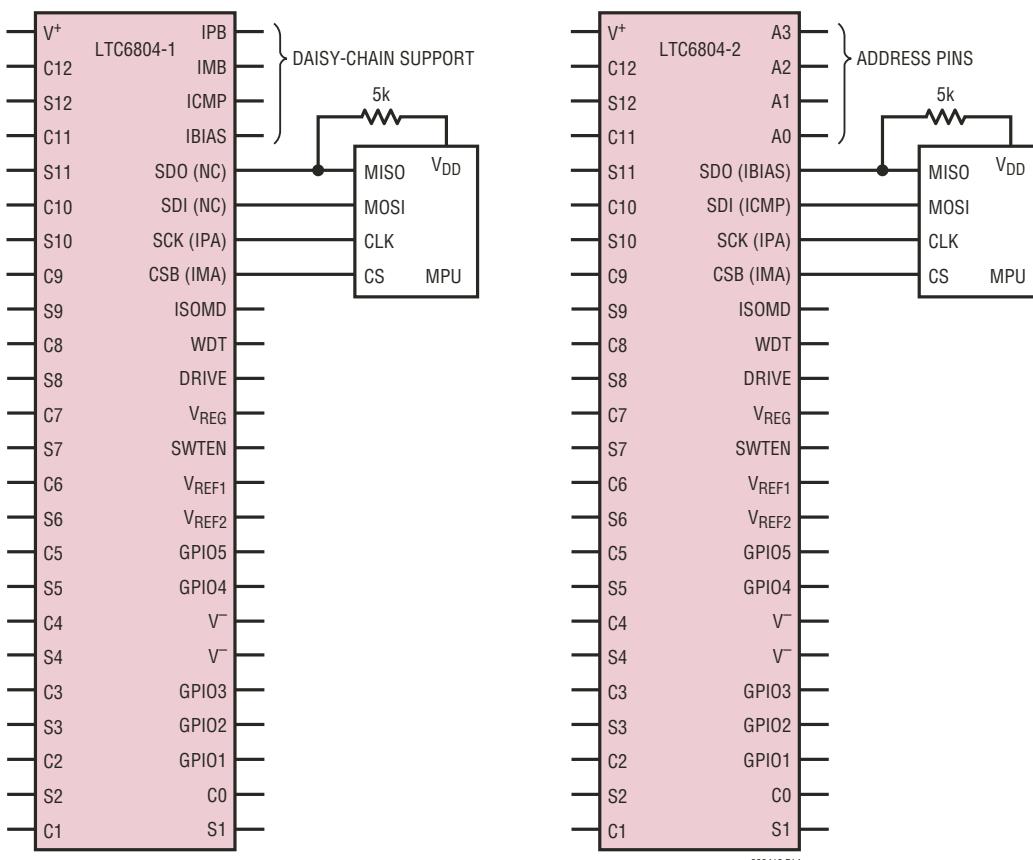


图 14：四线式 SPI 配置

工作原理

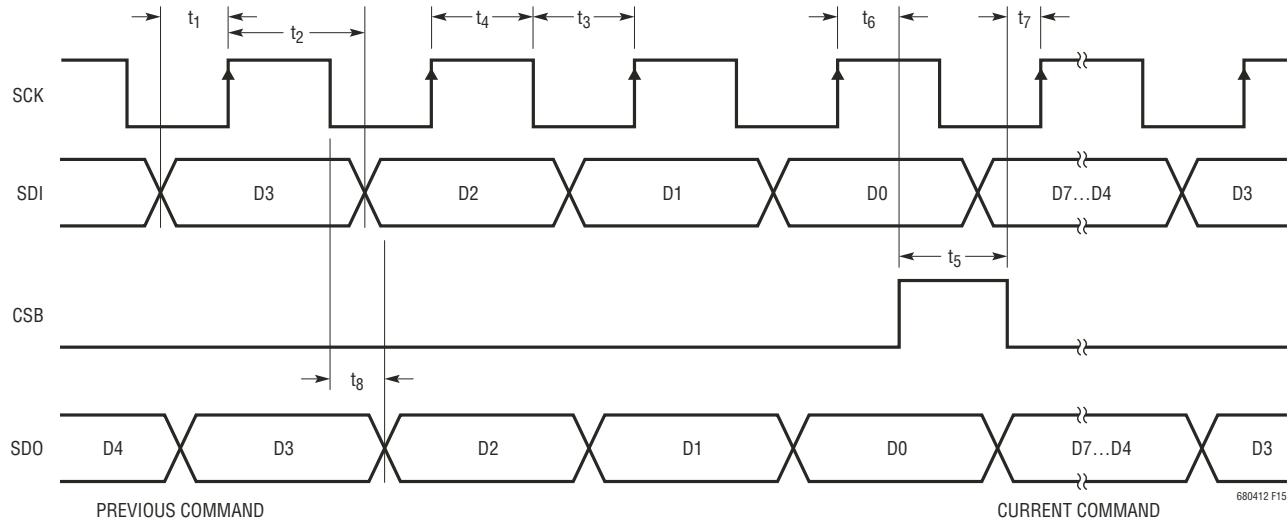


图 15：四线式串行外设接口的时序图

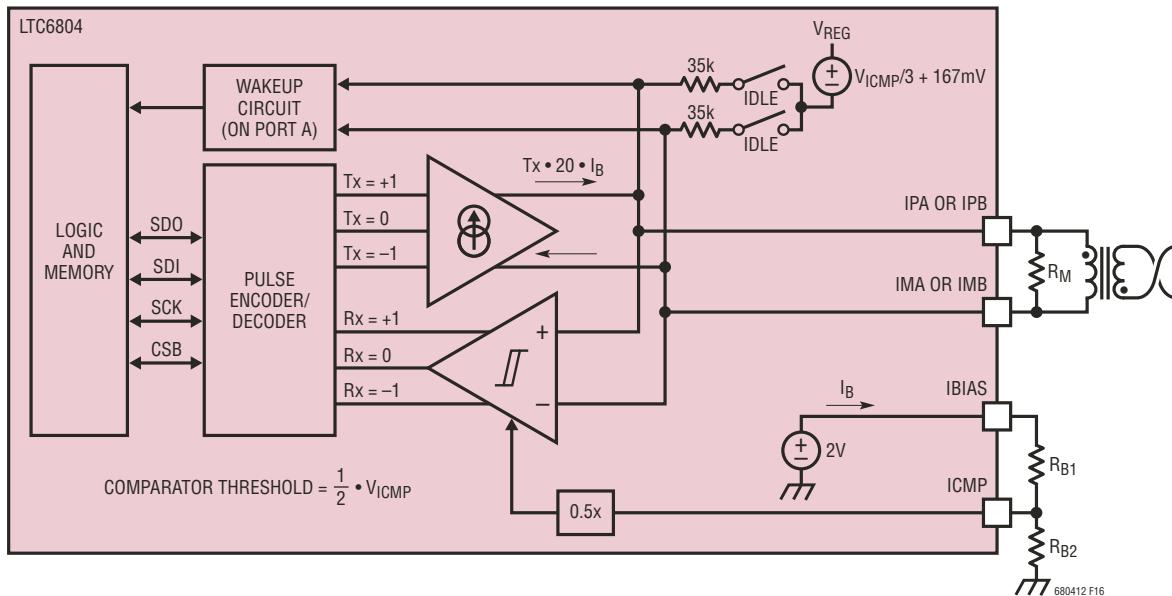


图 16：isoSPI 接口

两线式隔离型接口 (isoSPI) 物理层

两线式接口提供了一种采用简单的双绞线电缆来实现 LTC6804 器件互连的方法。该接口专门针对低包差错率(此时电缆会遭受高 RF 磁场的影响)而设计。隔离通过一个外部变压器实现。

标准的 SPI 信号被编码为差分脉冲。发送脉冲的强度和接收器的门限电平由两个外部电阻器设定。用户可通过调整电

阻器的阻值在功率耗散与抗噪声性能之间进行权衡。

图 16 示出了 isoSPI 电路的工作原理。一个 2V 基准负责驱动 IBIAS 引脚。外部电阻器 R_B1 和 R_B2 产生基准电流 I_B。该电流用于设定发送器的驱动强度。另外，R_B1 和 R_B2 还在 ICMP 引脚上形成了 2V 基准的一个分压器。这设定了接收器电路的门限电压。

工作原理

外部连接

LTC6804-1 具有两个被称为端口 B 和端口 A 的串行端口。端口 B 始终被配置为一个两线式接口 (主控器)。菊链中的最后一个器件不使用该端口，并且它应终接至 R_M 。端口 A 是一个两线式或四线式接口 (受控器)，这取决于 ISOMD 引脚的连接。

图 17 示出了多个相同 PCB (各包含一个 LTC6804-1) 之坚固型互连的实例。微处理器位于一块单独的 PCB 上。为了在微处理器 PCB 和第一个 LTC6804-1 PCB 之间实现两线式隔离，采用了 LTC6820 支持 IC。LTC6820 在功能上与图 16 中的示意图是等效的。

LTC6804-2 具有单个串行端口 (端口 A)，视 ISOMD 引脚状态的不同，该端口可以是两线式或四线式。当针对两线式通信进行配置时，可以把几个器件连接为一种多分支配置，如图 18 所示。LTC6820 IC 用于将 MPU (主控器) 连接至 LTC6804-2 (受控器)。

选择偏置电阻器

可调的信号幅度允许系统通过牺牲功耗指标来换取通信坚固性的提高，而可调节的比较器门限则使系统能够对信号损失实施补偿。

isoSPI 发送器驱动电流和比较器电压门限由一个位于 IBIAS 和 V^- 之间的电阻分压器 ($R_{BIAS} = R_{B1} + R_{B2}$) 设定。经分压后的电压连接至 ICMP 引脚，其将比较器门限设定为该电压 (V_{ICMP}) 的 $1/2$ 。当任一 isoSPI 接口被使能 (非 IDLE) 时，IBIAS 保持于 $2V$ ，从而致使从 IBIAS 引脚流出一个电流 I_B 。IP 和 IM 引脚驱动电流为 $20 \cdot I_B$ 。

例如，如果分压电阻器 R_{B1} 为 $2.8k$ ，且电阻器 R_{B2} 为 $1.21k$ (这样 $R_{BIAS} = 4k$)，则：

$$I_B = \frac{2V}{R_{B1} + R_{B2}} = 0.5mA$$

$$I_{DRV} = I_{IP} = I_{IM} = 20 \cdot I_B = 10mA$$

$$V_{ICMP} = 2V \cdot \frac{R_{B2}}{R_{B1} + R_{B2}} = I_B \cdot R_{B2} = 603mV$$

$$V_{TCMP} = 0.5 \cdot V_{ICMP} = 302mV$$

在该例中，脉冲驱动电流 I_{DRV} 将为 $10mA$ ，而接收器比较器将检测 IP-IM 幅度大于 $\pm 302mV$ 的脉冲。

假如隔离势垒采用由双绞线连接并在每一端终接了 120Ω 电阻器的 1:1 变压器，则传输差分信号幅度 (\pm) 将为：

$$V_A = I_{DRV} \cdot \frac{R_M}{2} = 0.6V$$

(这个计算结果忽略了有可能减小幅度的变压器和电缆损耗)。

isoSPI 脉冲细节

两个 LTC6804 器件能够通过一个隔离势垒来回地发送和接收差分脉冲以实现通信。发送器可输出三种电压电平： $+V_A$ 、 $0V$ 和 $-V_A$ 。负载电阻器两端的 IP 供电电流和 IM 吸收电流产生一个正输出。IP 吸收电流和 IM 供电电流则产生一个负电压。当两个输出均关断时，负载电阻将强制差分输出为 $0V$ 。

工作原理

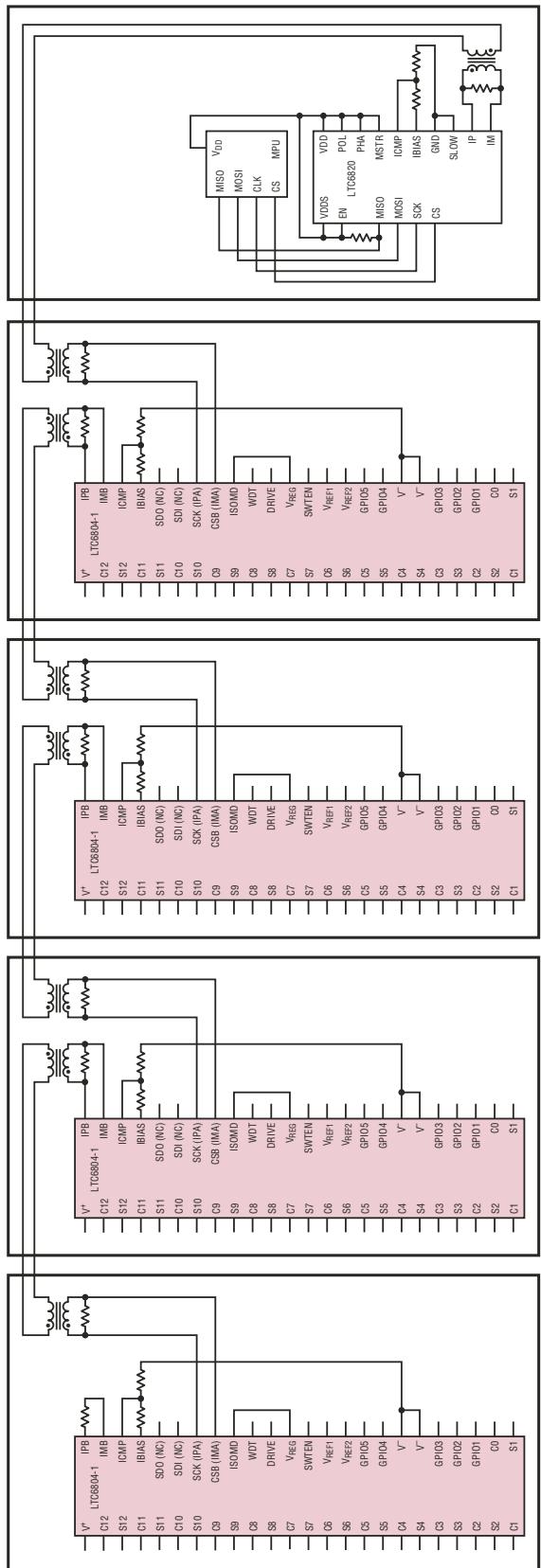


图 17：采用 LTC6804-1 的变压器隔离型菊花链式配置

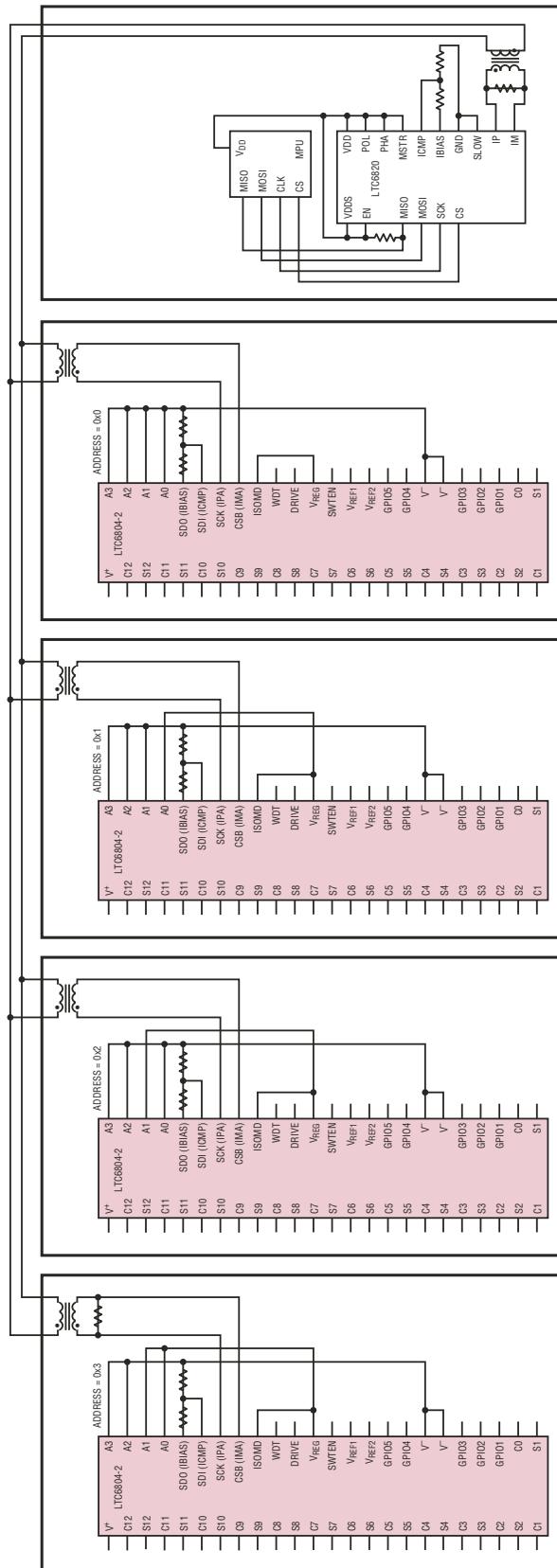


图 18：采用 LTC6804-2 的多分支配置

工作原理

为了消除 DC 信号分量并增强可靠性，isoSPI 采用了两种不同的脉冲长度。这允许传输 4 类脉冲，如表 21 所示。一个 +1 脉冲将作为一个正脉冲来传输（后随一个负脉冲）。一个 -1 脉冲将作为一个负脉冲来传输（后随一个正脉冲）。每个脉冲的持续时间被定义为 $t_{1/2PW}$ ，因为它们各为所需对称的一半。（总的 isoSPI 脉冲持续时间为 $2 \cdot t_{1/2PW}$ ）。

表 21：isoSPI 脉冲类型

脉冲类型	第一种电平 ($t_{1/2PW}$)	第二种电平 ($t_{1/2PW}$)	终止电平
长 +1	+V _A (150ns)	-V _A (150ns)	0V
长 -1	-V _A (150ns)	+V _A (150ns)	0V
短 +1	+V _A (50ns)	-V _A (50ns)	0V
短 -1	-V _A (50ns)	+V _A (50ns)	0V

为了使用该两线式接口，一个主机控制器不必生成 isoSPI 脉冲。系统中的第一个 LTC6804 可采用其端口 A 上的四线式 SPI 接口与微控制器进行通信，然后使用其端口 B 上的两线式 isoSPI 接口菊链连接至其他的 LTC6804。或者，也可以使用一个 LTC6820 将 SPI 信号转换为 isoSPI 脉冲。

端口 A 针对 SPI 配置时 LTC6804-1 的操作

当 LTC6804-1 在端口 A 作为一个 SPI ($ISOMD = V^-$) 的情况下运作时，SPI 将检测 4 种通信事件之一：CSB 下降、CSB 上升、SCK 上升 ($SDI = 0$) 和 SCK 上升 ($SDI = 1$)。每种事件被转换为 4 种脉冲之一，以通过 LTC6804-1 菊链进行传输。长脉冲用于传输 CSB 变化，而短脉冲则用于传输数据，如表 22 中说明的那样。

表 22：LTC6804-1 端口 B (主控器) isoSPI 端口功能

通信事件 (端口 A SPI)	传输脉冲 (端口 B isoSPI)
CSB 上升	长 +1
CSB 下降	长 -1
SCK 上升沿， $SDI = 1$	短 +1
SCK 上升沿， $SDI = 0$	短 -1

在隔离势垒的另一侧（即：在电缆的另一端），第二个 LTC6804 将具有 $ISOMD = V_{REG}$ 。其端口 A 起一个从属 isoSPI 接口的作用。它接收每一个传输脉冲并在内部重构 SPI 信号，如表 23 所示。此外，在一个 READ 命令期间该端口还可以传输返回数据脉冲。

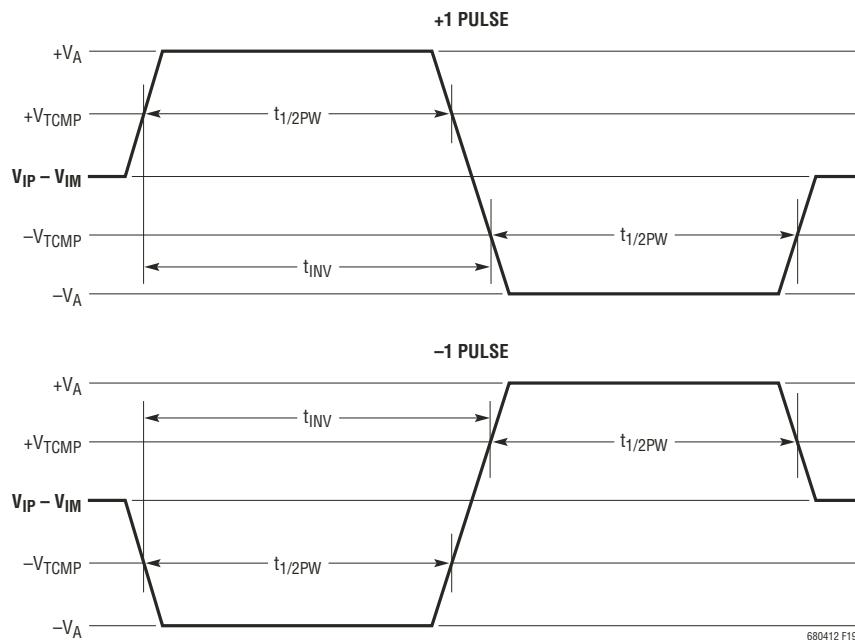


图 19：isoSPI 脉冲细节

工作原理

表 23 : LTC6804-1 端口 A (受控器) isoSPI 端口功能

接收脉冲 (端口 A isoSPI)	内部 SPI 端口动作	返回脉冲
长 +1	驱动 CSB 至高电平	无
长 -1	驱动 CSB 至低电平	
短 +1	1. 设定 SDI = 1 2. 脉冲 SCK	短 -1 脉冲 (假如读取一个 0 位)
短 -1	1. 设定 SDI = 0 2. 脉冲 SCK	(假如不处于 READ 模式或者读取一个 1 位，则无返回脉冲)

较低的 isoSPI 端口 (端口 A) 从不传输长 (CSB) 脉冲。此外，一个从属 isoSPI 端口将只传输长 -1 脉冲，而绝不会传输一个 +1 脉冲。主控器端口将空响应认作一个逻辑“1”。这使得可在单根电缆上连接多个从属器件而不会有发生冲突的风险 (多分支)。

图 20 示出了一个发送至菊链式 LTC6804-1 器件的 READ 命令的 isoSPI 时序图。ISOMD 引脚连接至底端器件上的 V⁻，因此其端口 A 被配置为一个 SPI 端口 (CSB、SCK、SDI 和 SDO)。图中示出了三个堆迭器件的 isoSPI 信号，各标注了端口 (A 或 B) 和器件型号。请注意，ISO B1 和 ISO A2 实际上是相同的信号，但示于连接器件 1 和 2 的传输电缆的每一端上。同样，ISO B2 和 ISO A3 也是相同的信号，但具有示于器件 2 和 3 之间的电缆延迟。

W_n 至 W₀ 位指的是 READ 命令的 16 位命令代码和 16 位 PEC。在 W₀ 位的末端，3 个器件对 READ 命令进行解码，并移出在时钟 SCK 的下一个上升沿上有效的数据。X_n 至

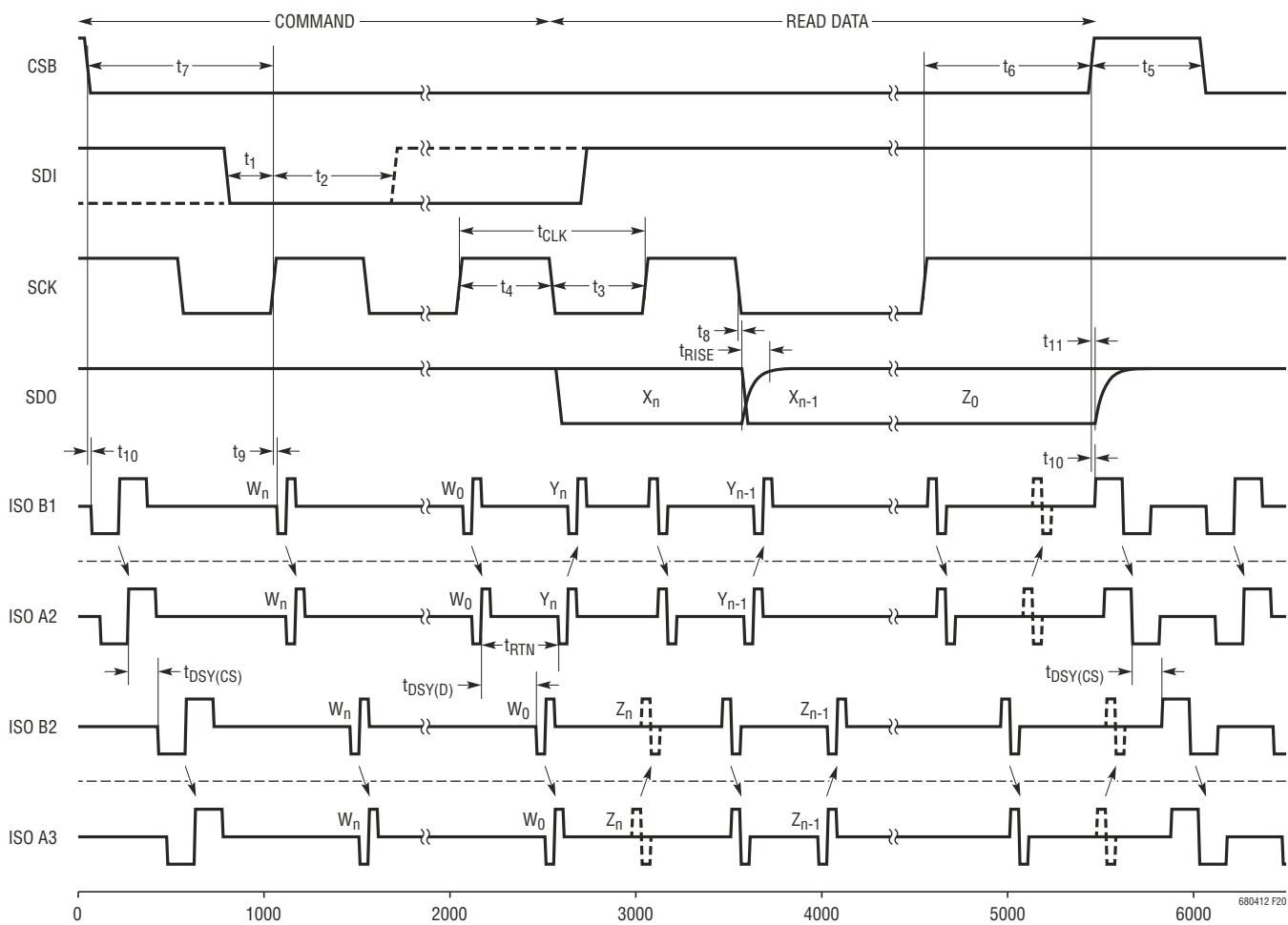


图 20 : isoSPI 时序图

工作原理

X_0 位指的是由器件 1 移出的数据。 Y_n 至 Y_0 位指的是由器件 2 移出的数据， Z_n 至 Z_0 位指的是由器件 3 移出的数据。所有的数据均以一种菊链的方式从器件 1 上的 SDO 端口读回。

唤醒串行接口

如果在端口 A 上持续 t_{IDLE} 的时间没有动作，则串行端口 (SPI 或 isoSPI) 将进入低功率 IDLE 状态。WAKEUP 电路负责监视引脚 41 和 42 上的动作。

假如 ISOMD = V^- ，则端口 A 处于 SPI 模式。CSB 或 SCK 引脚上的动作将唤醒 SPI 接口。如果 ISOMD = V_{REG} ，则端口 A 处于 isoSPI 模式。IPA-IMB 上的差分动作将唤醒 isoSPI 接口。当 isoSPI 状态在 t_{WAKE} 或 t_{READY} 之内 (取决于内核状态，详见图 1 和状态描述) 变至 READY 时，LTC6804 将做好通信的准备。

LTC6804-1 在做好了通信准备之后于端口 B 上发送一个长 +1 脉冲。在菊链式配置中，该脉冲唤醒堆栈中的下一个器件，这接著将唤醒再下一个器件。如果堆栈中有 “N” 个器件，则所有器件将在 $N \cdot t_{WAKE}$ 或 $N \cdot t_{READY}$ 的时间之内 (取决于内核状态) 上电。对于大的堆栈，时间 $N \cdot t_{WAKE}$ 有可能等于或大于 t_{IDLE} 。在该场合中，在等待的时间超过了 $N \cdot t_{WAKE}$ 之后，主机可能发送另一个虚字节并等待 $N \cdot t_{READY}$ 的时间，以确保所有的器件均处于 READY 状态。

图 21 示出了定时和功能上等效的电路。共模信号将不会唤醒串行接口。该接口专为在接收一个大信号单端脉冲或一个低幅度对称脉冲之后唤醒而设计。差分信号 $|SCK(IPA) - CSB(IMA)|$ 在 $t_{DWELL} = 240\text{ns}$ 的最小持续时间里必须至少为 $V_{WAKE} = 200\text{mV}$ ，才会被认作是一个适合对串行接口进行上电的唤醒信号。

数据链路层

LTC6804 上的所有数据皆以字节组进行传输。每个字节包括 8 个位。字节的传输从最高有效位 (MSB) 开始。CSB 必须在整个命令序列期间 (包括在一个命令字节和后续数据之间) 保持低电平。在执行写命令时，数据在 CSB 的上升沿被锁定。

网络层

包错误检测码

包错误检测码 (PEC) 是一种 15 位循环冗余校验 (CRC) 值，其针对一个寄存器组中的所有位并按照它们的传递顺序进行计算，计算过程采用了 000000000010000 的初始 PEC 种子值和下面的特征多项式： $x^{15} + x^{14} + x^{10} + x^8 + x^7 + x^4 + x^3 + 1$ 。为了计算该 15 位 PEC 值，可以建立一种简单的程序：

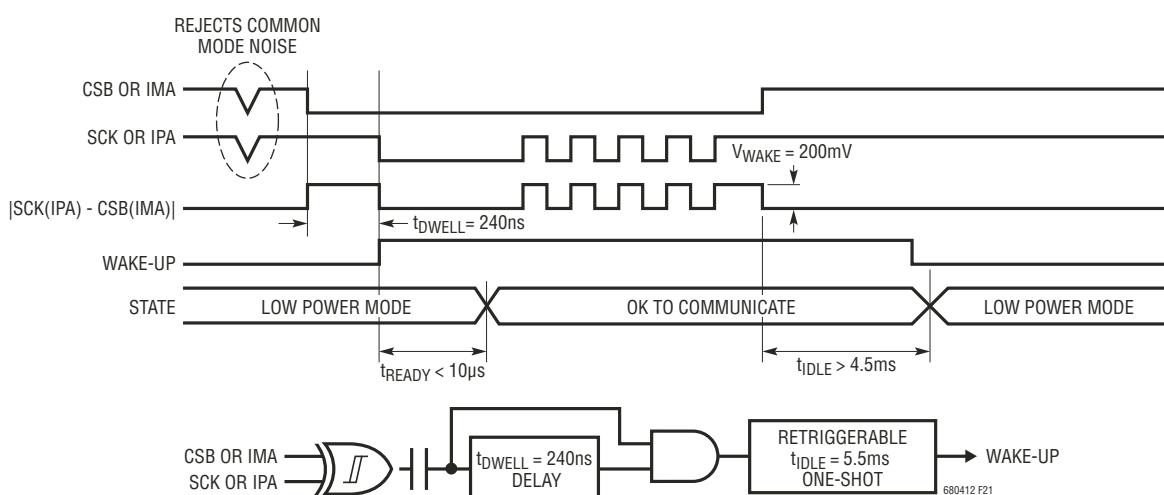


图 21：唤醒检测和 IDLE 定时器

680412fa

工作原理

1. 将 PEC 初始化为 000000000010000 (PEC 是一个 15 位寄存器组)

2. 对于每个输入 PEC 寄存器组的 DIN 位，设定：

$$IN0 = DIN \text{ XOR } PEC[14]$$

$$IN3 = IN0 \text{ XOR } PEC[2]$$

$$IN4 = IN0 \text{ XOR } PEC[3]$$

$$IN7 = IN0 \text{ XOR } PEC[6]$$

$$IN8 = IN0 \text{ XOR } PEC[7]$$

$$IN10 = IN0 \text{ XOR } PEC[9]$$

$$IN14 = IN0 \text{ XOR } PEC[13]$$

3. 按下面的设置更新 15 位 PEC

$$PEC[14] = IN14,$$

$$PEC[13] = PEC[12],$$

$$PEC[12] = PEC[11],$$

$$PEC[11] = PEC[10],$$

$$PEC[10] = IN10,$$

$$PEC[9] = PEC[8],$$

$$PEC[8] = IN8,$$

$$PEC[7] = IN7,$$

$$PEC[6] = PEC[5],$$

$$PEC[5] = PEC[4],$$

$$PEC[4] = IN4,$$

$$PEC[3] = IN3,$$

$$PEC[2] = PEC[1],$$

$$PEC[1] = PEC[0],$$

$$PEC[0] = IN0$$

4. 返回第 2 步直到所有数据均被转移为止。最终的 PEC (16 位) 是 15 位的 PEC 寄存器的值，在其 LSB 上附加了一个值为 0 的位。

图 22 示出了上述的算法。表 24 列举了计算一个 16 位字 (0x0001) 的 PEC 的例子。当在 LSB 上填充了一个 0 位之后，0x0001 的 PEC 计算值为 0x3D6E。对于更长的数据流，PEC 在发送至 PEC 寄存器的最后一位的末端有效。

LTC6804 可计算任何接收命令或数据的 PEC，并将之与该命令或数据之后的 PEC 进行比较。只有在 PEC 匹配的情况下，命令或数据才会被视为有效。另外，LTC6804 还在其移出数据的末端附加计算的 PEC。表 25 列出了给 LTC6804 写入数据或从 LTC6804 读取数据时的 PEC 格式。

当给 LTC6804 写入任何命令时，命令字节 CMD0 和 CMD1 (见表 32 和表 33) 以及 PEC 字节 PEC0 和 PEC1 将按下列顺序在端口 A 上发送：

CMD0, CMD1, PEC0, PEC1

在菊链式 LTC6804-1 器件接收到一个广播写命令之后，数据将被发送至每个器件，随后发送的是 PEC。例如：当把配置寄存器组写至两个菊链式器件 (主器件为 P，堆迭器件为 S) 时，数据将按如下顺序发送至端口 A 上的主器件：

CFGR0(S), ..., CFGR5(S), PEC0(S), PEC1(S),
CFGR0(P), ..., CFGR5(P), PEC0(P), PEC1(P)

在一个用于菊链式器件的读命令之后，每个器件将在端口 A 上移出其数据和它为其数据计算的 PEC，然后在端口 B 上移出接收数据。例如，当从两个菊链式器件 (主器件为 P，

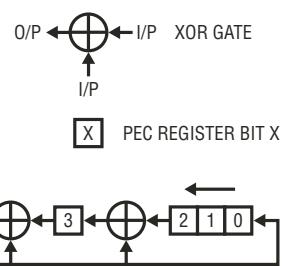


图 22 : 15 位 PEC 计算电路

680412fa

工作原理

表 24：针对 0x0001 的 PEC 计算

PEC[14]	0	0	0	0	0	0	0	0	0	1	1	1	1	1	0	0	0
PEC[13]	0	0	0	0	0	0	0	0	1	0	0	0	0	1	1	0	0
PEC[12]	0	0	0	0	0	0	0	1	0	0	0	0	1	1	0	1	1
PEC[11]	0	0	0	0	0	0	1	0	0	0	0	1	1	0	1	1	1
PEC[10]	0	0	0	0	0	1	0	0	0	0	1	1	0	1	1	1	1
PEC[9]	0	0	0	0	0	1	0	0	0	0	0	1	0	0	0	1	1
PEC[8]	0	0	0	0	1	0	0	0	0	0	1	0	0	0	1	0	0
PEC[7]	0	0	0	1	0	0	0	0	0	0	1	1	1	0	1	1	1
PEC[6]	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	0
PEC[5]	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	1	1
PEC[4]	1	0	0	0	0	0	0	0	0	0	1	0	0	0	1	1	1
PEC[3]	0	0	0	0	0	0	0	0	0	0	1	1	1	0	0	0	0
PEC[2]	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1
PEC[1]	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1
PEC[0]	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1
IN14	0	0	0	0	0	0	0	0	1	1	1	1	1	0	0	0	0
IN10	0	0	0	0	0	1	0	0	0	1	1	0	1	1	1	1	P <small>EC</small> 字
IN8	0	0	0	1	0	0	0	0	0	1	0	0	0	1	0		
IN7	0	0	1	0	0	0	0	0	0	1	1	1	0	1	1		
IN4	0	0	0	0	0	0	0	0	0	1	0	0	0	1	1		
IN3	0	0	0	0	0	0	0	0	0	1	1	1	0	0	0		
IN0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1		
DIN	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1		
时钟周期	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16

表 25：写 / 读 PEC 格式

名称	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
PEC0	RD/WR	PEC[14]	PEC[13]	PEC[12]	PEC[11]	PEC[10]	PEC[9]	PEC[8]	PEC[7]
PEC1	RD/WR	PEC[6]	PEC[5]	PEC[4]	PEC[3]	PEC[2]	PEC[1]	PEC[0]	0

堆迭器件为 S) 读取状态寄存器组 B 时，主器件将按以下顺序在端口 A 上发送数据：

STBR0(P), ..., STBR5(P), PEC0(P), PEC1(P),
STBR0(S), ..., STBR5(S), PEC0(S), PEC1(S)

广播命令

广播命令是一种总线上的所有器件都将对其做出响应的命令，这与器件地址无关。该命令可与 LTC6804-1 和 LTC6804-2 器件配合使用。见“总线协议”以了解广播命令格式。利用广播命令可同时向所有的器件发送命令。

工作原理

在并行配置中，这适用于 ADC 转换器和轮询 (polling command) 命令。当所有器件都被写入相同的数据时，其还可与写命令一起使用。广播读命令不应在并行配置中使用。

菊链式配置只支持广播命令。链中的所有器件同时接收命令字节。例如，在一个器件堆栈中启动 ADC 转换将发送一个 ADCV 命令，所有的器件将同时起动转换操作。对于读和写命令，发送单个命令，然后堆迭器件实际上变成了一个级联式移位寄存器，其中的数据通过每个器件移至堆栈中的下一个器件。见“串行编程实例”部分。

地址命令

地址命令是一种只有总线上的被寻址器件对其做出响应的命

令。地址命令仅与 LTC6804-2 器件一起使用。见“总线协议”以了解地址命令格式。

轮询 (polling command) 方法

确定 ADC 完成的最简单方法是让控制器起动一个 ADC 转换并等规定的转换时间过去之后再读取结果。菊链通信不支持轮询。

在以 SPI 模式进行通信的并行配置中 (ISOMD 引脚连接至低电平)，有两种轮询方法。第一种方法是在发送了一个 ADC 转换命令之后将 CSB 保持在低电平。在输入了一个转换命令之后，SDO 线路将在器件忙于执行转换操作时被驱动至低电平 (图 23)。当器件完成了转换操作时 SDO 被拉至高电平。不过，当 CSB 走高时 SDO 也将返回高电平，

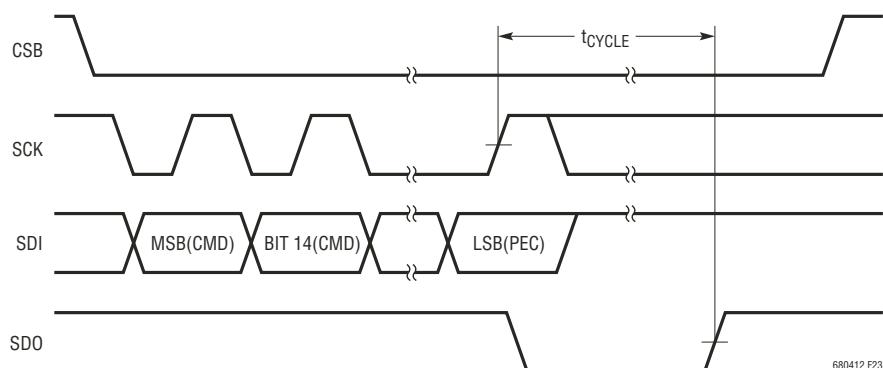


图 23：在一个 ADC 转换命令之后的 SDO 轮询

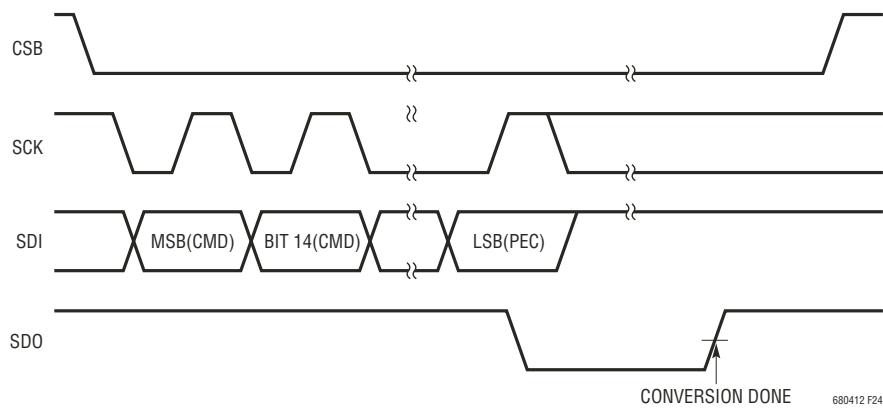


图 24：采用 PLADC 命令的 SDO 轮询

工作原理

即使在器件尚未完成转换操作的情况下也不例外。一个被寻址器件仅根据其状态来驱动 SDO 线路。这种方法存在的一个问题：控制器在等待 ADC 操作完成的过程中不能自由地去执行其他的串行通信。下一种方法克服了这种局限性。控制器可以发送一个 ADC 起动命令，接着去执行其他任务，然后发送一个轮询 ADC 转换器状态 (PLADC) 命令以确定 ADC 转换的状态 (图 24)。在输入了 PLADC 命令之后，SDO 将在器件忙于执行转换操作时变至低电平。SDO 在转换操作结束时被拉至高电平。然而，当 CSBI 走高时 SDO 也将变至高电平，即使在器件尚未完成转换操作的情况下也不例外。见“编程实例”以了解怎样在器件采用并行配置的情况下使用 PLADC 命令。

在以 isoSPI 模式进行通信的并行配置中，低侧端口仅对其所接收的一个主控器 isoSPI 脉冲做出响应，即传输一个数据脉冲。因此，在采用上述任一种轮询方法输入命令之后，isoSPI 数据脉冲将被发送至器件以更新转换状态。这些脉冲可采用 LTC6820 来发送 (简单地对其 SCK 引脚进行计时即可)。针对该脉冲，LTC6804 做出的响应是：回送一个 isoSPI 脉冲 (假如其仍然忙于执行转换操作) 或不回送脉冲 (假如其已完成转换操作)。如果一个 CSB 高电平 isoSPI 脉冲被发送至 LTC6804，则其将退出轮询命令。

总线协议

协议格式：表 27 至 31 给出了广播命令和地址命令的协议格式。表 26 是用于阅览协议示意图的密钥。

表 26：协议密钥

CMD0	第一个命令字节 (见表 32 和 33)
CMD1	第二个命令字节 (见表 32 和 33)
PEC0	第一个 PEC 字节 (见表 25)
PEC1	第二个 PEC 字节 (见表 25)
<i>n</i>	字节的数目
...	协议的延续部分
	主控器至受控器
	受控器至主控器

命令格式：广播命令和地址命令的格式分别示于表 32 和表 33。11 位命令代码 CC[10:0] 对于一个广播命令或一个地址命令是相同的。表 34 给出了所有命令代码的清单。对于 CMD0[7] 至 CMD0[3]，广播命令具有一个数值 0。对于 CMD0[7]，地址命令具有一个数值 1，随后是在 CMD0[6:3] 位中的器件 4 位地址 (a3、a2、a1、a0)。只有当引脚 A3 至 A0 上的器件物理地址与地址命令中规定的地址相匹配时，被寻址的器件才会对一个地址命令做出响应。用于广播和地址命令的 PEC 必须在整个 16 位命令 (CMD0 和 CMD1) 上计算。

命令

表 34 列出了针对 LTC6804-1 和 LTC6804-2 的所有命令及其选项。

工作原理

表 27 : 广播/地址轮询命令

8	8	8	8	
CMD0	CMD1	PEC0	PEC1	轮询数据

表 28 : 广播写命令

8	8	8	8	8		8	8	8	8		8
CMD0	CMD1	PEC0	PEC1	数据字节低	...	数据字节高	PEC0	PEC1	移出字节 1	...	移出字节 n

表 29 : 地址写命令

8	8	8	8	8		8	8	8	8		8
CMD0	CMD1	PEC0	PEC1	数据字节低	...	数据字节高	PEC0	PEC1	移出字节 1	...	移出字节 n

表 30 : 广播读命令

8	8	8	8	8		8	8	8	8		8
CMD0	CMD1	PEC0	PEC1	数据字节低	...	数据字节高	PEC0	PEC1	移出字节 1	...	移出字节 n

表 31 : 地址读命令

8	8	8	8	8		8	8	8	8		8
CMD0	CMD1	PEC0	PEC1	数据字节低	...	数据字节高	PEC0	PEC1	移出字节 1	...	移出字节 n

表 32 : 广播命令格式

名称	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CMD0	WR	0	0	0	0	0	CC[10]	CC[9]	CC[8]
CMD1	WR	CC[7]	CC[6]	CC[5]	CC[4]	CC[3]	CC[2]	CC[1]	CC[0]

表 33 : 地址命令格式

名称	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CMD0	WR	1	a3*	a2*	a1*	a0*	CC[10]	CC[9]	CC[8]
CMD1	WR	CC[7]	CC[6]	CC[5]	CC[4]	CC[3]	CC[2]	CC[1]	CC[0]

*ax 是地址字节的位 x

工作原理

表 34：命令代码

命令描述	名称	CC[1:0] – 命令代码										
		10	9	8	7	6	5	4	3	2	1	0
写配置寄存器组	WRCFG	0	0	0	0	0	0	0	0	0	0	1
读配置寄存器组	RDCFG	0	0	0	0	0	0	0	0	0	1	0
读电池电压寄存器组 A	RDCVA	0	0	0	0	0	0	0	0	1	0	0
读电池电压寄存器组 B	RDCVB	0	0	0	0	0	0	0	0	1	1	0
读电池电压寄存器组 C	RDCVC	0	0	0	0	0	0	0	1	0	0	0
读电池电压寄存器组 D	RDCVD	0	0	0	0	0	0	0	1	0	1	0
读辅助寄存器组 A	RDAUXA	0	0	0	0	0	0	0	1	1	0	0
读辅助寄存器组 B	RDAUXB	0	0	0	0	0	0	0	1	1	1	0
读状态寄存器组 A	RDSTATA	0	0	0	0	0	0	1	0	0	0	0
读状态寄存器组 B	RDSTATB	0	0	0	0	0	0	1	0	0	1	0
起动电池电压 ADC 转换和轮询状态	ADCV	0	1	MD[1]	MD[0]	1	1	DCP	0	CH[2]	CH[1]	CH[0]
起动导线开路 ADC 转换和轮询状态	ADOW	0	1	MD[1]	MD[0]	PUP	1	DCP	1	CH[2]	CH[1]	CH[0]
起动自测试电池电压转换和轮询状态	CVST	0	1	MD[1]	MD[0]	ST[1]	ST[0]	0	0	1	1	1
起动 GPIO ADC 转换和轮询状态	ADAX	1	0	MD[1]	MD[0]	1	1	0	0	CHG [2]	CHG [1]	CHG [0]
起动自测试 GPIO 转换和轮询状态	AXST	1	0	MD[1]	MD[0]	ST[1]	ST[0]	0	0	1	1	1
起动状态组 ADC 转换和轮询状态	ADSTAT	1	0	MD[1]	MD[0]	1	1	0	1	CHST [2]	CHST [1]	CHST [0]
起动自测试状态组转换和轮询状态	STATST	1	0	MD[1]	MD[0]	ST[1]	ST[0]	0	1	1	1	1
起动组合电池电压以及 GPIO1、GPIO2 转换和轮询状态	ADCVAX	1	0	MD[1]	MD[0]	1	1	DCP	1	1	1	1
清除电池电压寄存器组	CLRCELL	1	1	1	0	0	0	1	0	0	0	1
清除辅助寄存器组	CLRAUX	1	1	1	0	0	0	1	0	0	1	0
清除状态寄存器组	CLRSTAT	1	1	1	0	0	0	1	0	0	1	1
轮询 ADC 转换状态	PLADC	1	1	1	0	0	0	1	0	1	0	0
诊断 MUX 和轮询状态	DIAGN	1	1	1	0	0	0	1	0	1	0	1
写 COMM 寄存器组	WRCOMM	1	1	1	0	0	1	0	0	0	0	1
读 COMM 寄存器组	RDCCOMM	1	1	1	0	0	1	0	0	0	1	0
起动 I ² C/SPI 通信	STCOMM	1	1	1	0	0	1	0	0	0	1	1

680412fa

工作原理

表 35：命令位描述

名称	描述	数值											
MD[1:0]	ADC 模式	MD	ADCOPT(CFGRO[0]) = 0				ADCOPT (CFGRO[0]) = 1						
		01	27kHz 模式 (快速)				14kHz 模式						
		10	7kHz 模式 (标准)				3kHz 模式						
		11	26Hz 模式 (滤波)				2kHz 模式						
DCP	放电允许	DCP											
		0	放电未得到允许										
		1	放电得到允许										
CH[2:0]	针对 ADC 转换的电池选择		6 种 ADC 模式中的总转换时间										
		CH	27kHz	14kHz	7kHz	3kHz	2kHz	26Hz					
		000	所有电池	1.1ms	1.3ms	2.3ms	3.0ms	4.4ms					
		001	电池 1 和电池 7	201μs	230μs	405μs	501μs	754μs					
		010	电池 2 和电池 8										
		011	电池 3 和电池 9										
		100	电池 4 和电池 10										
		101	电池 5 和电池 11										
		110	电池 6 和电池 12										
PUP	用于导线开路转换的上拉 / 下拉电流	PUP											
		0	下拉电流										
		1	上拉电流										
ST[1:0]	自测试模式选择		自测试转换结果										
		ST	27kHz	14kHz	7kHz	3kHz	2kHz	26Hz					
		01	自测试 1	0x9565	0x9553	0x9555	0x9555	0x9555					
		10	自测试 2	0x6A9A	0x6AAC	0x6AAA	0x6AAA	0x6AAA					
CHG[2:0]	针对 ADC 转换的 GPIO 选择		6 种 ADC 模式中的总转换时间										
		CHG	27kHz	14kHz	7kHz	3kHz	2kHz	26Hz					
		000	GPIO 1-5，第二基准	1.1ms	1.3ms	2.3ms	3.0ms	4.4ms					
		001	GPIO 1	201μs	230μs	405μs	501μs	754μs					
		010	GPIO 2										
		011	GPIO 3										
		100	GPIO 4										
		101	GPIO 5										
		110	第二基准										
CHST[2:0]*	状态组选择		6 种 ADC 模式中的总转换时间										
		CHST	27kHz	14kHz	7kHz	3kHz	2kHz	26Hz					
		000	SOC, ITMP, VA, VD	748μs	865μs	1.6ms	2.0ms	3.0ms					
		001	SOC	201μs	230μs	405μs	501μs	754μs					
		010	ITMP										
		011	VA										
		100	VD										

*注：用于 ADSTAT 命令中的 CHST 的有效选项为 0-4。如果 CHST 在 ADSTAT 命令中被设定为 5/6，则 LTC6804 将其看作是具有 CHG = 5/6 的 ADAX 命令。

工作原理

表 36：配置寄存器组

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CFGRO	RD/WR	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	REFON	SWTRD	ADCOPT
CFGR1	RD/WR	VUV[7]	VUV[6]	VUV[5]	VUV[4]	VUV[3]	VUV[2]	VUV[1]	VUV[0]
CFGR2	RD/WR	VOV[3]	VOV[2]	VOV[1]	VOV[0]	VUV[11]	VUV[10]	VUV[9]	VUV[8]
CFGR3	RD/WR	VOV[11]	VOV[10]	VOV[9]	VOV[8]	VOV[7]	VOV[6]	VOV[5]	VOV[4]
CFGR4	RD/WR	DCC8	DCC7	DCC6	DCC5	DCC4	DCC3	DCC2	DCC1
CFGR5	RD/WR	DCTO[3]	DCTO[2]	DCTO[1]	DCTO[0]	DCC12	DCC11	DCC10	DCC9

表 37：电池电压寄存器组 A

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CVAR0	RD	C1V[7]	C1V[6]	C1V[5]	C1V[4]	C1V[3]	C1V[2]	C1V[1]	C1V[0]
CVAR1	RD	C1V[15]	C1V[14]	C1V[5]	C1V[12]	C1V[11]	C1V[10]	C1V[9]	C1V[8]
CVAR2	RD	C2V[7]	C2V[6]	C2V[5]	C2V[4]	C2V[3]	C2V[2]	C2V[1]	C2V[0]
CVAR3	RD	C2V[15]	C2V[14]	C2V[13]	C2V[12]	C2V[11]	C2V[10]	C2V[9]	C2V[8]
CVAR4	RD	C3V[7]	C3V[6]	C3V[5]	C3V[4]	C3V[3]	C3V[2]	C3V[1]	C3V[0]
CVAR5	RD	C3V[15]	C3V[14]	C3V[13]	C3V[12]	C3V[11]	C3V[10]	C3V[9]	C3V[8]

表 38：电池电压寄存器组 B

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CVBR0	RD	C4V[7]	C4V[6]	C4V[5]	C4V[4]	C4V[3]	C4V[2]	C4V[1]	C4V[0]
CVBR1	RD	C4V[15]	C4V[14]	C4V[13]	C4V[12]	C4V[11]	C4V[10]	C4V[9]	C4V[8]
CVBR2	RD	C5V[7]	C5V[6]	C5V[5]	C5V[4]	C5V[3]	C5V[2]	C5V[1]	C5V[0]
CVBR3	RD	C5V[15]	C5V[14]	C5V[13]	C5V[12]	C5V[11]	C5V[10]	C5V[9]	C5V[8]
CVBR4	RD	C6V[7]	C6V[6]	C6V[5]	C6V[4]	C6V[3]	C6V[2]	C6V[1]	C6V[0]
CVBR5	RD	C6V[15]	C6V[14]	C6V[13]	C6V[12]	C6V[11]	C6V[10]	C6V[9]	C6V[8]

表 39：电池电压寄存器组 C

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CVCR0	RD	C7V[7]	C7V[6]	C7V[5]	C7V[4]	C7V[3]	C7V[2]	C7V[1]	C7V[0]
CVCR1	RD	C7V[15]	C7V[14]	C7V[13]	C7V[12]	C7V[11]	C7V[10]	C7V[9]	C7V[8]
CVCR2	RD	C8V[7]	C8V[6]	C8V[5]	C8V[4]	C8V[3]	C8V[2]	C8V[1]	C8V[0]
CVCR3	RD	C8V[15]	C8V[14]	C8V[13]	C8V[12]	C8V[11]	C8V[10]	C8V[9]	C8V[8]
CVCR4	RD	C9V[7]	C9V[6]	C9V[5]	C9V[4]	C9V[3]	C9V[2]	C9V[1]	C9V[0]
CVCR5	RD	C9V[15]	C9V[14]	C9V[13]	C9V[12]	C9V[11]	C9V[10]	C9V[9]	C9V[8]

表 40：电池电压寄存器组 D

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CVDR0	RD	C10V[7]	C10V[6]	C10V[5]	C10V[4]	C10V[3]	C10V[2]	C10V[1]	C10V[0]
CVDR1	RD	C10V[15]	C10V[14]	C10V[13]	C10V[12]	C10V[11]	C10V[10]	C10V[9]	C10V[8]
CVDR2	RD	C11V[7]	C11V[6]	C11V[5]	C11V[4]	C11V[3]	C11V[2]	C11V[1]	C11V[0]
CVDR3	RD	C11V[15]	C11V[14]	C11V[13]	C11V[12]	C11V[11]	C11V[10]	C11V[9]	C11V[8]
CVDR4	RD	C12V[7]	C12V[6]	C12V[5]	C12V[4]	C12V[3]	C12V[2]	C12V[1]	C12V[0]
CVDR5	RD	C12V[15]	C12V[14]	C12V[13]	C12V[12]	C12V[11]	C12V[10]	C12V[9]	C12V[8]

680412fa

工作原理

表 41：辅助寄存器组 A

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
AVAR0	RD	G1V[7]	G1V[6]	G1V[5]	G1V[4]	G1V[3]	G1V[2]	G1V[1]	G1V[0]
AVAR1	RD	G1V[15]	G1V[14]	G1V[13]	G1V[12]	G1V[11]	G1V[10]	G1V[9]	G1V[8]
AVAR2	RD	G2V[7]	G2V[6]	G2V[5]	G2V[4]	G2V[3]	G2V[2]	G2V[1]	G2V[0]
AVAR3	RD	G2V[15]	G2V[14]	G2V[13]	G2V[12]	G2V[11]	G2V[10]	G2V[9]	G2V[8]
AVAR4	RD	G3V[7]	G3V[6]	G3V[5]	G3V[4]	G3V[3]	G3V[2]	G3V[1]	G3V[0]
AVAR5	RD	G3V[15]	G3V[14]	G3V[13]	G3V[12]	G3V[11]	G3V[10]	G3V[9]	G3V[8]

表 42：辅助寄存器组 B

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
AVBR0	RD	G4V[7]	G4V[6]	G4V[5]	G4V[4]	G4V[3]	G4V[2]	G4V[1]	G4V[0]
AVBR1	RD	G4V[15]	G4V[14]	G4V[13]	G4V[12]	G4V[11]	G4V[10]	G4V[9]	G4V[8]
AVBR2	RD	G5V[7]	G5V[6]	G5V[5]	G5V[4]	G5V[3]	G5V[2]	G5V[1]	G5V[0]
AVBR3	RD	G5V[15]	G5V[14]	G5V[13]	G5V[12]	G5V[11]	G5V[10]	G5V[9]	G5V[8]
AVBR4	RD	REF[7]	REF[6]	REF[5]	REF[4]	REF[3]	REF[2]	REF[1]	REF[0]
AVBR5	RD	REF[15]	REF[14]	REF[13]	REF[12]	REF[11]	REF[10]	REF[9]	REF[8]

表 43：状态寄存器组 A

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
STAR0	RD	SOC[7]	SOC[6]	SOC[5]	SOC[4]	SOC[3]	SOC[2]	SOC[1]	SOC[0]
STAR1	RD	SOC[15]	SOC[14]	SOC[13]	SOC[12]	SOC[11]	SOC[10]	SOC[9]	SOC[8]
STAR2	RD	ITMP[7]	ITMP[6]	ITMP[5]	ITMP[4]	ITMP[3]	ITMP[2]	ITMP[1]	ITMP[0]
STAR3	RD	ITMP[15]	ITMP[14]	ITMP[13]	ITMP[12]	ITMP[11]	ITMP[10]	ITMP[9]	ITMP[8]
STAR4	RD	VA[7]	VA[6]	VA[5]	VA[4]	VA[3]	VA[2]	VA[1]	VA[0]
STAR5	RD	VA[15]	VA[14]	VA[13]	VA[12]	VA[11]	VA[10]	VA[9]	VA[8]

表 44：状态寄存器组 B

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
STBR0	RD	VD[7]	VD[6]	VD[5]	VD[4]	VD[3]	VD[2]	VD[1]	VD[0]
STBR1	RD	VD[15]	VD[14]	VD[13]	VD[12]	VD[11]	VD[10]	VD[9]	VD[8]
STBR2	RD	C40V	C4UV	C30V	C3UV	C20V	C2UV	C10V	C1UV
STBR3	RD	C80V	C8UV	C70V	C7UV	C60V	C6UV	C50V	C5UV
STBR4	RD	C120V	C12UV	C110V	C11UV	C100V	C10UV	C90V	C9UV
STBR5	RD	REV[3]	REV[2]	REV[1]	REV[0]	RSVD	RSVD	MUXFAIL	THSD

表 45：COMM 寄存器组

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
COMM0	RD/WR	ICOM0[3]	ICOM0[2]	ICOM0[1]	ICOM0[0]	D0[7]	D0[6]	D0[5]	D0[4]
COMM1	RD/WR	D0[3]	D0[2]	D0[1]	D0[0]	FCOM0[3]	FCOM0[2]	FCOM0[1]	FCOM0[0]
COMM2	RD/WR	ICOM1[3]	ICOM1[2]	ICOM1[1]	ICOM1[0]	D1[7]	D1[6]	D1[5]	D1[4]
COMM3	RD/WR	D1[3]	D1[2]	D1[1]	D1[0]	FCOM1[3]	FCOM1[2]	FCOM1[1]	FCOM1[0]
COMM4	RD/WR	ICOM2[3]	ICOM2[2]	ICOM2[1]	ICOM2[0]	D2[7]	D2[6]	D2[5]	D2[4]
COMM5	RD/WR	D2[3]	D2[2]	D2[1]	D2[0]	FCOM2[3]	FCOM2[2]	FCOM2[1]	FCOM2[0]

680412fa

工作原理

表 46：存储位描述

名称	描述	数值
GPIOx	GPIOx 引脚控制	写 : 0 -> GPIOx 引脚下拉电路导通 ; 1 -> GPIOx 引脚下拉电路关断 读 : 0 -> GPIOx 引脚处于逻辑 “0” ; 1 -> GPIOx 引脚处于逻辑 “1”
REFON	基准上电	1 -> 基准保持上电状态直到看门狗超时为止 0 -> 基准在转换操作之后关断
SWTRD	SWTEN 引脚状态 (只读)	1 -> SWTEN 引脚处于逻辑 “1” 0 -> SWTEN 引脚处于逻辑 “0”
ADCOPT	ADC 模式选项位	ADCOPT : 0 -> 利用 ADC 转换命令中的 MD[1:0] 位选择 27kHz、7kHz 或 26Hz 模式。 1 -> 利用 ADC 转换命令中的 MD[1:0] 位选择 14kHz、3kHz 或 2kHz 模式。
VUV	欠压比较电压 *	比较电压 = (VUV + 1) • 16 • 100µV 默认 : VUV = 0x000
VOV	过压比较电压 *	比较电压 = VOV • 16 • 100µV 默认 : VOV = 0x000
DCC[x]	对电池 x 进行放电	x = 1 至 12 1 -> 接通用于电池 x 的短路开关 0 -> 断开用于电池 x 的短路开关 (默认)
DCTO	放电超时值	DCTO (写) 0 1 2 3 4 5 6 7 8 9 A B C D E F 时间 (分钟) 停用 0.5 1 2 3 4 5 10 15 20 30 40 60 75 90 120 DCTO (读) 0 1 2 3 4 5 6 7 8 9 A B C D E F 剩馀时间 (分钟) 或超时 0.5 至 1 2 3 4 至 5 10 至 15 20 至 30 40 至 60 60 至 75 75 至 90 90 至 120
CxV	电池 x 电压 *	x = 1 至 12 电池 x 的 16 位 ADC 测量值 电池 x 的电池电压 = CxV • 100µV 在上电时和清除命令之后，CxV 复位至 0xFFFF
GxV	GPIO x 电压 *	x = 1 至 5 GPIOx 的 16 位 ADC 测量值 GPIOx 的电压 = GxV • 100µV 在上电时和清除命令之后，GxV 复位至 0xFFFF
REF	第二基准电压 *	第二基准的 16 位 ADC 测量值 第二基准的电压 = REF • 100µV 标准范围在 2.980V 至 3.020V 之内
SOC	电池测量的总和 *	所有电池电压之总和的 16 位 ADC 测量值 所有电池电压的总和 = SOC • 100µV • 20
ITMP	内部芯片温度 *	内部芯片温度的 16 位 ADC 测量值 温度测量电压 = ITMP • 100µV / 7.5mV/°C – 273°C
VA	模拟电源电压 *	模拟电源电压的 16 位 ADC 测量值 模拟电源电压 = VA • 100µV 标准范围在 4.5V 至 5.5V 之内
VD	数字电源电压 *	数字电源电压的 16 位 ADC 测量值 数字电源电压 = VD • 100µV 标准范围在 2.7V 至 3.6V 之内
CxOV	电池 x 过压标记	x = 1 至 12 将电池电压与 VOV 比较电压进行对比 0 -> 电池 x 未做过压情况标记。1 -> 电池 x 被做了标记
CxUV	电池 x 欠压标记	x = 1 至 12 将电池电压与 VUV 比较电压进行对比 0 -> 电池 x 未做欠压情况标记。1 -> 电池 x 被做了标记
REV	版本代码	器件版本代码
RSVD	保留位	读 : 回读值始终为 0

工作原理

表 46：存储位描述

名称	描述	数值					
MUXFAIL	多路复用器自测试结果	读：0 -> 多路复用器通过了自测试 1 -> 多路复用器未能通过自测试					
THSD	热停机状态	读：0 -> 热停机并未发生 1 -> 热停机已经发生 当读到状态寄存器组 B 时 THSD 位被清零					
ICOMn	初始通信控制位	写	I2C	0110	0001	0000	0111
				START	STOP	BLANK	NO TRANSMIT
			SPI	1000	1001	1111	
				CSB 为低电平	CSB 为高电平	NO TRANSMIT	
		读	I2C	0110	0001	0000	0111
				START (从主控器)	STOP (从主控器)	SDA 为低电平 (在字节之间)	SDA 为高电平 (在字节之间)
			SPI			0111	
Dn	I ² C/SPI 通信数据字节	传输至 I ² C/SPI 从属器件的数据，或者从 I ² C/SPI 从属器件接收的数据					
FCOMn	最终通信控制位	写	I2C	0000	1000	1001	
				主控器肯定确认 (ACK)	主控器否定确认 (NACK)	主控器 NACK + STOP	
			SPI	X000		1001	
				CSB 为低电平		CSB 为高电平	
		读	I2C	0000	0111	1111	0001
				ACK (来自主控器)	ACK (来自受控器)	NACK (来自受控器)	ACK (来自受控器) + STOP (来自主控器)
			SPI			1111	NACK (来自受控器) + STOP (来自主控器)

*电压方程采用寄存器的十进制数值，对于 12 位为 0 至 4095，对于 16 位为 0 至 65535。

编程实例

下面的例子采用了一种 3 个 LTC6804-1 器件堆迭的配置：S1、S2、S3。器件 S1 上的端口 A 被配置为 SPI 模式 (ISOMD 引脚为低电平)。器件 S2 和 S3 上的端口 A 被配置为 isoSPI 模式 (ISOMD 引脚为高电平)。S1 上的端口 B 连接至 S2 上的端口 A。S2 上的端口 B 连接至 S3 上的端口 A。微控制器通过 S1 上的端口 A 与堆栈进行通信。

唤醒串行接口

- 发送一个虚字节。CSB 和 SCK 上的动作将唤醒器件 S1 上的串行接口。
- 等待 $3 \cdot t_{WAKE}$ 的时间以给所有的器件 (S1、S2 和 S3) 上电。

在大型堆栈中，有些器件在唤醒之后可能会变至 IDLE 状态，对此可实施步骤 3 和 4：

- 发送第二个虚字节。

4. 等待 $3 \cdot t_{READY}$ 的时间。

5. 发送命令。

写配置寄存器

- 把 CSB 拉至低电平
- 发送 WRCFG 命令 (0x00 0x01) 及其 PEC (0x3D 0x6E)
- 发送器件 S3 的 CFGR0 字节，然后是 CFGR1(S3)，... CFGR5(S3)，CFGR0(S3) 至 CFGR5(S3) 的 PEC
- 发送器件 S2 的 CFGR0 字节，而后是 CFGR1(S2)，... CFGR5(S2)，CFGR0(S2) 至 CFGR5(S2) 的 PEC
- 发送器件 S1 的 CFGR0 字节，接著是 CFGR1(S1)，... CFGR5(S1)，CFGR0(S1) 至 CFGR5(S1) 的 PEC
- 把 CSB 拉至高电平，数据在 CSB 的上升沿上被锁定至所有的器件中

工作原理

针对上述序列的串行接口时间计算：

菊花链式堆栈中的 LTC6804-1 数目 = n

序列中的字节数目 (B) :

命令 : 2 个 (命令字节) + 2 个 (命令 PEC) = 4 个

数据 : 每个 LTC6804 6 个 (数据字节) + 2 个 (数据 PEC)
= 每个器件 8 个字节

$$B = 4 + 8 \cdot n$$

每个位的串行端口频率 = F

$$\text{时间} = (1/F) \cdot B \cdot 8 \text{ 位 / 字节} = (1/F) \cdot [4 + 8 \cdot n] \cdot 8$$

对于上述 3 个 LTC6804 堆迭实例的时间 (采用 1MHz 串行端口) = $(1/1\text{e}6) \cdot (4 + 8 \cdot 3) \cdot 8 = 224\mu\text{s}$

注：该时间对于所有的写命令和读命令保持相同。

读电池寄存器组 A

1. 把 CSB 拉至低电平
2. 发送 RDCVA 命令 (0x00 0x04) 及其 PEC (0x07 0xC2)
3. 读取器件 S1 的 CVAR0 字节，然后是 CVAR1(S1) , ... CVAR5(S1) , CVAR0(S1) 至 CVAR5(S1) 的 PEC
4. 读取器件 S2 的 CVAR0 字节，而后是 CVAR1(S2) , ... CVAR5(S2) , CVAR0(S2) 至 CVAR5(S2) 的 PEC
5. 读取器件 S3 的 CVAR0 字节，接著是 CVAR1(S3) , ... CVAR5(S3) , CVAR0(S3) 至 CVAR5(S3) 的 PEC
6. 把 CSB 拉至高电平

启动电池电压 ADC 转换

(所有电池，标准模式，且允许放电) 和轮询状态

1. 把 CSB 拉至低电平
2. 发送具有 MD[1:0] = 10 和 DCP = 1 的 ADCV 命令 (即 0x03 0x70) 及其 PEC (0xAF 0x42)
3. 把 CSB 拉至高电平

清除电池电压寄存器

1. 把 CSB 拉至低电平
2. 发送 CLRCELL 命令 (0x07 0x11) 及其 PEC (0xC9 0xC0)
3. 把 CSB 拉至高电平

轮询 ADC 状态

(并行配置和 ISOMD = 0)

该实例采用了一个具有地址 A [3:0] = 0011 和 ISOMD = 0 的被寻址 LTC6804-2

1. 把 CSB 拉至低电平
2. 发送 PLADC 命令 (0x9F 0x14) 及其 PEC (0x1C 0x48)
3. 如果 LTC6804-2 处于工作状态，则 SDO 输出被拉至低电平。主机需要在 SCK 上发送时钟，以便利用被寻址的器件对轮询状态进行更新。
4. 当 LTC6804-2 完成转换操作时 SDO 输出为高电平
5. 把 CSB 拉至高电平以退出轮询

与一个连接至 LTC6804 的 I²C 受控器通信

通过连接至 GPIO4(SDA) 和 GPIO5(SCL)，LTC6804 可支持 I²C 从属器件。该功能的一种有价值的用途是可采用图 25 所示的连接将生产校准常数或其他信息存储在一个小的串行 EEPROM 中。

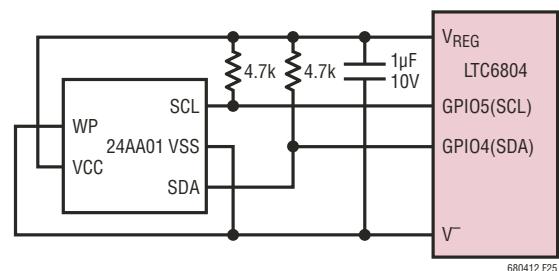


图 25：将 I²C EEPROM 连接至 LTC6804 GPIO 引脚

工作原理

该例采用独立 LTC6804-1 将一个数据字节写至一个 I²C EEPROM。LTC6804 将发送三个数据字节至 I²C 从属器件。发送的数据将为 B0 = 0xA0 (EEPROM 地址) , B1 = 0x01 (写命令) 和 B2 = 0xAA (即将存储在 EEPROM 中的数据)。三个字节将以下列格式传输至 I²C 从属器件：

START– B0– NACK– B1– NACK– B2– NACK– STOP

1. 采用 WRCOMM 命令将数据写至 COMM 寄存器

a. 把 CSB 拉至低电平

b. 发送 WRCOMM 命令 (0x07 0x21) 及其 PEC (0x24 0xB2)

c. 发送

COMM0 = 0x6A , COMM1 = 0x08 ([START] [B0
[NACK]) ,

COMM2 = 0x00 , COMM3 = 0x18 ([BLANK] [B1]
[NACK]) ,

COMM4 = 0x0A , COMM5 = 0xA9 ([BLANK] [B2]
[NACK+STOP])

和 PEC = 0x6D 0xFB (对于上述数据)

d. 把 CSB 拉至高电平

2. 采用 STCOMM 命令将 3 个数据字节发送至 I²C 从属器件

a. 把 CSB 拉至低电平

b. 发送 STCOMM 命令 (0x07 0x23) 及其 PEC (0xB9 0xE4)

c. 在 SCK 上发送 72 个时钟周期

d. 把 CSB 拉至高电平

3. 在 STCOMM 命令期间传输至受控器的数据被存储在 COMM 寄存器中。采用 RDCOMM 命令以取回数据

a. 把 CSB 拉至低电平

b. 发送 RDCOMM 命令 (0x07 0x22) 及其 PEC (0x32 0xD6)

c. 读取 COMM0-COMM5 和 6 个数据字节的 PEC

假设受控器确认了所有的 3 个数据字节，则该例中的回读数据应该是：

COMM0 = 0x6A , COMM1 = 0x07 , COMM2 = 0x70 ,
COMM3 = 0x17 , COMM4 = 0x7A , COMM5 =
0xA1 , PEC = 0xD0 0xDE

d. 把 CSB 拉至高电平

注：如果受控器回送数据，则该数据将被置于 COMM0-COMM5 中。

上例中，在 STCOMM 命令期间 I²C 主控器的 GPIO5 (SCL) 和 GPIO4 (SDA) 端口上 72 个时钟周期内的活动情况示于图 26。

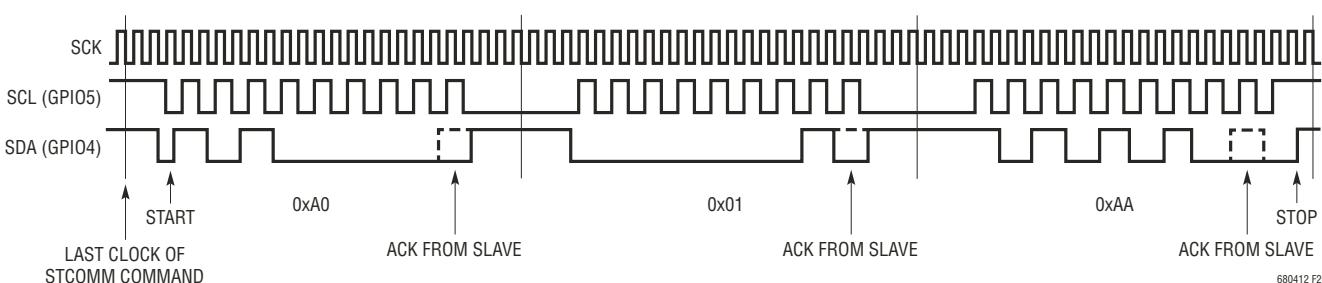


图 26 : LTC6804 I²C 通信实例

680412fa

工作原理

与一个连接至 LTC6804 的 SPI 受控器通信

该例采用了单个 LTC6804-1 器件，它具有一个通过 GPIO3 (CSBM)、GPIO4 (SDOM) 和 GPIO5 (SCKM) 与其相连的 SPI 器件。在此实例中，LTC6804 器件采用下面的格式将 3 个数据字节 B0 = 0x55、B1 = 0xAA 和 B2 = 0xCC 发送至 SPI 从属器件：CSB 为低电平 – B0 – B1 – B2 – CSB 为高电平

1. 采用 WRCOMM 命令将数据写至 COMM 寄存器
 - a. 把 CSB 拉至低电平
 - b. 发送 WRCOMM 命令 (0x07 0x21) 及其 PEC (0x24 0xB2)
 - c. 发送

$\text{COMM0} = 0x85$, $\text{COMM1} = 0x50$ ([CSBM low]
[B0] [CSBM low]),

$\text{COMM2} = 0x8A$, $\text{COMM3} = 0xA0$ ([CSBM low]
[B1] [CSBM low]),

$\text{COMM4} = 0x8C$, $\text{COMM5} = 0xC9$ ([CSBM low]
[B2] [CSBM high])

和 PEC = 0x89 0xA4 (对于上述数据)。
 - d. 把 CSB 拉至高电平
2. 采用 STCOMM 命令将 3 个数据字节发送至 SPI 从属器件
 - a. 把 CSB 拉至低电平

- b. 发送 STCOMM 命令 (0x07 0x23) 及其 PEC (0xB9 0xE4)

- c. 在 SCK 上发送 72 个时钟周期

- d. 把 CSB 拉至高电平

3. 在 STCOMM 命令期间传输至受控器的数据被存储在 COMM 寄存器中。采用 RDCOMM 命令以取回数据

- a. 把 CSB 拉至低电平

- b. 发送 RDCOMM 命令 (0x07 0x22) 及其 PEC (0x32 0xD6)

- c. 读取 COMM0-COMM5 和 6 个数据字节的 PEC。该例中的回读数据应该是：

$\text{COMM0} = 0x755F$, $\text{COMM1} = 0x7AAF$, $\text{COMM2} = 0x7CCF$, PEC = 0xF2BA

- d. 把 CSB 拉至高电平

注：如果受控器回送数据，则该数据将被置于 COMM0-COMM5 中。

上例中，在 STCOMM 命令期间 SPI 主控器的 GPIO3 (CSBM)、GPIO5 (SCKM) 和 GPIO4 (SDOM) 端口上 72 个时钟周期内的活动情况示于图 27。

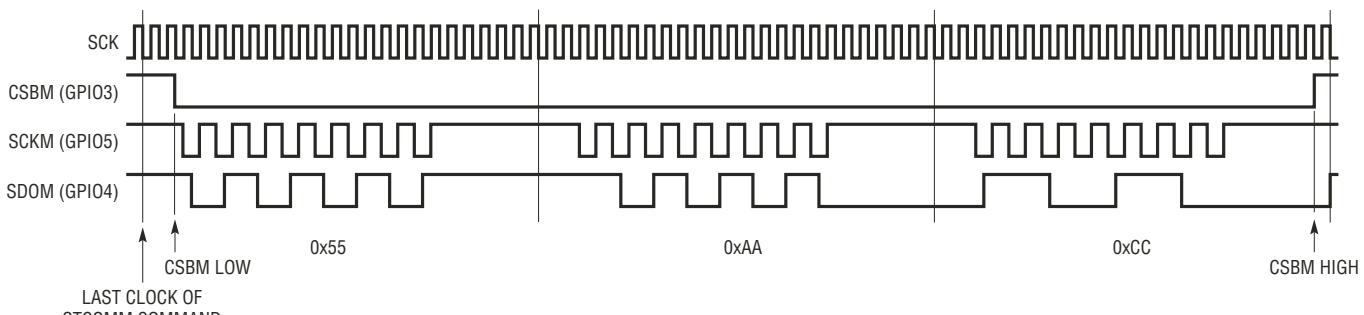


图 27 : LTC6804 SPI 通信实例

680412 F27

应用信息

简单的线性稳压器

LTC6804 从 V_{REG} 引脚吸取其所需的大部分功率。应给 V_{REG} 施加 $5V \pm 0.5V$ 的电压。一个稳压的 DC/DC 转换器能够直接给 V_{REG} 供电，或者，也可以采用 DRIVE 引脚和少量附加的外部组件形成一个分立式稳压器。当运行时，DRIVE 输出引脚提供一个低电流 $5.6V$ 输出，该输出可采用一个分立的 NPN 晶体管进行缓冲，如图 28 所示。NPN 的集电极电源可以取自任何比 V^- 高 $6V$ 或更多的电位，包括被监视的电池或一个未经调节的转换器电源。集电极电源连接建议使用一个 $100\Omega/100nF$ RC 去耦网络，以保护 NPN 免遭瞬变的损坏。NPN 的发射极应采用一个 $1\mu F$ 电容器进行旁路。应避免采用较大的电容器数值，因为这会增加 LTC6804 的唤醒时间。必需对 NPN 的热特性稍加关注，因为当采用一个高集电极电压时会产生大量的热量。示出的 CZT5551 是一款可提供良好设计裕量的 SOT-223 封装器件。

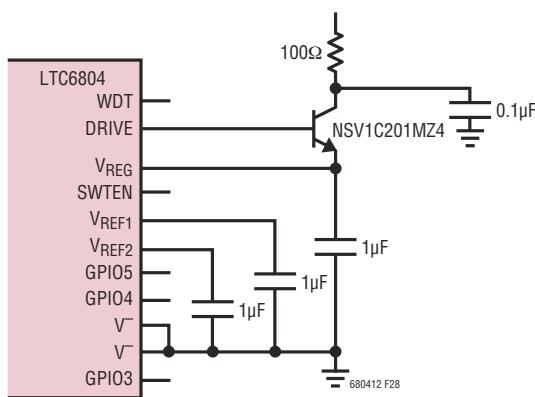


图 28：采用 NPN 传输晶体管的简单 V_{REG} 电源

改善的稳压器电源效率

为了最大限度地降低 LTC6804 中的功耗， V^+ 引脚上的设计吸收电流非常小 ($500\mu A$)。 V^+ 引脚上的电压必须至少与顶端电池一样高，以提供准确的测量。 V^+ 和 V_{REG} 引脚可以不通电以提供一种电池耗电异常低的停机模式。在许多应用中， V^+ 将通过一个去耦 RC 永久地连接至顶端电池电位，以提供针对瞬变的保护作用 (建议采用 $100\Omega/100nF$)。

如果想在采用电池组供电的情况下获得更好的运行效率，可以使用一个降压转换器 (而不是 NPN 传输晶体管) 来给 V_{REG} 供电。适合于此的一款理想电路基于 LT3990，如图 29 所示。应采用一个与输入相串联的 $1k$ 电阻器以防止浪涌电流 (当与电池组相连时) 和降低传导 EMI。EN/UVLO 引脚应连接至 DRIVE，这样转换器可与 LTC6804 一起处于睡眠模式。LTC6804 看门狗定时器要求 V_{REG} 电源工作到超时状态。因此，如果 EN/UVLO 引脚未连接至 DRIVE，则必须谨慎地允许 LTC6804 先超时，然后再拿掉 V_{REG} 电源；否则 LTC6804 将不会进入睡眠模式。

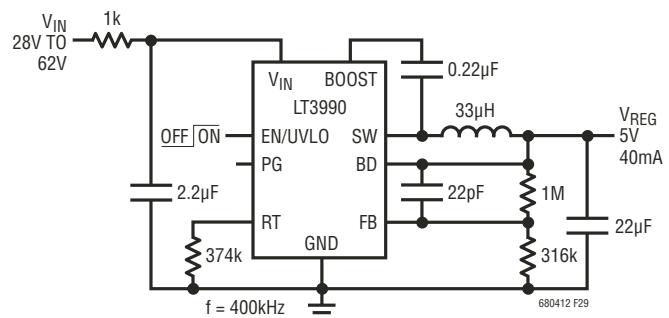


图 29：采用电池组对 V_{REG} 进行高效率供电

应用信息

全隔离式电源

一个简单的 DC/DC 反激式转换器可采用一个远端 12V 电源为 LTC6804 提供隔离式电源，如图 30 所示。该电路与 isoSPI 变压器隔离一起形成了完全浮动的 LTC6804 电路，而且几乎不使用电池电源。除了可减少工作在电池电位的电路数目之外，这样一种配置还能防止电池负载失衡。LTC6804 看门狗定时器要求 V_{REG} 电源超时。因此，必须谨慎地允许 LTC6804 先超时，然后再拿掉 V_{REG} 电源；否则 LTC6804 将不会进入睡眠模式。

读取外部温度探头信息

图 31 示出了用于负温度系数 (NTC) 热敏电阻的典型偏置电路。 $10\text{k}\Omega$ (在 25°C) 是最常用的传感器值，而 $V_{\text{REF}2}$ 输出级专为提供直接给几个此类探头提供偏置所需的电流而设计。偏置电阻器的选择依据是与 NTC 值相对应，这样该电路将在 25°C 时提供 1.5V 电压 ($V_{\text{REF}2}$ 的标称值为 3V)。总电路响应在典型电池温度范围内大约为 $-1\%/\text{ }^\circ\text{C}$ ，如图 31 中的曲线图所示。

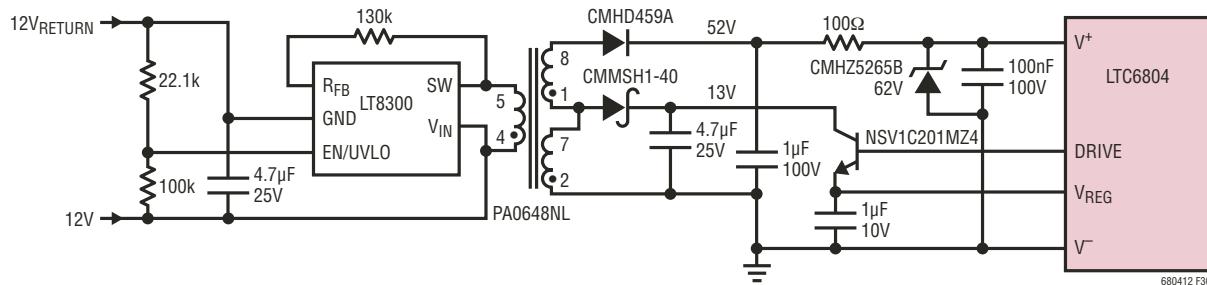


图 30：采用一个远端 12V 电源给 LTC6804 供电

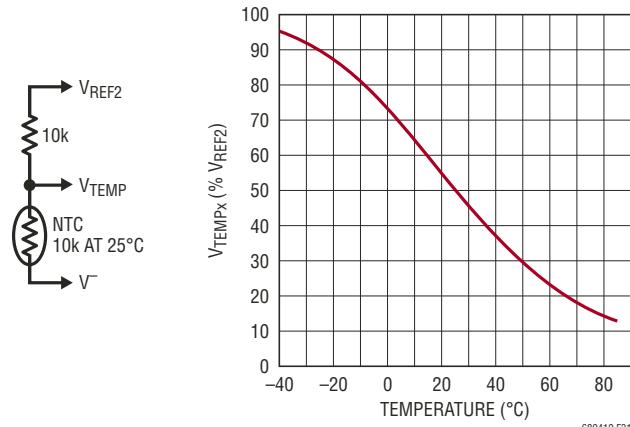


图 31：典型温度探测电路及相关输出

应用信息

增加辅助测量的数目

LTC6804 提供了 5 个 GPIO 引脚，它们均能起一个 ADC 输入的作用。在某些应用中可能需要测量比这更多的信号，因此一种支持更高信号数目的方法是增设一个多路复用 (MUX) 电路，如图 32 所示。该电路可采用 GPIO1 ADC 输入对多达 16 个源信号进行数字化处理，而 MUX 控制则由其他两个被配置为 I²C 端口的 GPIO 线路来提供。缓冲放大器可实现选定信号的快速稳定以增加可用的转换速率。

内部保护功能

LTC6804 拥有各种不同的 ESD 防护措施以确保获得稳健的性能。图 33 中示出了用于说明具体保护结构的等效电路。虽然引脚 43 至 48 对于 “-1” 和 “-2” 器件变种具有不同的功能，但保护结构仍然是相同的。齐纳二极管型抑制器示出了其标称箝位电压，其他的二极管则表现出标准的 PN 结工作特性。

电池和 GPIO 输入的滤波

LTC6804 采用了一个 $\Delta\Sigma$ ADC，该 ADC 具有 $\Delta\Sigma$ 调制器和一个位于其后的 SINC3 有限脉冲响应 (FIR) 数字滤波器。这极大地降低了输入滤波要求。此外，可编程过采样比还使用户能够在测量速度与滤波器截止频率之间确定最佳的折衷方案。即使采用这种高阶低通滤波器，快速瞬态噪声还是会在测量中引起某些残留噪声，特别是在较快的转换模式中。这种噪声可以通过给每个 ADC 输入增设一个 RC 低通去耦滤波器来尽量降低，此方法还有助于抑制具潜在破坏性的高能量瞬变。给 ADC 输入增添约 100Ω 以上的电阻将开始在测量中引起系统误差，这可以通过提高滤波器电容或借助软件和一种校准程序进行数学补偿予以改善。对于需要最高电池电压纹波抑制水平的场合，建议采用接地电容器滤波。该配置具有一个串联电阻和电容器，可将 HF 噪声去耦至 V^- 。在那些噪声不太具有周期性或者使用较高过采样速率的系统中，采用差分电容器滤波器结构就足够了。在该配置

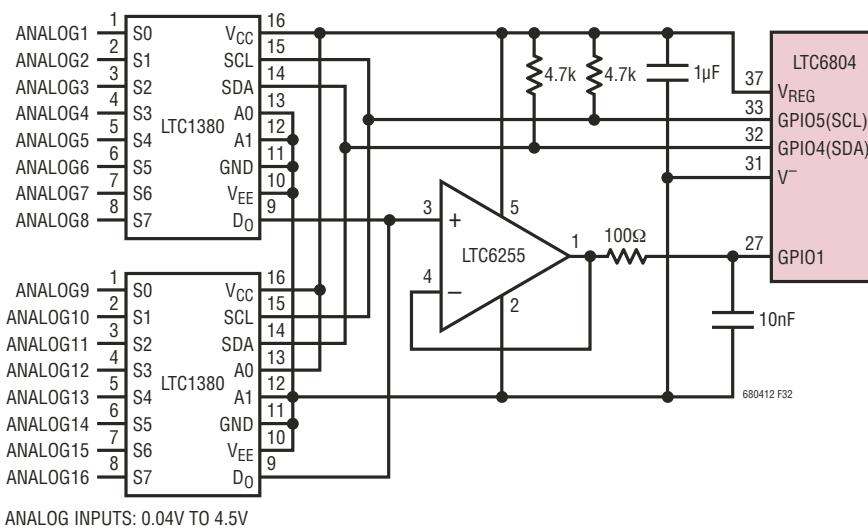


图 32：MUX 电路支持 16 项额外的模拟测量

应用信息

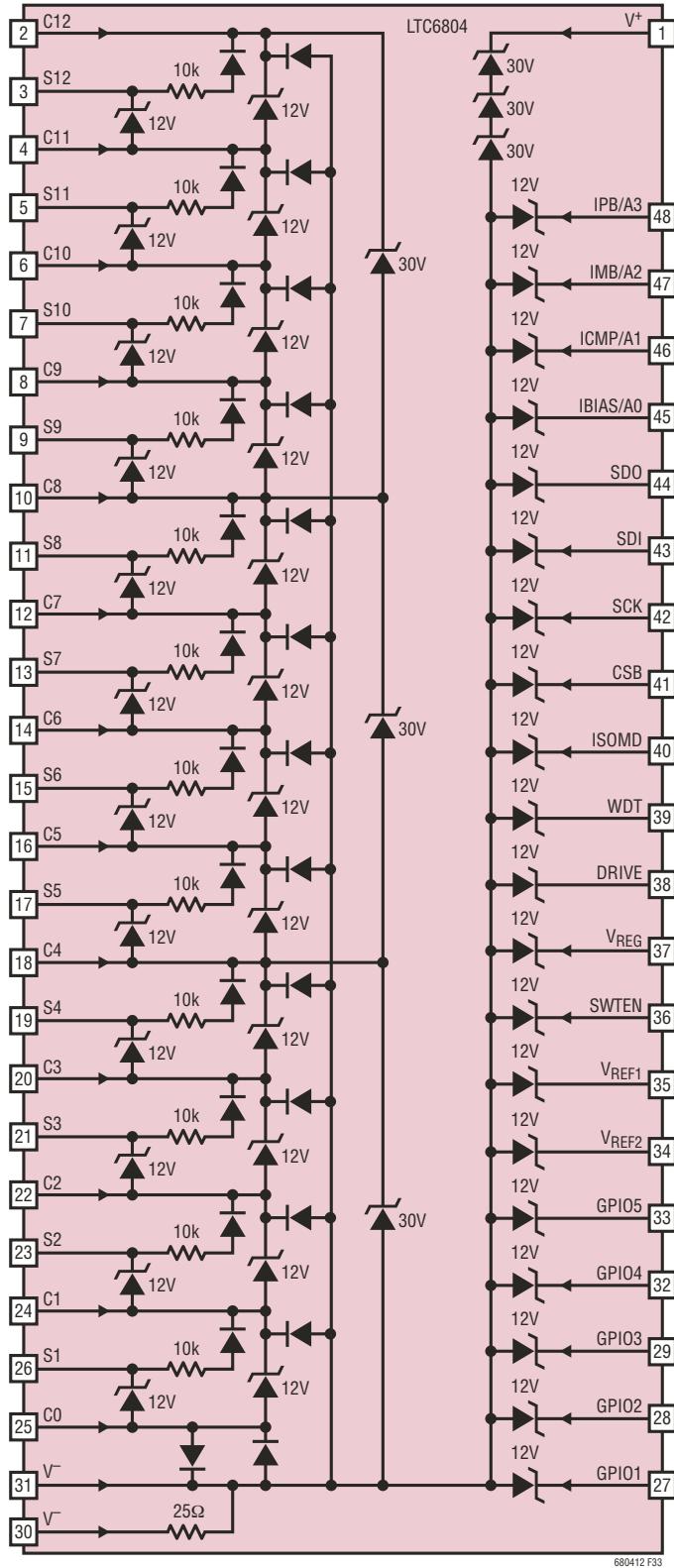


图 33 : LTC6804 的内部 ESD 保护结构

中，每个输入都有串联电阻器，但电容器则连接在相邻的 C 引脚之间。然而，差分电容器节段会相互影响。因此，滤波器响应不太一致并导致低于 RC 预测值的衰减 (差了一个数量级)。请注意，电容器仅承受一个电池的施加电压 (因而尺寸较小和成本较低) 且往往在 IC 上均匀地分布瞬态能量 (从而减少了内部保护结构上的应力事件)。图 34 给出了这两种方法的示意图。基本的 ADC 准确度随 R、C 而改变 (如“典型性能”曲线所示)，但在 $R = 100\Omega$ 和 $C = 10nF$ 时可实现误差的最小化。由于测量均参考于 V^- ，因此 GPIO 引脚将始终采用一种接地电容器配置。

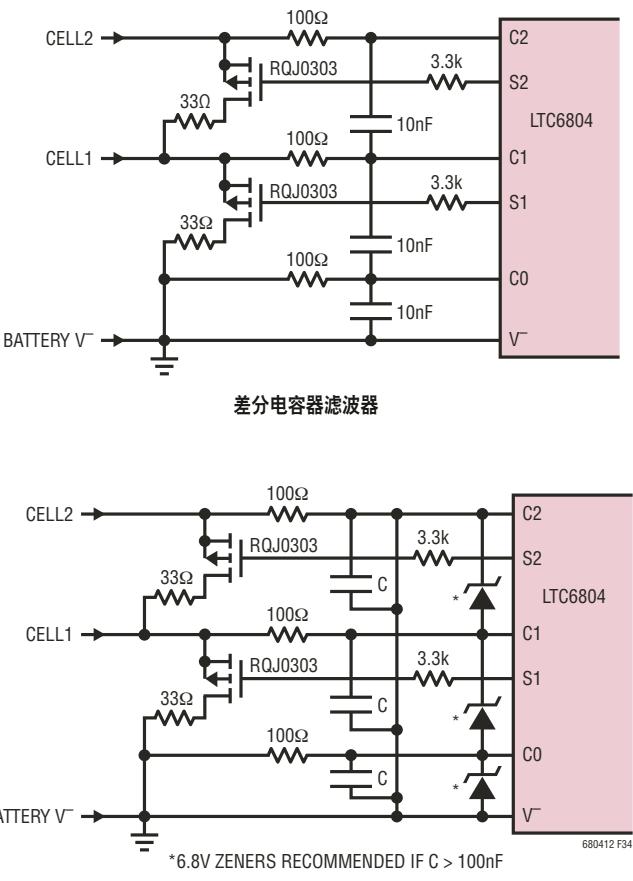


图 34 : 输入滤波器结构配置

应用信息

利用内部 MOSFET 进行电池平衡

S1 至 S12 引脚用于平衡电池单元。如果一串电池中的某节过度充电，则可采用一个 S 输出对这节电池进行放电。每个 S 输出具有一个用于放电的内部 N 沟道 MOSFET。该 NMOS 具有一个 20Ω 的最大导通电阻。应连接一个与 NMOS 相串联的外部电阻器以把热量散逸到 LTC6804 封装的外部，如图 35 所示。仍然可以使用一个 RC 以给电池电压测量增加额外的滤波，但滤波器 R 必须保持很小（通常在 10Ω 左右）以减轻对于编程平衡电流的影响。当采用内部 MOSFET 给电池放电时，应监视芯片温度。见“功率耗散和热停机”部分。

利用外部 MOSFET 进行电池平衡

S 输出包括一个内部上拉 PMOS 晶体管。S 引脚能够充当一个适合于驱动外部 MOSFET 的栅极的数字输出。对于那些需要高电池放电电流的应用，将一个分立型 PMOS 开关器件和合适的放电电阻器连接至电池，并把栅极端子连接至 S 输出引脚，如图 36 所示。图 34 示出了包括 RC 滤波的外部 MOSFET 电路。

表 47：一个具有 $DCP = 0$ 的 ADCV 命令期间的放电控制

	电池测量周期						电池校准周期					
	CELL1/7	CELL2/8	CELL3/9	CELL4/10	CELL5/11	CELL6/12	CELL1/7	CELL2/8	CELL3/9	CELL4/10	CELL5/11	CELL6/12
放电引脚	t_0 至 t_{1M}	t_{1M} 至 t_{2M}	t_{2M} 至 t_{3M}	t_{3M} 至 t_{4M}	t_{4M} 至 t_{5M}	t_{5M} 至 t_{6M}	t_6 至 t_{1C}	t_{1C} 至 t_{2C}	t_{2C} 至 t_{3C}	t_{3C} 至 t_{4C}	t_{4C} 至 t_{5C}	t_{5C} 至 t_{6C}
S1	OFF	OFF	ON	ON	ON	OFF	OFF	OFF	ON	ON	ON	OFF
S2	OFF	OFF	OFF	ON	ON	ON	OFF	OFF	ON	ON	ON	ON
S3	ON	OFF	OFF	OFF	ON	ON	ON	OFF	OFF	OFF	ON	ON
S4	ON	ON	OFF	OFF	OFF	OFF	ON	ON	OFF	OFF	OFF	OFF
S5	ON	ON	ON	OFF	OFF	OFF	ON	ON	ON	OFF	OFF	OFF
S6	OFF	ON	ON	ON	OFF	OFF	OFF	ON	ON	ON	OFF	OFF
S7	OFF	OFF	ON	ON	ON	OFF	OFF	ON	ON	ON	ON	OFF
S8	OFF	OFF	OFF	ON	ON	ON	OFF	OFF	OFF	ON	ON	ON
S9	ON	OFF	OFF	OFF	ON	ON	ON	OFF	OFF	OFF	ON	ON
S10	ON	ON	OFF	OFF	OFF	OFF	ON	ON	OFF	OFF	OFF	OFF
S11	ON	ON	ON	OFF	OFF	OFF	ON	ON	ON	OFF	OFF	OFF
S12	OFF	ON	ON	ON	OFF	OFF	ON	ON	ON	ON	OFF	OFF

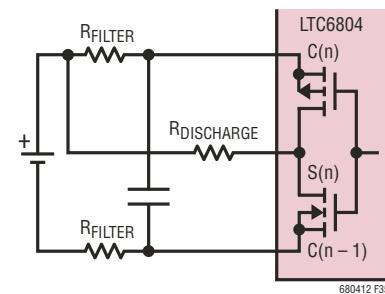


图 35：内部放电电路

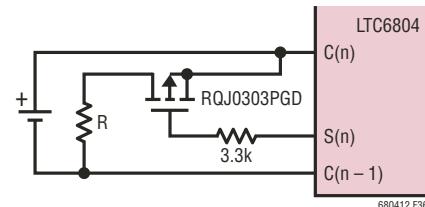


图 36：外部放电电路

电池测量期间的放电控制

如果放电允许 (DCP) 命令位在电池测量命令中为高电平，则 S 引脚放电状态在电池测量期间不改变。然而，倘若 DCP 位为低电平，那么任何处于接通状态的放电都将在对

应用信息

应的电池或相邻的电池处于被测量状态时关断。表 47 说明了在一个具有 $DCP = 0$ 的 ADCV 命令期间的此类情况。在该表中，OFF 表示在该周期中放电被强制关断，即使配置寄存器中的对应 $DCC[x]$ 位为高电平也不例外。ON 意味著假如放电接通，则其将在该周期中保持导通状态。关于 ADCV 命令的定时可参阅图 3。

功率耗散和过热关闭

连接至引脚 S1 至 S12 的内部 MOSFET 可用于对电池进行放电。应采用一个外部电阻器以限制 MOSFET 消耗的功率。MOSFET 中的最大功率耗散受限于 LTC6804 所能容许的热量。过高的热量将导致芯片温度的升高。在芯片温度高达 125°C 的情况下，几乎或完全没有观察到测量准确度的下降。当温度高于 150°C 时有可能出现器件受损，因此建议的最大芯片温度为 125°C 。为了保护 LTC6804 免遭过热的损坏，内置了一个热停机电路。当在电池放电开关中消耗大量的功率时会出现器件过热的情况。每当器件不处于睡眠状态时，热停机电路即被使能（见“操作模式”）。如果器件上的检测温度变至高于约 150°C ，则配置寄存器将被复位至默认状态，从而切断所有的放电开关。当发生了一个热停机时，状态寄存器组 B 中的 THSD 位将走高。这个位将在状态寄存器组 B 的一个读操作之后清零。另外，这个位也可以采用 CLRSTAT 命令来设定。由于热停机会中断正常的操作，因此应采用内部温度监视器以确定器件温度逐渐接近不可接受之水平的时刻。

查验平衡电路的方法

利用电池测量可对放电电路的功能实施最好的检验。图 37 示出了一个采用 LTC6804 电池监视器 IC 的例子。位于电池和放电 MOSFET 源极之间的电阻器会导致电池电压测量值减小。测量值的变化量取决于电阻器阻值和 MOSFET 导通电阻。

下面的算法可与图 37 一起使用：

1. 在没有放电的情况下（所有的 S 输出均关断）测量所有的电池，并且读取和存储测量结果。
2. 接通 S1 和 S7
3. 测量 C1-C0、C7-C6
4. 关断 S1 和 S7
5. 接通 S2 和 S8
6. 测量 C2-C1、C8-C7
7. 关断 S2 和 S8
- ...
14. 接通 S6 和 S12
15. 测量 C6-C5、C12-C11
16. 关断 S6 和 S12
17. 读取电压寄存器组以获得第 2 步至第 16 步的结果。
18. 对比新老读数。每个电池电压读数应减小一个由 R_{B1} 和 R_{B2} 设定的固定百分比（图 37）。精确的减小量取决于电阻器阻值和 MOSFET 特性。

改进型 PEC 计算

PEC 可使用户拥有这样的信心：从 LTC6804 读取的串行数据是有效的且未被任何外部噪声源所损坏。这对于实现可靠通信而言是一项至关重要的特性，而且 LTC6804 要求为所有从 LTC6804 读取的数据和写至 LTC6804 的数据计算一个 PEC。为此需要一种计算 PEC 的有效方法，这一点很重要。下面的编码程序演示了一种由查找表推导的 PEC 计算法的简单实现方案。其具有两个函数，第一个函数 `init_PEC15_Table()` 只应在微控制器启动时调用一次，并预置一个被称为 `pec15Table[]` 的 PEC15 表阵列。该表将在所有未来的 PEC 计算中使用。另外，`pec15()` 表还可以硬编码至微控制器中，而不是在启动时运行 `init_PEC15_Table()` 函数。`pec15()` 函数负责计算 PEC，并将回送用于任何给定长度之字节数组的正确 15 位 PEC。

应用信息

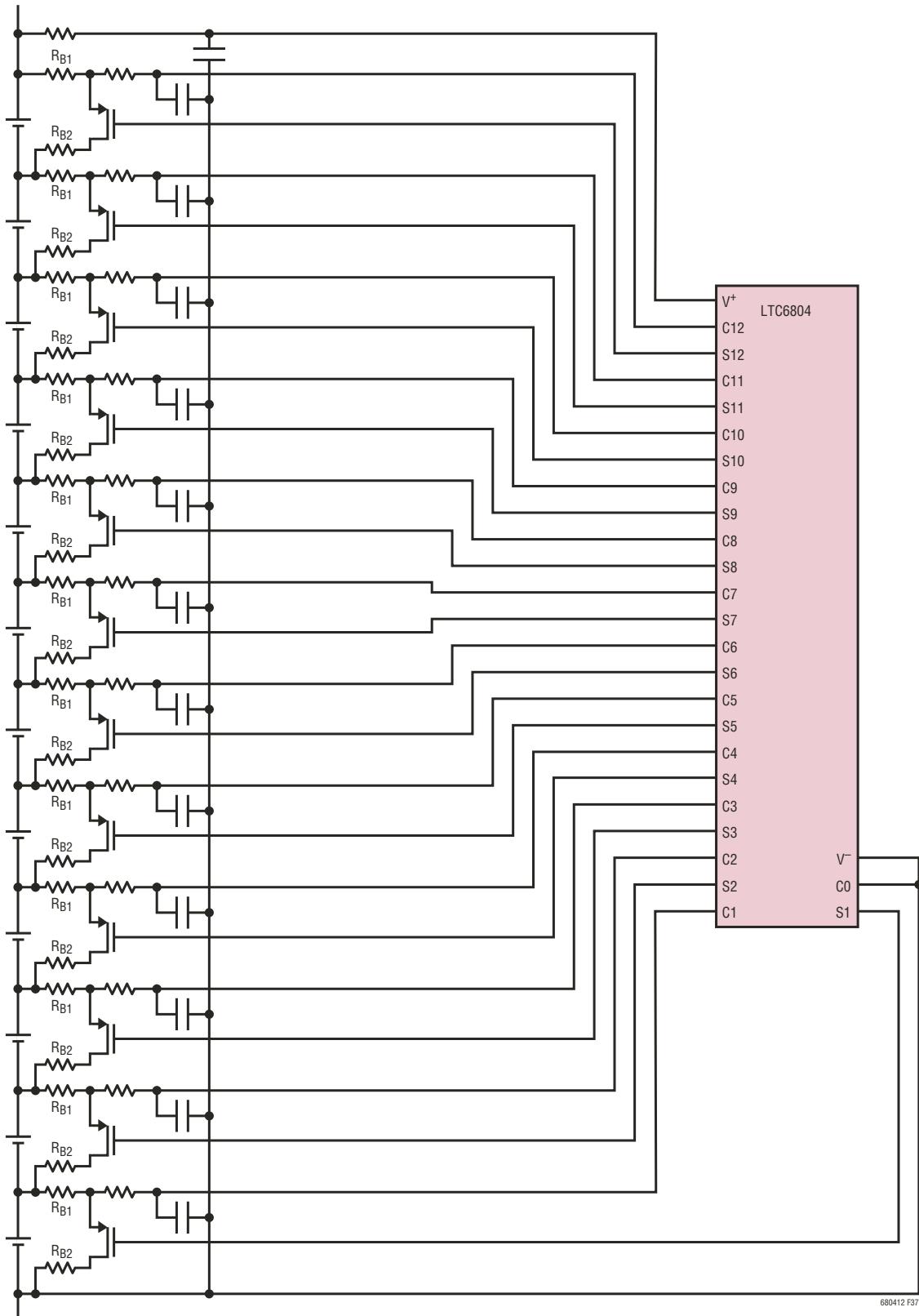


图 37：平衡自测试电路

680412fa

应用信息

```
*****
```

Copyright 2012 Linear Technology Corp. (LTC)

Permission to freely use, copy, modify, and distribute this software for any purpose with or without fee is hereby granted, provided that the above copyright notice and this permission notice appear in all copies:

THIS SOFTWARE IS PROVIDED "AS IS" AND LTC DISCLAIMS ALL WARRANTIES INCLUDING ALL IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS. IN NO EVENT SHALL LTC BE LIABLE FOR ANY SPECIAL, DIRECT, INDIRECT, OR CONSEQUENTIAL DAMAGES OR ANY DAMAGES WHATSOEVER RESULTING FROM ANY USE OF SAME, INCLUDING ANY LOSS OF USE OR DATA OR PROFITS, WHETHER IN AN ACTION OF CONTRACT, NEGLIGENCE OR OTHER TORTIOUS ACTION, ARISING OUT OF OR IN CONNECTION WITH THE USE OR PERFORMANCE OF THIS SOFTWARE.

```
*****
```

```
int16 pec15Table[256];
int16 CRC15_POLY = 0x4599;
void init_PEC15_Table()
{
    for (int i = 0; i < 256; i++)
    {
        remainder = i << 7;
        for (int bit = 8; bit > 0; --bit)
        {
            if (remainder & 0x4000)
            {
                remainder = ((remainder << 1));
                remainder = (remainder ^ CRC15poly);
            }
            else
            {
                remainder = ((remainder << 1));
            }
        }
        pec15Table[i] = remainder&0xFFFF;
    }
}

unsigned int16 pec15 (char *data , int len)
{
    int16 remainder,address;

    remainder = 16;//PEC seed
    for (int i = 0; i < len; i++)
    {
        address = ((remainder >> 7) ^ data[i]) & 0xff;//calculate PEC table address
        remainder = (remainder << 8 ) ^ pec15Table[address];
    }
    return (remainder*2);//The CRC15 has a 0 in the LSB so the final value must be multiplied by 2
}
```

应用信息

利用一个霍尔效应传感器进行电流测量

LTC6804 辅助 ADC 输入 (GPIO 引脚) 可用于任何模拟信号，包括那些来自产生兼容电压的各种有源传感器的信号。有可能适用于电池管理设定的此类实例之一是电池电流的捕获。霍尔传感器广泛地应用于测量大的电池电流，因为该技术提供了一种非接触式的低功耗解决方案。图 38 给出了一款典型霍尔效应传感器的示意图，其可产生两个与所提供之 V_{CC} 成比例的输出。该传感器采用一个 5V 电源供电，并产生连接至 GPIO 引脚或 MUX 应用电路之输入的模拟输出，如图 32 所示。把 GPIO1 和 GPIO2 用作 ADC 输入可以在与电

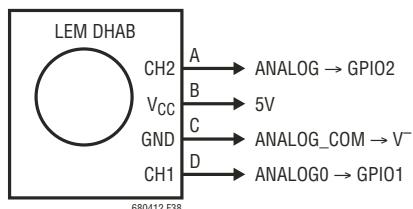


图 38：将一个典型霍尔效应电池电流传感器
连接至辅助 ADC 输入

池输入相同的转换序列中进行数字化处理 (采用 ADCVAX 命令)，从而实现电池电压与电池电流测量的同步。

利用一个分流电阻器进行电流测量

可以采用一个高性能电流检测放大器和一个分流电阻器来测量 LTC6804 GPIO 引脚上的电池电流。图 39 示出的是采用两个 LTC6102 来测量一个含 12 节电池之电池组上的放电和充电电流。为了在实现大动态范围的同时保持高准确度，需要使用 LTC6102。电路图中示出的电路能够准确地测量 $\pm 200A$ 至 $0.1A$ 的电流。LTC6102 的失调将只产生一个 $20mA$ 的误差。如欲保持非常低的睡眠电流，可采用 V_{DRIVE} 来停用 LTC6102 电路，以使其在 LTC6804 进入睡眠状态时不吸收电流。

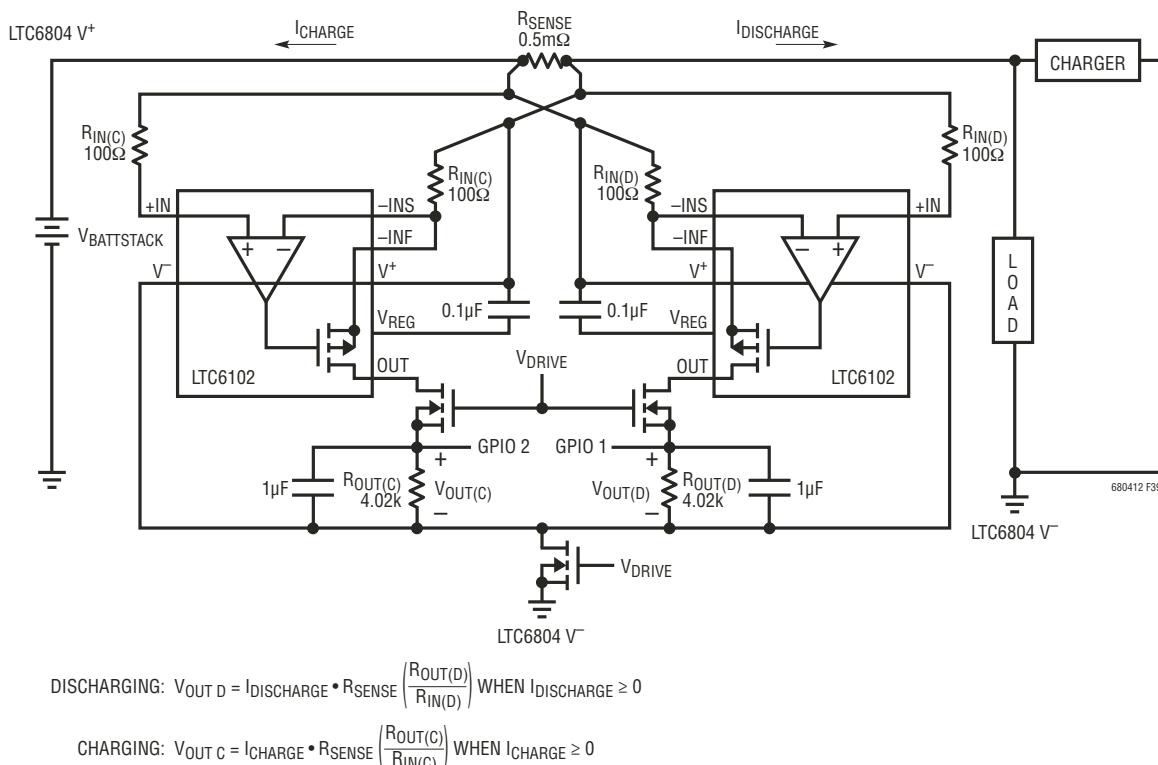


图 39：采用一个 LTC6102 来监视充电和放电电流

680412fa

应用信息

采用 LTC6804 监视电池数目小于 12 的电池组

如果 LTC6804 由电池组供电，则 LTC6804 所能监视的最小电池数目受控于 LTC6804 的电源电压要求。电池电压的总和应至少为 11V 以正确地给 LTC6804 施加偏置。图 40 示出了 LTC6804 被用于以最佳的电池测量同步来监视 8 个电池的实例。LTC6804 监视的 12 个电池分为两组 (各含 6 个电池)，并采用两个内部多路复用器和两个 ADC 进行测量。为了优化电池数目少于 12 之应用中的测量同步，未用的 C 引脚应在第二个多路复用器的顶端 (C12) 和第一个多

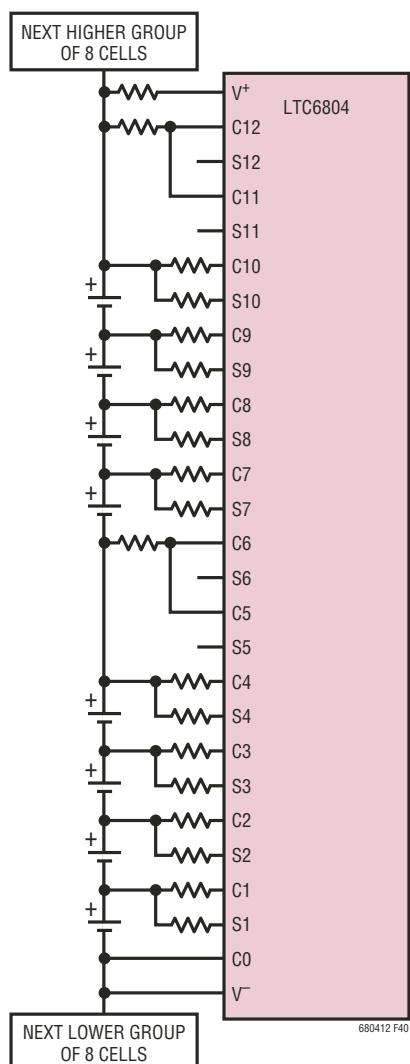


图 40：8 个电池的连接方案

路复用器的顶端 (C6) 之间均匀分布。如果使用的电池数目为奇数，则顶端多路复用器应连接较少的电池。未用的电池通道应连接至同一个多路复用器上的其他未用通道，然后通过一个 100Ω 电阻器连接至电池组。对于那些电池通道，未用的输入将产生一个 $0V$ 的读数。另外，采用常规序列进行连接 (将所有的未用电池输入置于顶端) 也是可以接受的。

在同一个 PCB 上连接多个 LTC6804-1

当在同一个 PCB 上连接多个 LTC6804-1 器件时，在 LTC6804-1 isoSPI 端口之间仅需单个变压器。当同一个 PCB 上有多个 LTC6804-1 器件时，噪声抑制要求显著降低且隔离要求得以简化。为此，采用单个变压器在电池组上的 IC 之间提供所需的隔离和噪声抑制应该是足够的。图 41 示出了在同一个 PCB 上具有多个 LTC6804-1 的应用实例，其通过一个 LTC6820 与底端 MCU 进行通信。

利用 isoSPI 数据链路将一个 MCU 连接至一个 LTC6804

一个单独的器件 LTC6820 将把标准的四线式 SPI 转换为可直接与 LTC6804 进行通信的两线式 isoSPI 链路。图 42 示出了一个实例。LTC6820 可在应用中使用，以容易地在控制器和 LTC6804 的堆栈之间提供隔离。另外，LTC6820 还实现了将 BMS 控制器置于一个远端位置（相对于 LTC6804 IC 和电池组）的系统配置。

应用信息

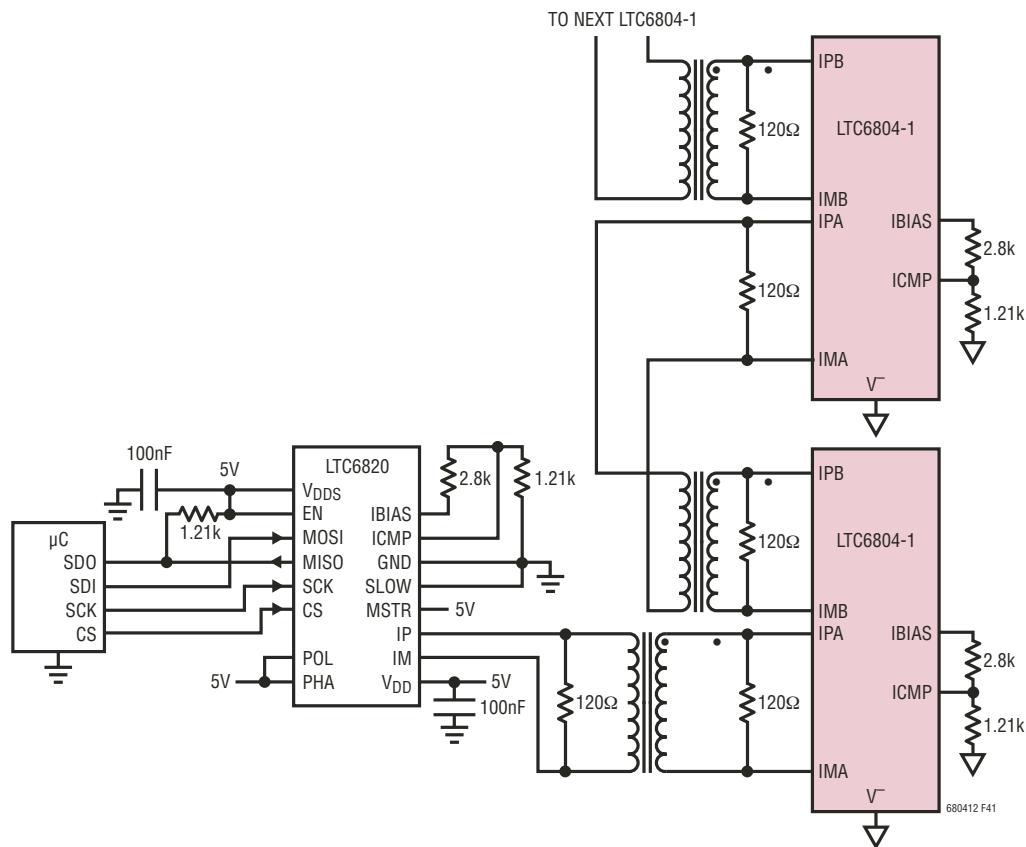


图 41：在同一个 PCB 上连接多个 LTC6804-1 器件

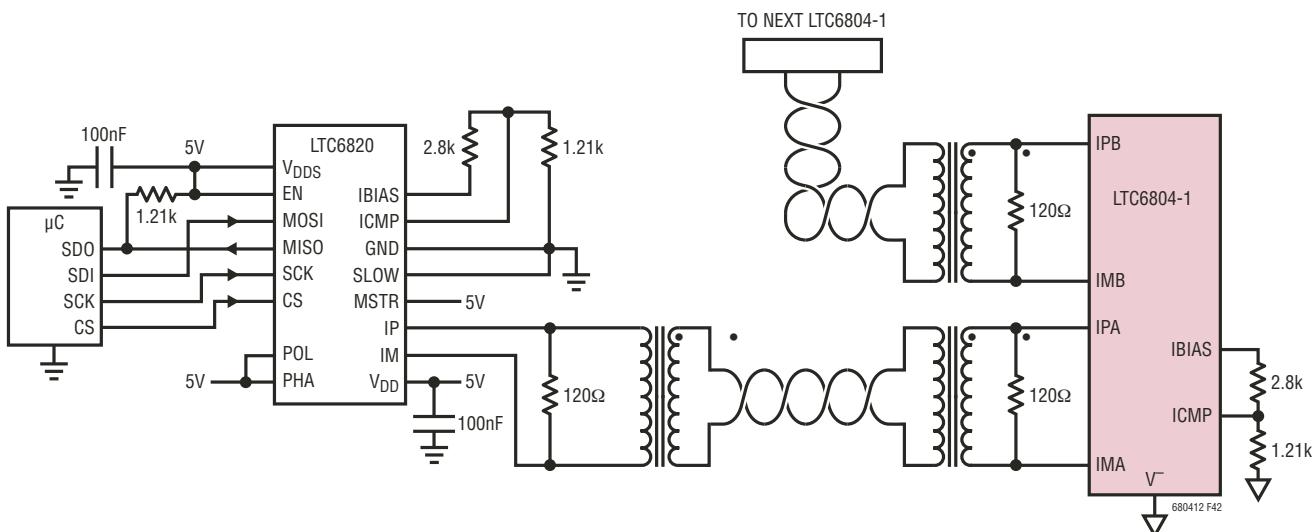


图 42：将一个 LTC6804-1 与一个 LTC6820 相连以提供隔离式 SPI 控制

应用信息

在多分支 isoSPI 链路中配置 LTC6804-2

LTC6804-2 的寻址特性允许将多个器件连接至单个 isoSPI 主控器 (通过沿著一根双绞线对它们进行多点连接，从而实质上创建一个大的并行 SPI 网络)。图 43 示出了一个多分支系统实例，双绞线应仅在起点 (主控器) 和终点上端接。在两者之间，将把更多的 LTC6804-2 连接至双绞线上的线

脚。这些线脚应保持简短并具有尽可能小的电容，以避免损害沿著 isoSPI 配线排布的终端。当 LTC6804-2 未被寻址时，它将不传输数据脉冲。这就消除了发生冲突的可能性，因为只有被寻址的器件才会向主控器回送数据。在多分支网络中，应遵循 EMC 部分所概述的标准滤波电路和布局指引。

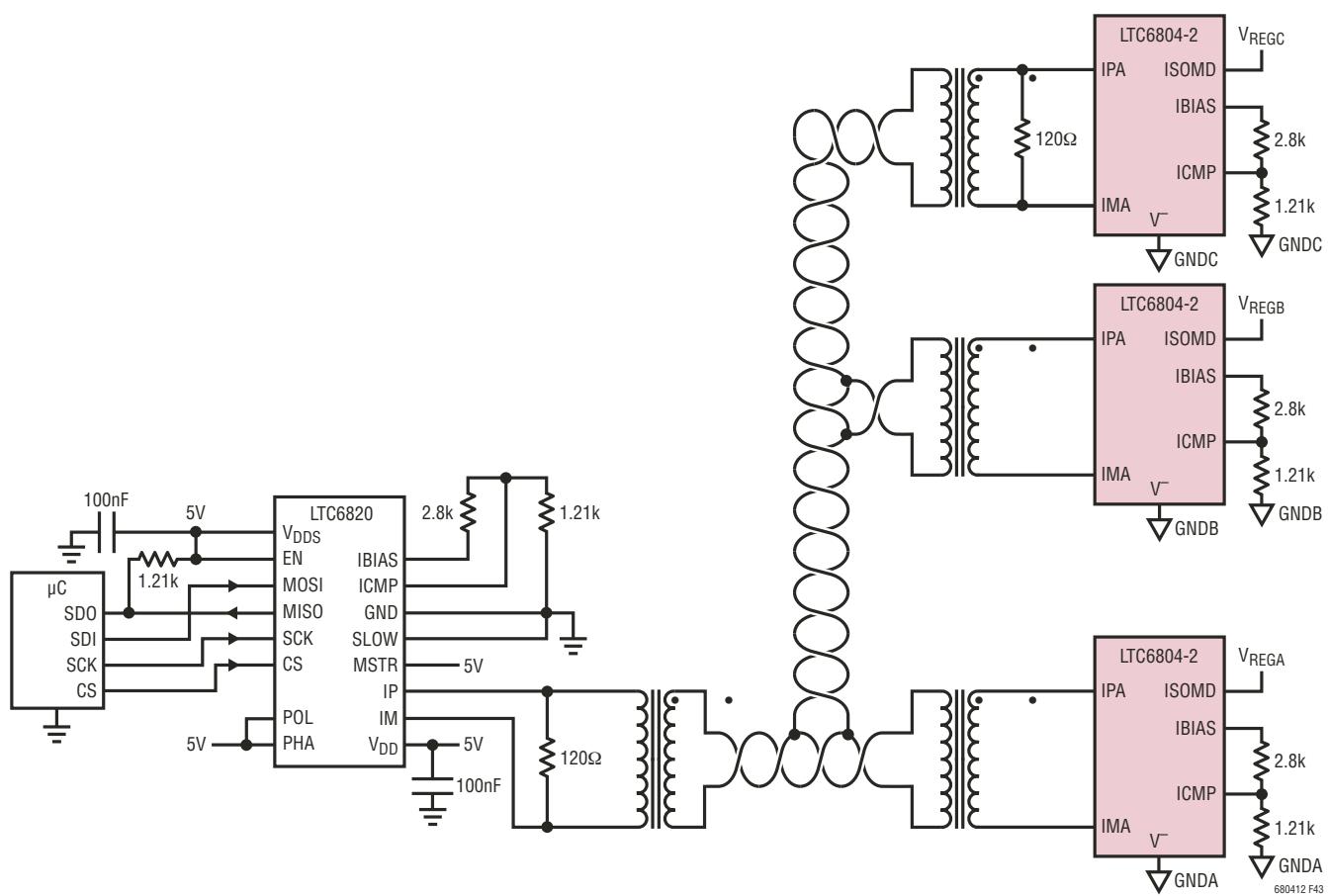


图 43：采用一种多地址配置来连接 LTC6804-2

应用信息

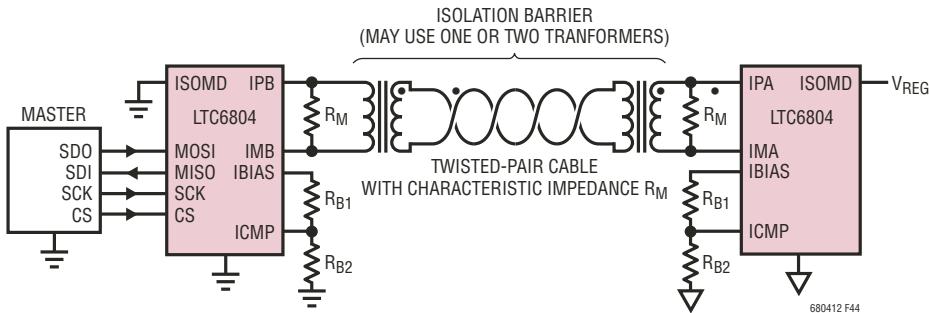


图 44 : isoSPI 电路

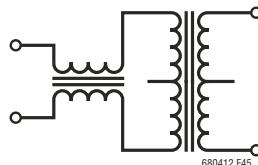


图 45 : 具有共模扼流圈的变压器

表 48 : 推荐使用的变压器

制造商	器件型号	隔离电压	匝数比	温度范围	共模 (CM) 扼流圈	中心抽头
Halo	TG110-AEX50N5LF	1500V _{RMS}	1:1	-45°C 至 125°C	有	有
Halo	TG110-AE050N5LF	1500V _{RMS}	1:1	-45°C 至 85°C	有	有
Halo	TGR01-6506V6NL	3000V _{RMS}	1:1	-40°C 至 105°C	无	无
Pulse	PE-68386NL	1500V _{DC}	1:1	-40°C 至 130°C	无	无
Pulse	HX1188NL	1500V _{RMS}	1:1	-45°C 至 85°C	有	有
Würth	7490100111	1500V _{RMS}	1:1	-40°C 至 105°C	有	有
Würth	750340848	3750V _{RMS}	1:1	-40°C 至 105°C	无	无
Sumida	CEP99	3500V _{DC}	1:1	-40°C 至 125°C	无	有

变压器选择指南

如图 44 所示，采用一个或一对变压器来隔离两个 isoSPI 端口之间的 isoSPI 信号。isoSPI 信号具有高达 1.6V 的可编程脉冲幅度以及 50ns 和 150ns 的脉冲宽度。为满足这些条件，应选择一个具有 40 μ H 至 1000 μ H 磁化电感和一个 1:1 匝数比的变压器。尽量减少变压器插入损耗可降低所需的传输功率；通常建议插入损耗低于 -1.5dB。为了优化共模噪声抑制，应选择一个带中心抽头的变压器或者具集成型

共模扼流圈的变压器，如图 45 所示。中心抽头应连接至一个 27pF 或更小的电容器（较大的电容器会限制驱动器设定共模电压的能力）。如果变压器在初级侧兼具一个中心抽头和共模扼流圈，则可以使用一个较大的 100pF 电容器。表 48 推荐了一批可与 LTC6804 配合使用的变压器。10/100BaseTX 以太网变压器不仅便宜，而且在此应用中可以起到非常好的作用。以太网变压器还有一个额外的好处是它们一般内置了共模扼流圈，因而其共模抑制性能相比其他变压器有所改善。

应用信息

电容式隔离势垒

在有些应用中两个 LTC6804 可同时监视同一组电池（以实现冗余）或两串并联连接的电池。在此类应用中这两个 LTC6804 将处于相同的共模电压，这样变压器就可以不需要具有高 CMRR。在这种场合中，变压器的一种替代方案是采用电容器作为隔离势垒。使用电容器的做法适合于短距离（1 米或更短）上的低成本、隔离式信号传输，此类信号传输不需要高的噪声抑制能力。电容器将提供电流隔离，但没有共模抑制。该选项以一种不同的方式来使用驱动器（通过采用上拉电阻器以把共模电压保持在靠近 V_{REG} ，仅吸收驱动电流起作用）。图 46 示出了一款采用电容式隔离势垒的实例电路，其能够驱动 1 米长的电缆。

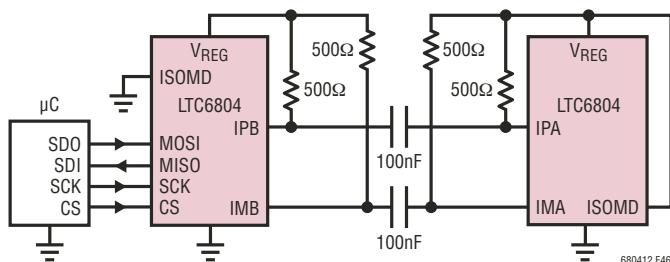


图 46：电容器隔离势垒

isoSPI 配置

LTC6804 允许每种应用中的 isoSPI 链路针对功耗或抗噪声能力进行优化。isoSPI 系统的功率和抗噪声能力由编程 I_B 电流决定。 I_B 电流可在 $100\mu A$ 至 $1mA$ 的范围内变化。低的 I_B 可减少 READY 和 ACTIVE 状态中的 isoSPI 功耗，而高的 I_B 则会增加匹配终端电阻器 R_M 两端的差分信号电压 V_A 的幅度。 I_B 由连接在 IBIAS 引脚和 GND 之间的 R_{B1} 和

R_{B2} 电阻器之和来设置，如图 44 所示。对于大多数应用，将 I_B 设定为 $0.5mA$ 可在功耗与抗噪声能力之间实现上佳的折衷平衡。当采用该 I_B 设定值以及一个 $1:1$ 变压器且 $R_M = 120\Omega$ 时， R_{B1} 应设定为 $2.8k$ ， R_{B2} 则应设定为 $1.2k$ 。在一根典型的 CAT5 双绞线中，这些设定值可实现长达 $50m$ 的通信距离。对于那些需要 $>50m$ 电缆长度的应用，建议将 I_B 增加至 $1mA$ 。这可补偿电缆中插入损耗的增加并保持很高的抗噪声能力。因此，当采用超过 $50m$ 的电缆以及同样是匝数比为 $1:1$ 的变压器和 $R_M = 120\Omega$ 时， R_{B1} 将为 $1.4k$ ， R_{B2} 将为 600Ω 。根据应用的需要，可以使用其他的 I_B 设定值以降低功耗或者提高抗噪声能力。在这些场合中，当设定门限电压 V_{ICMP} 及选择 R_{B1} 和 R_{B2} 电阻器阻值时，应采用下面的规则：

对于 $< 50m$ 的电缆：

$$I_B = 0.5mA$$

$$V_A = (20 \cdot I_B) \cdot (R_M/2)$$

$$V_{TCMP} = (1/2) \cdot V_A$$

$$V_{ICMP} = 2 \cdot V_{TCMP}$$

$$R_{B2} = V_{ICMP}/I_B$$

$$R_{B1} = (2/I_B) - R_{B2}$$

对于 $> 50m$ 的电缆：

$$I_B = 1mA$$

$$V_A = (20 \cdot I_B) \cdot (R_M/2)$$

$$V_{TCMP} = 1/4 \cdot V_A$$

$$V_{ICMP} = 2 \cdot V_{TCMP}$$

$$R_{B2} = V_{ICMP}/I_B$$

$$R_{B1} = (2/I_B) - R_{B2}$$

应用信息

isoSPI 链路的最大数据速率由所用电缆的长度决定。对于 10 米或更短的电缆，可采用 1MHz 的最大 SPI 时钟频率。当电缆长度增加时，最大的可用 SPI 时钟速率下降。这是因为通过电缆的传播延迟增加（因而有可能造成时序违规）所致。图 47 示出了当采用一根 CAT 5 双绞线时，怎样随着电缆长度的增加而降低最大数据速率。

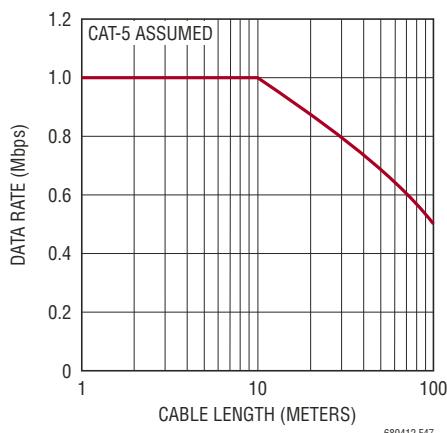


图 47：数据速率与电缆长度的关系

电缆延迟会影响三种定时规格： t_{CLK} 、 t_6 和 t_7 。在“电特性”表中，上述规格均降额 100ns 以提供 50ns 的电缆延迟。对于更长的电缆，可以采用下面的方法计算最小定时参数：

$$t_{CLK}, t_6 \text{ 和 } t_7 > 0.9\mu\text{s} + 2 \cdot t_{CABLE}$$

EMC

为了获得最佳的电磁兼容性 (EMC) 性能，建议采用图 48 和 49 中的电路之一。变压器的中心抽头应采用一个 100pF 电容器进行旁路。中心抽头电容器将有助于衰减共模信号。应避免使用大的 ($>100\text{pF}$) 中心抽头电容器，因为它们将阻碍 isoSPI 发送器共模电压实现稳定。倘若使用了一个没有中心抽头的变压器，则应把终端电阻器分成两个等份并串联

连接在 IP 和 DM 线路的两端。两个电阻器的中心应通过一个电容器进行旁路，如图 49 所示。为了改善共模电流抑制，还应布设一个与 LTC6804 的 IP 和 IM 线路相串联的共模扼流圈。该共模扼流圈既可提高 EMI 免疫力，也能降低 EMI 辐射。当选择共模扼流圈时，对于 50MHz 和低于 50MHz 的信号，差模阻抗应为 20Ω 或更小。建议使用类似于以太网应用中的共模扼流圈。

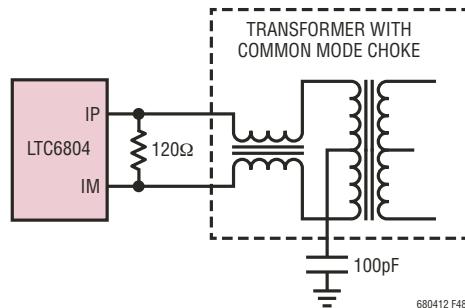


图 48：用于实现最佳 EMC 性能的推荐 isoSPI 电路

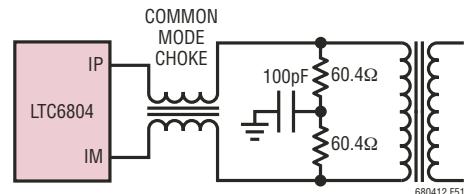


图 49：用于在采用不带中心抽头的变压器时实现最佳 EMC 性能的推荐 isoSPI 电路

表 49：推荐的共模扼流圈

制造商	器件型号
TDK	ACT45B-220-2P
Murata	DLW43SH510XK2

应用信息

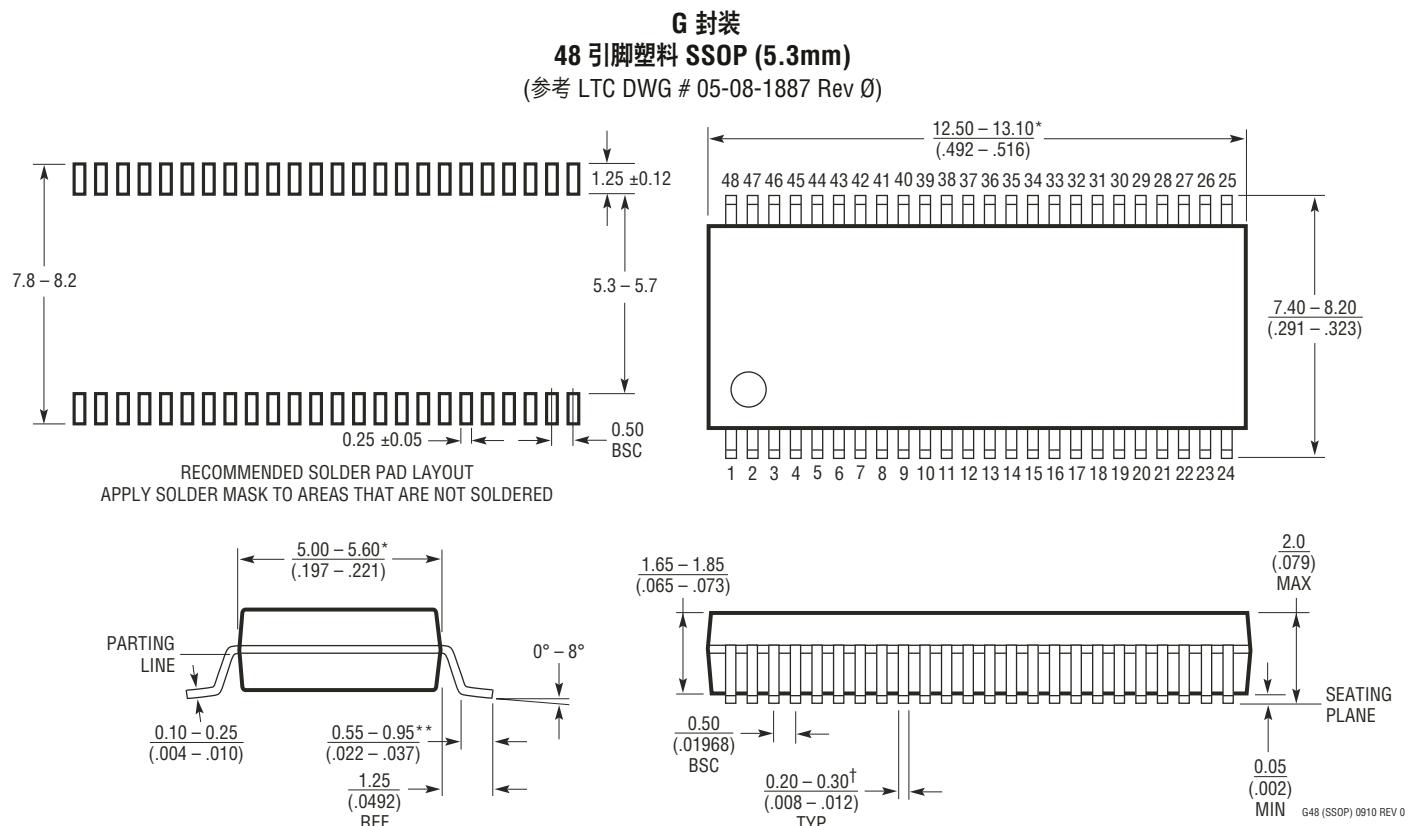
另外，在实现电路抑制力最大化方面，isoSPI 信号线路的布局也起到了重要的作用。应遵循以下布局指引：

1. 变压器应布设在尽可能靠近 isoSPI 电缆连接器的地方。距离应保持在 2cm 以内。LTC6804 应布设在距离变压器至少 1cm 至 2cm 的地方，以帮助实现 IC 与磁场耦合的隔离。
2. 在顶端的组件层上，在变压器、isoSPI 连接器的下方或者变压器与连接器之间不得布设接地平面。
3. 应利用接地金属或空间将 isoSPI 信号走线与周围的电路和走线隔离开来。不得有走线穿越 isoSPI 信号线路，除非由内层上的一个接地平面隔开。

isoSPI 驱动电流是可编程的，因而可在功耗与抗噪声性能之间达成某种折衷。LTC6804 的抗噪声性能已采用一种大电流注入 (BCI) 测试进行了评估。BCI 测试在设定的电平和 1MHz 至 400MHz 的频率范围内将电流注入双绞线。当采用最小 I_B 电流 ($100\mu A$) 时，isoSPI 串行链路可通过 40mA BCI 测试，并且没有位错误。对于工业应用来说，40mA BCI 测试是足够的。汽车应用具有高得多的 BCI 要求，因此 LTC6804 I_B 被设定为 1mA，即最大功率级。isoSPI 系统能够通过 200mA BCI 测试，而且没有传输位错误。200mA 的测试级别对于汽车要求而言是很典型的。

封装描述

如需了解最近的封装图样,请登录 <http://www.linear.com.cn/designtools/packaging/>

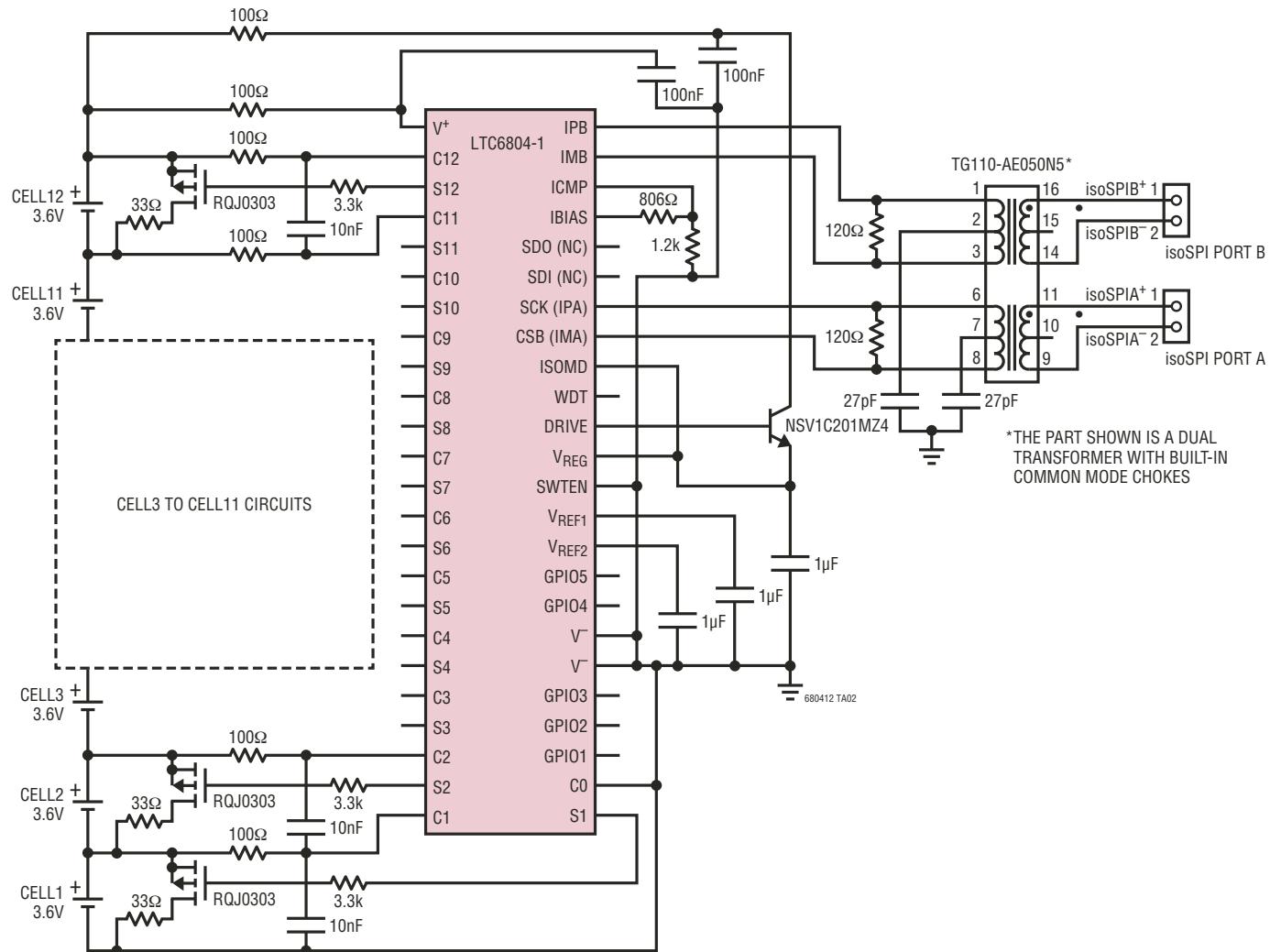


修改记录

REV	日期	描述	页码
A	10/13	T _{JMAX} 从 125°C 改正为 150°C 更新了 WDT 引脚描述 在“推荐的变压器”表格中添加了信息	3 17、30、56、57 68

典型应用

采用 isoSPI 菊链的基本型 12 节电池监视器



相关器件

器件型号	描述	备注
LTC6801	独立型多节电池的电池组故障监视器	可监视多达 12 节串接电池的欠压和过压。是 LTC6802、LTC6803 和 LTC6804 的夥伴芯片
LTC6802	高精度多节电池的电池组监视器	第一代产品：在新型设计中被 LTC6804 和 LTC6803 所取代
LTC6803	高精度多节电池的电池组监视器	第二代产品：LTC6802 的功能强化和引脚兼容型器件
LTC6820	用于 SPI 的隔离式双向通信接口	可为长达 100 米的 SPI 通信提供一个隔离式接口，采用一根双绞线。是 LTC6804 的夥伴芯片
LTC3300	高效率双向多节电池的电池组平衡器	可实现多达 6 节串联锂离子电池或磷酸铁锂 (LiFePO4) 电池的双向同步反激式平衡。高达 10A 的平衡电流 (由外部组件设定)。双向架构最大限度地减少了平衡时间和功率耗散。电荷转移效率高达 92%。采用 48 引脚裸露衬垫 QFN 和 LQFP 封装