

☆

7

👍

2

¥

Anti-Disassembly on ARM64

看雪 mull 4

极客 ☆☆☆

4小时前

🚩 举报

👁 302

Anti-Disassembly on ARM64

在ARM64平台，使用内联汇编对抗反汇编器的技巧。

先来一段DCB/DCW/DWD/DCQ

ARM文档如是说

The **DCB** directive allocates one or more bytes of memory, and defines the initial runtime contents of the memory.

DCB(DCW/DCD/DCQ同理)伪指令开辟一个字节或者多个字节的内存，并且定义了内存的初始值。

B = byte,W= word (2bytes),D = dword(4bytes),Q = qword(8bytes)

并且ARM很贴心的给了一个正常示例:

```
C_string    DCB    "C_string",0
```

很通俗的理解就是DCQ是汇编语言里为了方便(字符串)常量定义和赋值的指令。既然是数据定义，那么指令出现在可读可写的数据段才更合理。正常人和正常的编译器是不会把DCQ放到只读的代码段的，但是不怎么正常的逆向(安全)工程师会这样做。既然我们知道DCQ是一段数据，那么我们就可以用内联汇编来构造一段DCQ。直接用.long后边跟上任意四字节，我这里就写了两个12345678和0x12345678,写0xdeadbeef也可以。用Xcode new一个demo，并把下边的代码贴到demo里。

```
static __attribute__((always_inline)) void DCQ_Demo() {
#ifdef __arm64__
    __asm__(
        ".long 0x12345678\n"
        ".long 12345678\n"
    );
#endif
}
```

clean, build, product扔到IDA里。熟悉的DCQ来了，这两个.long把后边的解析直接带跑偏了，IDA不解析了。



再来看看动态的Xcode，第一个.long 0x12345678被解析成了正常的汇编代码。第二个12345678无法识别，因此注释了unknow opcode。先别着急往下看，大家可以猜想一下放开断点之后会发生什么？



m NeverCalled.m | m ViewController.m | 0 DCQ_Demo [inlined]

junkcode > Thread 1 > 0 DCQ_Demo [inlined]

```
1 junkcode`-[ViewController viewDidLoad]:
2 0x1048262f4 <+0>: sub    sp, sp, #0x40          ; =0x40
3 0x1048262f8 <+4>: stp    x29, x30, [sp, #0x30]
4 0x1048262fc <+8>: add    x29, sp, #0x30          ; =0x30
5 0x104826300 <+12>: stur   x0, [x29, #-0x8]
6 0x104826304 <+16>: stur   x1, [x29, #-0x10]
7 -> 0x104826308 <+20>: and    w24, w19, #0xfffff003
8 0x10482630c <+24>: .long  0x00bc614e          ; unknown opcode
9 0x104826310 <+28>: ldur   x8, [x29, #-0x8]
10 0x104826314 <+32>: add    x9, sp, #0x10        ; =0x10
11 0x104826318 <+36>: str    x8, [sp, #0x10]
12 0x10482631c <+40>: adrp   x8, 3
13 0x104826320 <+44>: ldr    x8, [x8, #0x448]
14 0x104826324 <+48>: str    x8, [x9, #0x8]
15 0x104826328 <+52>: adrp   x8, 3
16 0x10482632c <+56>: ldr    x1, [x8, #0x410]
17 0x104826330 <+60>: mov    x0, x9
18 0x104826334 <+64>: bl     0x1048265b4          ; symbol stub for: objc_msgSendSuper2
19 0x104826338 <+68>: adrp   x8, 3
20 0x10482633c <+72>: ldr    x0, [x8, #0x438]
21 0x104826340 <+76>: adrp   x8, 3
22 0x104826344 <+80>: ldr    x1, [x8, #0x418]
23 0x104826348 <+84>: bl     0x1048265a8          ; symbol stub for: objc_msgSend
24 0x10482634c <+88>: mov    x29, x29
25 0x104826350 <+92>: bl     0x1048265cc          ; symbol stub for: objc_retainAutoreleased
```

第一个0x12345678被解析成了正常的汇编代码。实际执行过程中改变了w24寄存器的值，由于上下文都没引用到w24,所以在这段程序里这行代码没有产生任何负面效果。再来看第二个12345678也就是unknown opcode。cpu执行到这行，由于无法识别这段代码，所以直接抛出异常，程序崩溃了。

小结：DCQ是一条正常的汇编伪指令，用来声明内存并赋初始值。代码段(可读可执行，不可写)的DCQ可以用来声明数据。生成的垃圾指令无法被IDA正常解析也无法被xcode识别执行。结合其他指令可以用来做代码混淆。

B指令+DCQ

第一段我们已经知道了DCQ是什么，并且可以用内联汇编构造出DCQ。但是DCQ本质上是一段数据(指令)，能被正常解析成指令的话，运行时会产生不可预知的效果，不能被解析成指令的话，cpu直接抛出异常。

如何能构造出DCQ又能让程序正常运行呢？可以用B指令，“跨过”那两条不能被正常执行的指令。这样DCQ迷惑了反汇编器，B指令又跨过了这些错误的指令。

用内联汇编怎么写B指令呢？

来看一下ARM文档B指令

B

Branch causes an unconditional branch to a label at a PC-relative offset, with a hint that this is not a subroutine call or return.

蹩脚翻译：

1. B是无条件跳转，那啥是有条件？请君自学
2. B是相对跳转，既然相对了，那么参照物是啥？PC-relative .
3. B跳转不是调用子函数，所以没return。意思是不像BL,跳过去会把LR变了。

写给菜鸟，大佬跳过：

PC是program counter，程序计数器。每条指令执行完会+1，增加一个单位，也就是四字节。

众所周知操作系统加载程序会带上ASLR,也就是说每次程序加载地址都不一样，同样一段代码每次执行的PC值都不一样。但这并不会影响到B这种相对地址跳转。我们只要把相对地址固定好就行。

0x100000000 b 0xc # 当前PC = 0x100000000，所以B的目的地址 = 0x100000000 + 0xc 也就是直接跳到C那里

0x100000004 A

0x100000008 B

0x10000000c C

0x100000010 D

0x100000014 E

所以用B跨过了那些迷惑反汇编器的指令。下边代码可以被插入到程序的任何地方。因为仅仅是多了一条b，没有对寄存器的占用,所以不会对程序逻辑产生任何影响。B之间的0x12345678可以被任意替换，填充的长度也可以被任意替换。B后边的操作数 = (填充代码的长度+1) * 4 。比如下边这条，填充了两条，所以B后边的操作数就是(2 + 1)* 4 = 12也就是0xc。



7



2



```
static __attribute__((always_inline)) void B_DCQ_Demo() {
#ifdef __arm64__
    __asm__(
        "b 0xc\n"
        ".long 12345678\n"
        ".long 12345678\n"
    );
#endif
}
```

再看IDA



☆

7

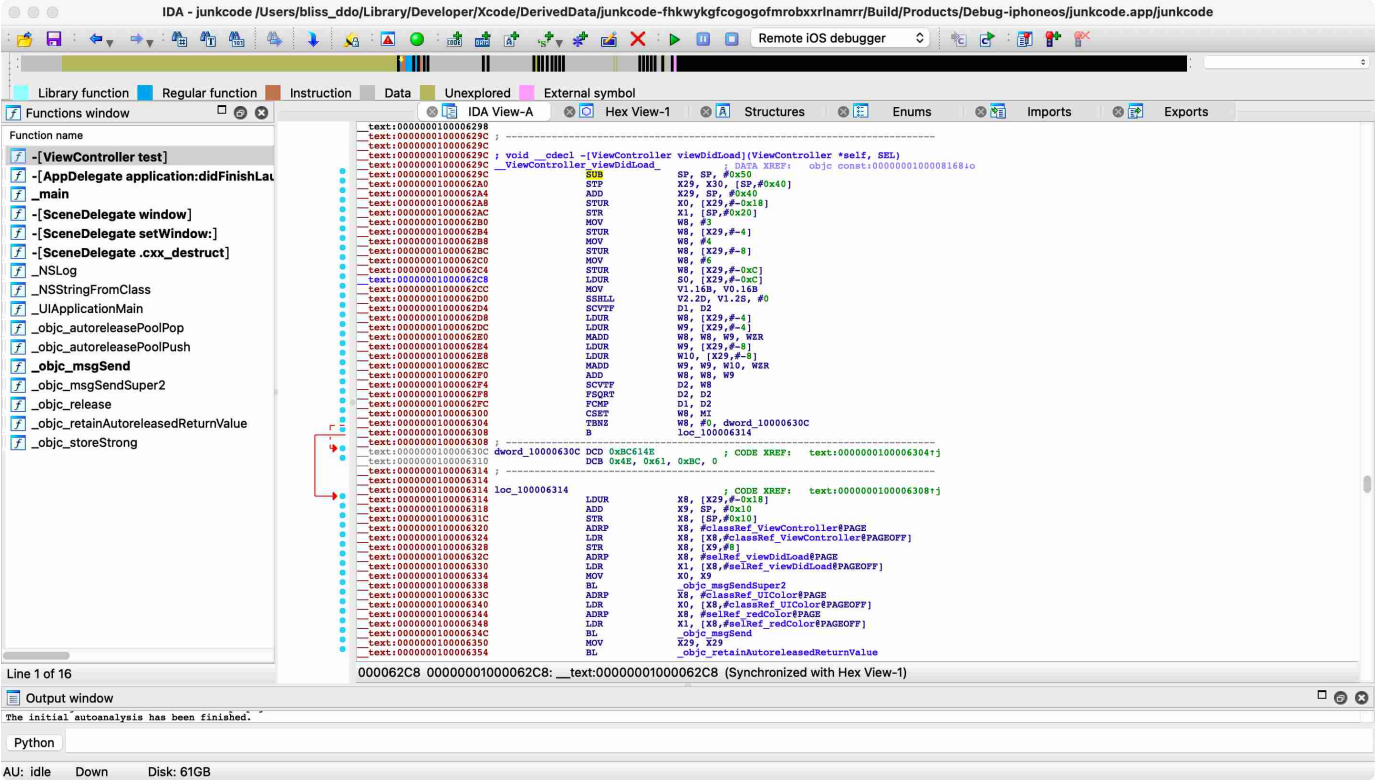
👍

2

¥

```
static __attribute__((always_inline)) void BogonControlFlow_DCQ_Demo() {
#ifdef __arm64__
    int a = 3;
    int b = 4;
    int c = 6;
    if (c < sqrt(a*a+b*b)) {
        __asm__(
            ".long 12345678\n"
            ".long 12345678\n"
        );
    }
#endif
}
```

把脏指令扔到了虚假控制流里，迷惑了IDA,左侧的函数列表里甚至都看不到viewDidLoad的函数名了。右侧的汇编页面也变红了，没法F5了。



B+ 虚假控制流+DCQ

有了虚假控制流和DCQ的加持，可以构造出混淆case了。在虚假控制流里，可以随意折腾任何指令。这次把B指令也加上，直接B到脏指令上。虽然IDA看起来与上文无异，但是我们可以把这个case拓展一下，变成另外一种混淆即堆栈不平衡。

```
static __attribute__((always_inline)) void B_BogonControlFlow_DCQ_Demo() {
#ifdef __arm64__
    int a = 3;
    int b = 4;
    int c = 6;
    if (c < sqrt(a*a+b*b)) {
        __asm__(
            "b 0x4\n"
            ".long 12345678\n"
        );
    }
#endif
}
```

B+ 虚假控制流+堆栈不平衡

☆

7

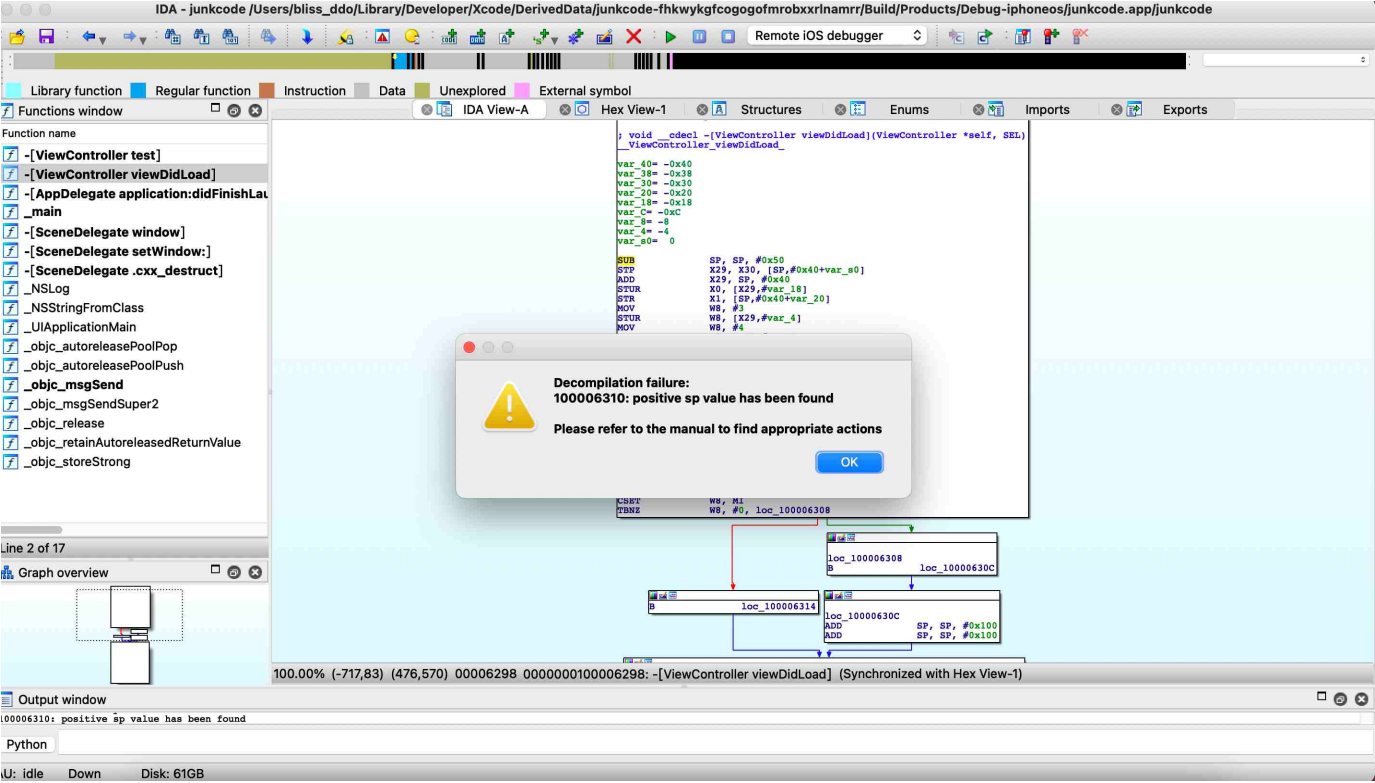
👍

2

¥

```
static __attribute__((always_inline)) void B_BogonControlFlow_ADD_SP() {
#ifdef __arm64__
    int a = 3;
    int b = 4;
    int c = 6;
    if (c < sqrt(a*a+b*b)) {
        __asm__(
            "b 0x4\n"
            "add sp,sp,#0x100\n"
            "add sp,sp,#0x100\n"
        );
    }
#endif
}
```

程序运行在栈上，栈从上往下生长(满递减，高地址向低地址生长。表述不同，其实都一个意思)。所以开辟空间就是减sub sp sp 0x1234, 回收空间就是加add sp sp 0x1234.开辟和回收的空间一定相等。如果不相等会怎样？ 上边在虚假控制流里把sp加了一些，所以IDA分析的时候，直接导致了堆栈不平衡，没法F5了。



用BR实现间接跳转

核心思想：把要跳转的地址藏到BR后边的寄存器里。因为IDA是静态反汇编器。反汇编过程中不会计算

[先看官方解释](#)

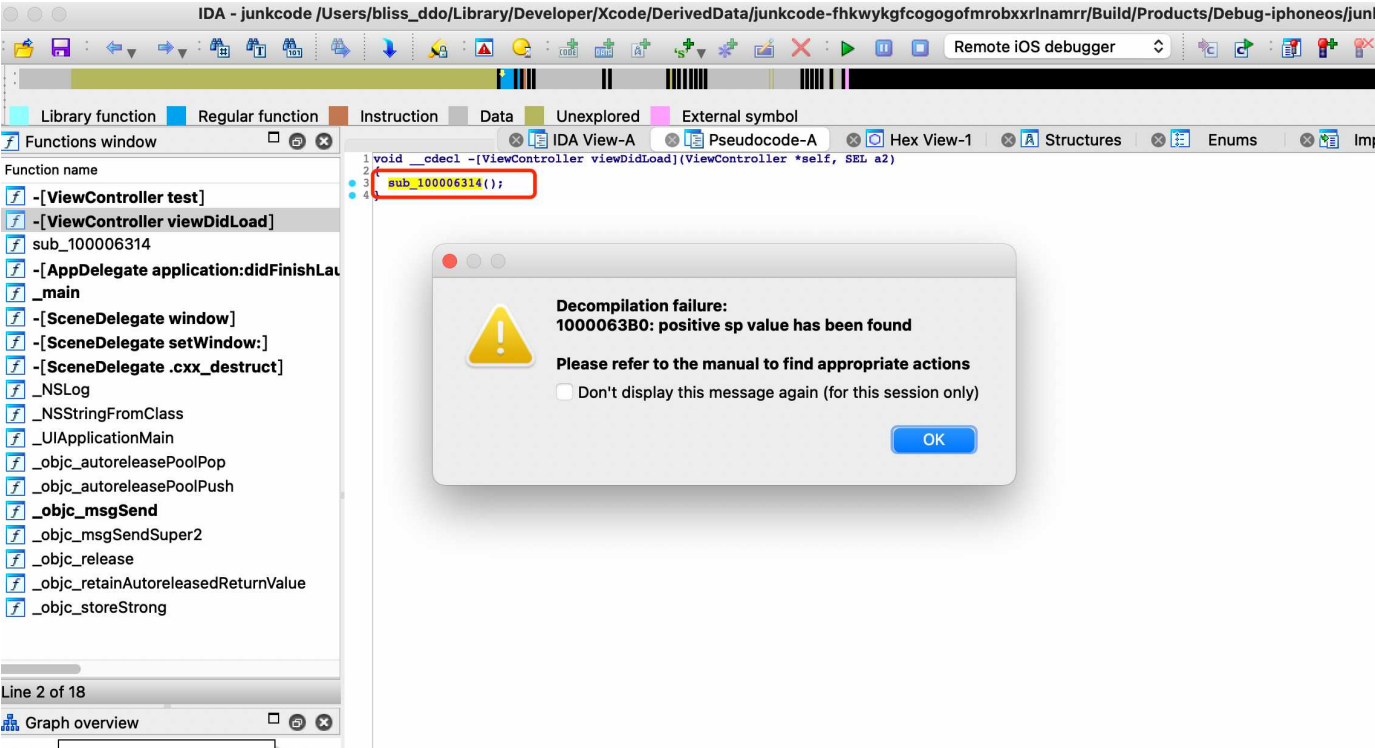
BR

Branch to Register branches unconditionally to an address in a register, with a hint that this is not a subroutine return.

直接上代码，把要跳转的地址藏到寄存器里。静态分析无法获取寄存器的运行时的值，所以会让分析停下来。

最关键的是，如何能在br之前获取到紧接着br的一条地址。同样先用地址无关的ADR指令，把紧接着br指令的地址算出来，并把地址“藏”到x8寄存器里，直接用br跳过去。这样就实现了最简单的间接跳转。

```
static __attribute__((always_inline)) void BR_2_X8() {
#ifdef __arm64__
    __asm__(
        "mov x8,#0x1\n"
        "adr x9, #0x10\n"
        "mul x8, x9, x8\n"
        ".long 0x12345678\n"
        "br x8\n"
    );
#endif
}
```

RET TO SELF

这是一个比较有趣的技巧。我把它命名成ret to self。前文已经说过IDA是面向流的扫描方式，所以如果程序里如果不出现任何流(也就是不出现任何跳转指令B, BR,BL,BLR等)。那么IDA会一直线性扫描到函数结尾。换句话说，我们构造一种case，让IDA线性的扫描到ret以为函数已经结束。

直接看代码吧。第一条，用adr计算出了紧跟着ret指令后一条的pc地址。第二条，把这个地址放到x30寄存器里。为什么要这么做？

```
static __attribute__((always_inline)) void RET_2_SELF() {
#ifdef __arm64__
    __asm__(
        "adr x8,#0xc\n"
        "mov x30,x8\n"
        "ret\n"
    );
#endif
}
```

来看一下RET指令

RET

Return from subroutine branches unconditionally to an address in a register, with a hint that this is a subroutine return.

在a函数里调用了b，b在return的时候发生了什么？当然是返回到a函数的调用处的下一条。调用处下一条的地址存在哪里？当然是LR寄存器里。LR寄存器是什么？当然是x30了。

所以ret指令有一条“等价”写法 ==> `mov pc lr`。

再看上面的代码就很明显了，ret之后实际是跳到了自己后面继续执行。所以叫ret to self没毛病把。

再看IDA，成功被骗。IDA没扫到任何流，线性的撞到了ret上，所以以为函数已经结束了。F5之后得到一个空函数。

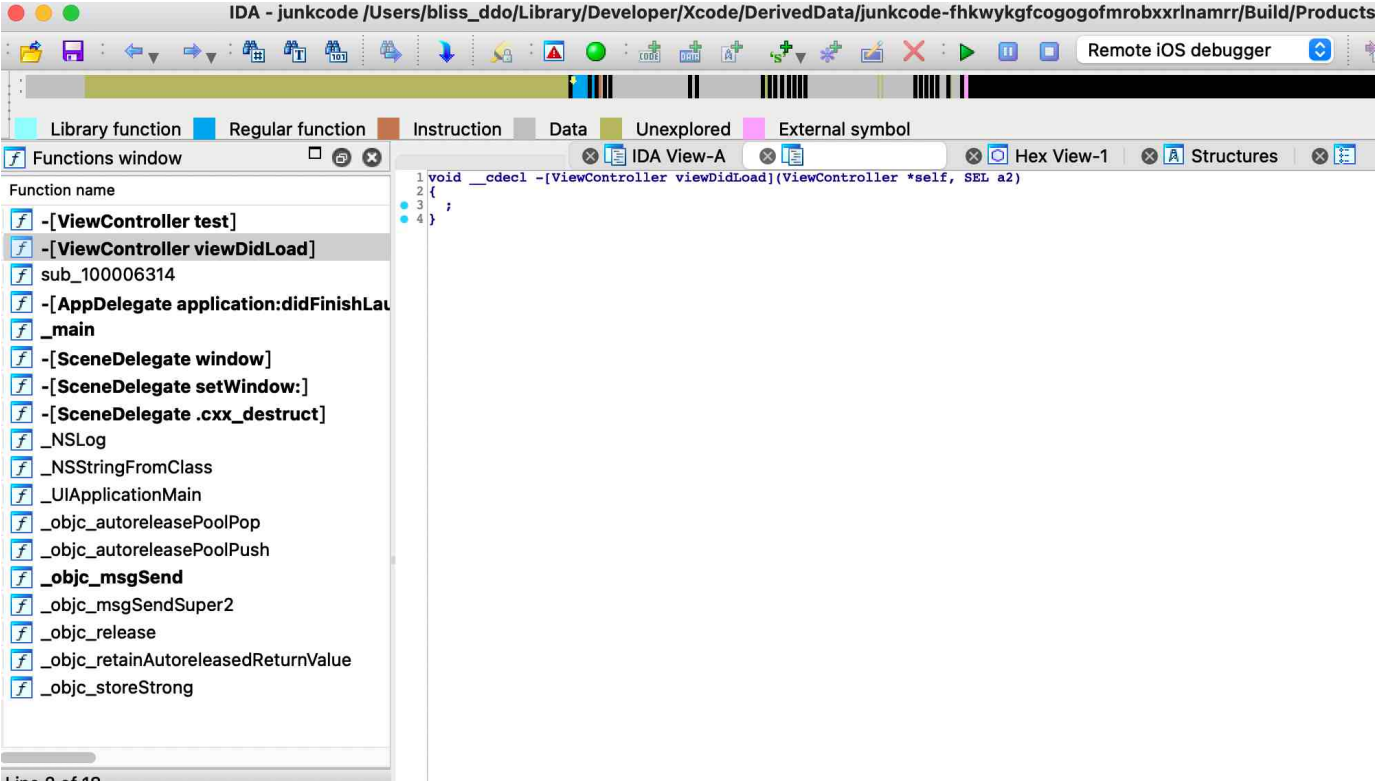
☆

7

👍

2

¥



最后

谢谢收看。点个赞/star。

<https://github.com/AppleReer/Anti-Disassembly-On-Arm64>

上述代码仅为基本型的Demo演示。可以灵活组合使用。切勿直接复制粘贴在生产环境使用。寄存器污染了，程序崩溃了，是会被开除的！

[\[注意\] 欢迎加入看雪团队！base上海，招聘CTF安全工程师，将兴趣和工作融合在一起！看雪20年安全圈的口碑，助你快速成长！](#)

最后于 1小时前 被mull编辑，原因：

☆

收藏 · 7

👍

点赞 · 2

¥

打赏

↻

分享

最新回复 (4)

- 看雪

极客

mull

4小时前

md格式怎么都没了。。。

2楼 0
- r0Cat

4小时前

感谢分享👍

3楼 0
- kakasasa

3小时前

感谢分享

4楼 0



最新回复 (4)



Ssssone 9 2 5分钟前

5楼 0

大牛

好详细👍

最后于 4分钟前 被Ssssone编辑，原因：



wx_8954哈哈

内容

回帖

表情

高级回复

返回