## LAB3

这个实验开始进入多核。

### Part A

这个实验要修改JOS，使其支持SMP（对称多处理器）模型。该模型中，有一个BSP（bootstrap processor）负责引导和加载操作系统本身，还有若干AP（application processor）能够被BSP激活来运行程序。硬件和BIOS决定BSP。

PIC全称Programmable Interrupt Controller，通常是指Intel 8259A双片级联构成的最多支持15个interrupts的中断控制系统。APIC全称Advanced Programmable Interrupt Controller，APIC是为了多核平台而设计的。它由两个部分组成IOAPIC和LAPIC，其中IOAPIC通常位于南桥中 用于处理桥上的设备所产生的各种中断，LAPIC则是每个CPU都会有一个。IOAPIC通过APICBUS(现在都是通过FSB/QPI)将中断信息分派给每颗CPU的LAPIC,CPU上的LAPIC能够智能的决定是否接受系统总线上传递过来的中断信息，而且它还可以处理Local端中断的pending、nesting、masking，以及IOAPIC于Local CPU的交互处理。

（<http://news.eeworld.com.cn/qrs/2015/0821/article_24256.html>）

#### Exercise 1

#### Question 1

#### Challenge 1