宽输入非同步降压 DC/DC 控制器芯片 TPS40200 DATASHEET 导读

1. 芯片性能和功能特点

- 输入电压范围 4.5V 52V
- 输出电压范围 700mV 到 90%V_{IN}
- 内置 200mA 的 P 沟道场效应管驱动器
- 电压前馈补偿
- 欠压保护
- 在固定的频率范围(35kHz 500 kHz)内可设计
- 可设计的短路保护
- 过流故障保护下的打嗝重启(反复重启)
- 可设计的闭环软启动
- 700mV 1%参考电压
- 外同步
- 小型 8 引脚 SOIC 和 VSON 封装

2. 芯片手册导读

首先,以下提到的"芯片手册",皆是指《TPS40200 Wide Input Range Non-Synchronous Voltage Mode Controller 数据表》,可从德州仪器(TI)官网 http://www.ti.com.cn 下载获得。

芯片手册第一章列出了芯片的基本特性。第二章列出了芯片的应用场景。第三章对第一章的基本特性进行补充讲解并给出了简单示意图。第四章是一些芯片手册修改版本说明。第 五章介绍了芯片的引脚配置和功能。第六章列出了芯片的电气特性和一些典型特征曲线。

第七章,从工作原理、外围器件选的依据等方面,详细讲解了芯片的各项功能,含欠压保护、工作频率选择、外部同步时钟的选择要求、芯片的限流电阻选择、软启动工作原理、输出电压设定。

第八章,详细给出了一个实际的稳压源设计流程(输入电压 8-12V,输出 3.3 或 5.0V 可由反馈电阻控制选择,额定输出电流 2.5A,要求效率 90%以上),除了外围器件选择,这一章还给出了功率损耗的计算。这个设计在 TI 官网有提供对应的测试板,所以这一张还包含一些板级设计说明和测试报告。

第九章给出了芯片的电源建议。第十章给出了应用 TPS40200 芯片在制作 PCB 板时的一些布局建议。第十一章是器件和文档支持。第十二章给出了芯片的封装规格。

在以下的内容中,我们将按照芯片管脚和对应功能,给出一些重点提示和芯片手册导读。

Simplified Schematic

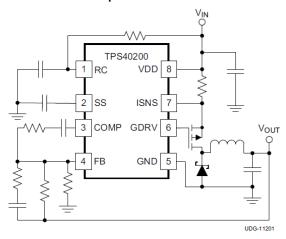


图 1. 芯片原理图

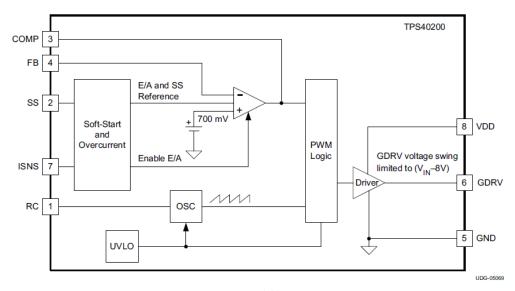


图 2. 芯片结构图

2.1 输入电压和欠压保护 UVLO(8号脚)

 V_{DD} 一般工作在 4.5V 以上电压,输入电压范围 4.5V – 52V。

 V_{DD} 大于 UVLO 门限 4.25V 以上就可工作。当 V_{DD} 大于 UVLO 门限时,芯片启动,转换开始,软启动电路使能。TPS40200 将以接在软启动引脚(SS)上的外部电容(软启动电容)决定的速率提高输出电压。

欠压保护机制可以确保仅当输入电源电压已经超过正常工作所需最小电压时,芯片才正确启动。欠压保护的工作原理、工作状态请参照芯片手册 7.3.2 一节、7.4.1 一节。

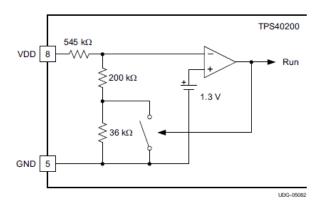


图 3. 欠压保护功能(芯片手册内图 23)

2.2 软启动 (2 号脚)

软启动作用于变换器控制电路,通常是通过逐渐增加脉冲占空比来实现的。

当不采用软启动时,变换器可能以最大脉宽启动,会有大的电流浪涌进入输出电感和电容,导致输出电压过冲(overshoot)。软启动控制电路可使变换器从零启动,然后缓慢增加输出电压,减小了输出电容和变换器部件上的浪涌电流应力。

对 TPS40200 而言, 软启动时间就是 RC 网络从 0 到 1.4V 的充电时间。计算公式请见芯片手册内公式(5)和公式(6)。具体计算请参考参照芯片手册 7.3.6 一节。

软启动的工作原理、工作状态请参照芯片手册 7.3.6 一节、7.4.2 一节,软启动在芯片过流保护时如何发挥作用可参考 7.3.5 一节。具体的应用举例和详细的工作状态波形图请见 8.2.1.2.7 一节。

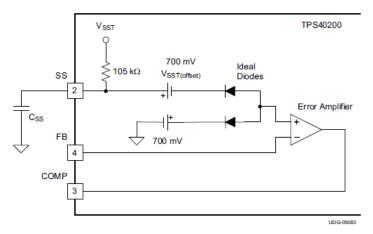


图 4. 软启动电路(芯片手册内图 29)

2.3 输出电压(3/4号脚)

输出电压的设定是通过设计分压电路,将电源变换为输出端电压经分压,反馈给TPS40200 芯片的误差放大器,再与内部基准电压 700mV 比较决定。由于动态调整中会有残留误差,计算中取基准电压为 696mV,4 号脚外围器件的具体计算公式见芯片手册内公式(7),详见芯片手册 7.3.7 一节。

3号脚外部元件值,与反馈回路的补偿网络设计有关。详见芯片手册 8.2.1.2.8 节。

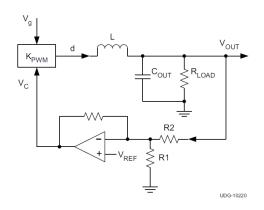


图 5. 增益有关外围电路(芯片手册图 30)

2.4 芯片的过流检测(7/8号脚)

如图 6 所示,与功率 MOSFET 串联一个电阻 R_{ILIM} ,以确定过流保护设点。最好使用低电感电阻防止振铃信号和干扰信号误触发。当 FET 导通,控制器检测到 VDD 脚到 ISNS 脚之间有 100mV 以上的压降,则达到过流条件,FET 将被强制关断。具体的工作原理讲解请参考芯片手册 7.3.5 一节。

$$I_{ILIM} = \frac{V_{ILIM}}{R_{ILIM}} = \frac{100mV}{R_{ILIM}}$$

必要的时候,可以在电流检测网络上加入一个小型 RC 滤波电路(如本文图 6 中 C_F 和 R_{F1}),以减少噪声带来的干扰误触发。这个滤波电路中还可以再加入一个电阻(如本文图 6 中 R_{F2}),使过流触发设点变高。在这种情况下的计算公式请参考芯片手册内的公式(3)。具体元件还有一些约束条件,请参考芯片手册 7.3.5 一节。

在实际应用中,这个有关输出电流设点的电阻,由输出端末级电流决定,输出端末级电流应同时考虑最大输出电流和一半的纹波电流,同时应给设计值留出余量。芯片手册8.2.1.2.6 一节给出了一个实际例子和计算过程。

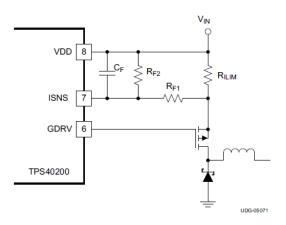


图 6. 芯片的过流设点相关电路(芯片手册图 28)

2.5 工作频率 (1/8 号脚)

控制器的工作频率是由 R_{RC} (连接在 RC 和 VDD 之间)和 C_{RC} (连接在 RC 和地之间)决定,请参考本文图 1。振荡器频率的计算公式请参考芯片手册内公式(1)。具体器件还有一些约束条件,请参考芯片手册 7.3.3 一节。

2.6 内置 P-MOSFET 驱动器 (6 号脚)

TPS40200 是一款异步控制器,内置的 P-MOSFET 驱动器可给出 200mA 的驱动电流。 GDRV 动态范围 V_{IN} — 8V。具体请参考芯片手册 7.3.1 一节。尽管 MOSFET 器件选型已由课程给定,但其选择依据和功率损耗计算可参考 8.2.1.2.1 一节。

2.7 输出电感的选择

输出电感的选择有一些约束条件,比如磁饱和电流与电路中流过电感的最大电路(含纹波影响)的关系,以及控制器进入不连续导通工作模式的最小电流。课程未要求设计输出电感(储能电感)取值,不过具体的约束条件和电感选择可参考芯片手册 8.2.1.2.3 一节。

2.8 输出电容的选择

输出电容的选择,应考虑当负载电流阶梯性变化时(负载改变,带来的负载电流忽然变大/变小),可能导致输出电压超过(电压过冲)或低于(电压下冲)规定范围,此时为了使输出电压在规定的范围内,输出电容必须足够大。保证电压过冲和电压下冲不超过规定范围,这是输出电容的两个约束条件。课程未要求设计输出电容取值,不过具体的计算过程可参考芯片手册 8.2.1.2.4 一节。

2.9 其他次要部分

除以上提及的内容,关于芯片功能描述,在芯片手册中还有一些次要内容与本课程实验 不直接相关,阅读时可以从略。

比如,在某些应用设计中,多片 TPS40200 需按照同一开关频率同步工作,有关工程实现方法在芯片手册中有专门描述。

(李安琪编写, 2017年9月22日)