

您可使用BOSS直聘APP扫描二维码联系Ta

0802bfd83d76855d1Xd42d\$1E1BRxY64VfKXWOGrlvbTNhFm2A~~

卫劲风

男|37岁 × 854326781@qq.com

14年工作经验 | 大模型算法 | 期望薪资: 25-35K | 期望城市: 上海



个人优势

- 手写以 Transformer 架构为基础的多头注意力机制,下载Huggingface 数据集,用笔记本 CPU 跑出了一个 0.2B 大模型,并使用lora/qlora对qwen2-7B等进行FT
- 熟悉Prompt提示词工程,Function calling 工程,RAG 工程,agent工程,workflow工程,llama-index框架,langchain框架的使用及大模型本地vllm部署
- 独立进行类chatgpt页面回答项目、知识库问答机器人开发、企业财报生成、数据库SQL语言自动生成项目工程等开发

工作经历

网新股份有限公司 大模型算法

2024.10-2025.06

职责:作为大模型应用设计人员,使用qwen、deepseek开源模型和langchain、llama-index SDK 进行知识库问答机器人开发、企业财报生成、数据库SQL语言自动生成项目

上海复高软件开发有限公司 FPGA工程师

2021.12-2024.10

内容:

介绍:复高软件是国内著名的从事无线电通讯产品研发的企业

职责:作为 FPGA 设计人员,使用 Altera和 Xilinx 公司 FPGA 芯片及平台 EDA 软件使用V语言进行项目开发调试,使用过K7\V7\A7ZYNQ7000\FSM 器件,AD936x,TI 家族 jesd-204B接口AD/DA,DDR3SDRAM,NORflash,e2prom 储存器,eMMC卡

业绩:

成功进行设备通讯及数据处理

上海康恒环境股份有限公司、上海巴安水务股份有限公司、上海海陆昆仑工

程寿退全型,负责垃圾处理项目设计工作,设计管理工作,主要业绩2011/6-202109西安、南昌、鄞城等罗/主管 个垃圾替烧、污泥处理项目设计、调试经理

项目经历

银行系统知识库开发项目 大模型应用工程师

2024.10-至今

作为大模型应用设计人员,使用qwen2开源模型进行办公自动化应用开发,使用RAG技术开发知识库

数据库SQL语言自动生成项目 数据开发

2025.06-2025.06

作为大模型应用设计人员,使用MCPsse技术进行server开发,根据提供方的数据库接口结合向量检索和大模型思考能力生成符合要求的SOL语句

企业财报生成开发项目 llm应用开发工程师

2025.05-2025.06

作为大模型应用设计人员,使用fastapi技术进行web后端开发,根据提供方的财务接口接合大模型思考能力生成符合要求的财务文档

本地文件处理AGENT工程 大模型工程师

2024.09-2024.09

内容:

使用langchain 框架构建AGENT项目,给主函数配置LLM和各种工具,借用LLM思考推理能力返回思维链过程,最终实现对本地数据查询和处理功能

业绩:

实现对本地数据查询和处理功能

web版本PDF对话项目 大模型工程师

2024.09-2024.09

内容:

使用OpenAI 及其text-embedding-3-small、chroma向量数据库,BAAI/bge-reranker-large后排名工具进行RAG开发,使用llama-index框架

业绩:

成功进行rag查询

高德地图API调用搜索项目 大模型工程师

2024.09-2024.09

内容:

参考GPT的actions功能,多次调用高德地图API接口函数,借用LLM思考推理能力返回高德地图API调用参数,根据LLM返回结果进行函数调用,函数调用再结果返回LLM,由LLM返回最终结果

业绩:

成功调用大模型进行查询

类chatgpt页面回答项目 大模型工程师

2024.08-2024.08

内容:

Web版本前端使用flask+vue2架构,后端调用GPT4o进行问答

业绩:

成功调用进行大模型进行答复工作

基座大模型训练及微调 大模型工程师

2024.08-2024.08

内容:

python手写以Transformer架构为基础的多头注意力机制,下载Huggingface/魔塔数据集,用笔记本CPU跑出了一个0.2B 大模型,在AUOTDL云平台使用lora和glora方法对gwen2-7B、glm4-9B和llama3.1-8B进行微调

业绩:

成功训练出大模型,并调用;完成微调

高速AD/DA信号发送机开发项目 FPGA工程师

2023.06-2024.06

jesd-204b接口AD,8通道接收,通过PCIe总线传输数据到上位机,4通道jesd-204b接口DA发送PN码作为验证数据

多个无线电射频信号收发机开发项目 FPGA工程师

2021.10-2024.06

FPGA接收AD采集的数据,处理后发送到缓存,然后将数据发送到DDR3中,CPU通过PCIe总线将数据读走,通过中断判断内存数据存储情况

多个无线电射频信号发送机开发项 FPGA工程师

2022.02-2023.12

CPU与 FPGA 结合,CPU 数据通过 PCIe 总线和 AXI 协议储存到 DDR 3中,通过对 FPGA 中寄存器的读写确认 DDR 3中数据是否读完,FPGA 设置缓存采用乒乓操作通过 AXI 协议将 DDR 3中数据读出发给DA

多个无线电射频信号接收机开发项 FPGA工程师

2022.02-2023.11

FPGA接收 jesd-204B接口的 AD 采集的数据,处理后发送到缓存,然后将数据发送到 DDR 3中,CPU 通过 PCIe 总线将数据读走,通过中断判断内存数据存储情况

视频数据采集项目 FPGA工程师

2023.09-2023.10

使用 ZYNQ 7020器件,成功利用 DMA 核传输 AD 采集的视频数据到 PS侧,由 CPU 处理

10gethernet项目 FPGA工程师

2023.07-2023.09

使用10GEthernetSubsystemIP 核接收光口数据,在156.25M时钟下传输64bit 数据,通过 PCIe 总线传输数据到上位机

加密数据存取开发项目 FPGA工程师

2023.01-2023.04

FPGA接收上位机数据加密后存到 eMMC卡,或者读取 eMMC 卡中数据解密后发给上位机

教育经历

南京工业大学 本科 热能与动力工程、法学

2007-2011

资格证书

CET-6 日语N2 N-2 英语CET-6