



日期: /

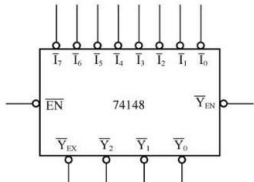
优先编码器 74148

表3.2.2 8-3线优先编码器74148功能表

使能输入	输入	输出	输出标志	使能输出
$\overline{EN}$	$\overline{I_7} \ \overline{I_6} \ \overline{I_5} \ \overline{I_4} \ \overline{I_3} \ \overline{I_2} \ \overline{I_1} \ \overline{I_0}$	$\overline{Y_2} \ \overline{Y_1} \ \overline{Y_0}$	$\overline{Y_{EX}}$	$\overline{Y_{EN}}$
1	0 0 0 0 0 0 0 0	1 1 1	1	1
0	1 1 1 1 1 1 1 1	1 1 1	1	0
0	0 0 0 0 0 0 0 0	0 0 0	0	1
0	1 0 0 0 0 0 0 0	0 0 1	0	1
0	1 1 0 0 0 0 0 0	0 1 0	0	1
0	1 1 1 0 0 0 0 0	0 1 1	0	1
0	1 1 1 1 0 0 0 0	1 0 0	0	1
0	1 1 1 1 1 0 0 0	1 0 1	0	1
0	1 1 1 1 1 1 0 0	1 1 0	0	1
0	1 1 1 1 1 1 1 0	1 1 1	0	1

● 输入端低电平(即逻辑“0”)有效

● 输入端十进制下标的自然二进制码的反码



二进制 → 74147

译码器

74138: 三-八线译码器

二进制: 7442

数码管显示的

译码器 7448

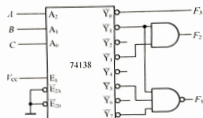


图 3.2.12 译码器典型多输出函数

2. 8线4位二进制译码器 7442

输入	输出
$A_3 \ A_2 \ A_1 \ A_0$	$Y_0 \ Y_1 \ Y_2 \ Y_3 \ Y_4 \ Y_5 \ Y_6 \ Y_7$
0 0 0 0	1 0 0 0 0 0 0 0
0 0 0 1	0 1 0 0 0 0 0 0
0 0 1 0	0 0 1 0 0 0 0 0
0 0 1 1	0 0 0 1 0 0 0 0
0 1 0 0	0 0 0 0 1 0 0 0
0 1 0 1	0 0 0 0 0 1 0 0
0 1 1 0	0 0 0 0 0 0 1 0
0 1 1 1	0 0 0 0 0 0 0 1

作输入端为十进制, 即对应的输入端

数据选择器

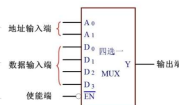
74153: 双四选-数据选择器

74151: 八选-数据选择器

四选-数据选择器

使能输入	输入	输出
$\overline{EN}$	$A_1 \ A_0 \ D_3 \ D_2 \ D_1 \ D_0$	$Y$
1	0 0 0 0	0
0	0 0 0 0	$D_3$
0	0 1 0 0	$D_2$
0	1 1 0 0	$D_1$
0	1 1 1 0	$D_0$

当  $\overline{EN}=0$  时, 器件工作, 算出输入的一组自然二进制代码对应的十进制数, 以此数作为下标的  $D$  端被选中。

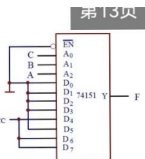


3. 用数据选择器设计组合逻辑电路

例1: 用74151设计函数  $F = AB + AC$ 。

$A_3 \ A_2 \ A_1 \ A_0$	00	01	11	10
$D_3 \ D_2 \ D_1 \ D_0$	0	0	1	1
$Y$	0	0	1	1

图 3.2.13 用 74151 设计函数  $F = AB + AC$  的电路



数据比较器

7485: 四位并行比较器

四、数据比较器

1. 四位并行数据比较器7485



$A_3 \sim A_0, B_3 \sim B_0$ : 数码输入端

$(A > B), (A = B), (A < B)$ : 比较结果输出端

$F_{0,0}, F_{0,1}, F_{0,2}, F_{0,3}$ : 比较结果输出端

图 3.2.33 (b) 简化符号

表 3.2.10 4 位数值比较器7485功能表

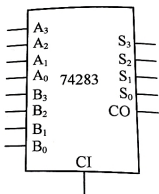
输入	输出
$A_3 \ B_3 \ A_2 \ B_2 \ A_1 \ B_1 \ A_0 \ B_0$	$F_{0,0} \ F_{0,1} \ F_{0,2} \ F_{0,3}$
0 0 0 0 0 0 0 0	0 0 0 0
0 0 0 0 0 0 0 1	0 0 0 1
0 0 0 0 0 0 1 0	0 0 1 0
0 0 0 0 0 0 1 1	0 0 1 1
0 0 0 0 0 1 0 0	0 1 0 0
0 0 0 0 0 1 0 1	0 1 0 1
0 0 0 0 0 1 1 0	0 1 1 0
0 0 0 0 0 1 1 1	0 1 1 1
0 0 0 1 0 0 0 0	1 0 0 0
0 0 0 1 0 0 0 1	1 0 0 1
0 0 0 1 0 0 1 0	1 0 1 0
0 0 0 1 0 0 1 1	1 0 1 1
0 0 0 1 0 1 0 0	1 1 0 0
0 0 0 1 0 1 0 1	1 1 0 1
0 0 0 1 0 1 1 0	1 1 1 0
0 0 0 1 0 1 1 1	1 1 1 1

续表

输入	输出
$A_3 \ B_3 \ A_2 \ B_2 \ A_1 \ B_1 \ A_0 \ B_0$	$F_{0,0} \ F_{0,1} \ F_{0,2} \ F_{0,3}$
0 0 1 0 0 0 0 0	1 0 0 0
0 0 1 0 0 0 0 1	1 0 0 1
0 0 1 0 0 0 1 0	1 0 1 0
0 0 1 0 0 0 1 1	1 0 1 1
0 0 1 0 0 1 0 0	1 1 0 0
0 0 1 0 0 1 0 1	1 1 0 1
0 0 1 0 0 1 1 0	1 1 1 0
0 0 1 0 0 1 1 1	1 1 1 1
0 0 1 1 0 0 0 0	1 1 0 0
0 0 1 1 0 0 0 1	1 1 0 1
0 0 1 1 0 0 1 0	1 1 1 0
0 0 1 1 0 0 1 1	1 1 1 1

日期: 全水 02/1

74283:



$\overline{S_P}$  和是变量名称, 不是取反

触发器



输入	输出	功能说明
$S_n, R_n$	$Q, \bar{Q}$	触发器
0 0	1	触发器置1
0 1	0	触发器置0
1 0	1	触发器置1
1 1	1	触发器置1

次态方程 
$$Q^{n+1} = \overline{S_P} + \overline{R_P} \cdot Q^n$$
  

$$\overline{S_P} + \overline{R_P} = 1 \text{ (约束条件)}$$

SR触发器 (SRFF)

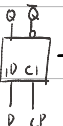


CP	S	R	$Q^{n+1}$
0	0	0	$Q^n$
0	1	0	1
0	0	1	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

次态方程 
$$CP=0, Q^{n+1} = Q^n$$
  

$$CP=1, \begin{cases} Q = S + \bar{R}Q^n \\ S \cdot R = 0 \text{ (约束条件)} \rightarrow S, R \text{ 不同时为1} \end{cases}$$

时钟 D 触发器 (时钟 DFF)



CP	D	$Q^{n+1}$
0	0	$Q^n$
0	1	$Q^n$
1	0	0
1	1	1

次态方程 
$$CP=0, Q^{n+1} = Q^n$$
  

$$CP=1, Q^{n+1} = D$$

边沿触发器 维阻 DFF (C上升沿)



表 4. 4. 1 维阻 DFF 功能表

$\bar{S}_D$	$\bar{R}_D$	D	CP	$Q^{n+1}$	功能名称
1	1	0	1	0	同步置0
1	1	1	1	1	同步置1
0	1	$\phi$	$\phi$	1	异步置1
1	0	$\phi$	$\phi$	0	异步置0
1	1	$\phi$	0	$Q^n$	保持

次态方程 
$$Q^{n+1} = [D] \cdot CP \uparrow$$
  
 异步置1 异步置0 保持

边沿 JK 触发器 (CP下降沿)



(b) 逻辑符号

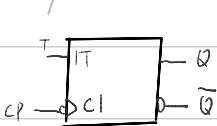
$\bar{S}_D$	$\bar{R}_D$	J	K	CP	$Q^{n+1}$	$\bar{Q}^{n+1}$	功能名称
0	0	$\phi$	$\phi$	$\phi$	1	1	不允许
1	0	$\phi$	$\phi$	$\phi$	0	1	异步置0
0	1	$\phi$	$\phi$	$\phi$	1	0	异步置1
1	1	0	0	1	$Q^n$	$\bar{Q}^n$	保持
1	1	0	1	1	0	1	置0
1	1	1	0	1	1	0	置1
1	1	1	1	1	$\bar{Q}^n$	$Q^n$	翻转

次态方程 
$$Q^{n+1} = [J \cdot \bar{Q}^n + \bar{K} \cdot Q^n] CP \downarrow$$

J: 置1端, K: 置0端, 高电平有效

日期: /

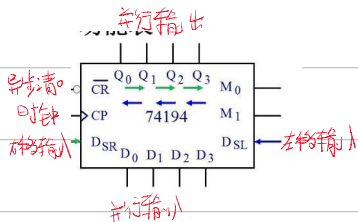
74P



$$Q^{n+1} = T \oplus Q^n$$

## 移位寄存器

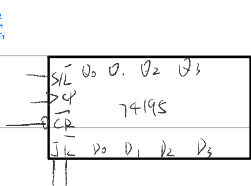
74194



$M_1$	$M_0$	操作
1	0	左移
0	1	右移
1	1	并行

## 右移寄存器

74195



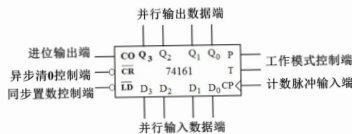
$S/L$	$J$	$K$	$Q_0^{n+1}$	操作
1	0	0	0	串入, 右移
1	0	1	$Q_0^n$	
1	1	0	$Q_1^n$	
0	0	0	0	并入

74165: 串入并出一串出 8 位右移寄存器

## 加法计数器

74161: 4 位二进制同步计数器

### (I) 功能介绍



CR	LB	PC(S)	TC(S)	操作
0	0	0	0	异步清零
1	0	0	0	同步置数
1	1	1	1	计数
1	1	0	1	保持
1	1	0	0	

74163: 74161 的 CR 为同步清零

74160: 是 8421 BCD 计数器, 从 0 ~ 9, 然后进 1

日期: /

提示: 不属于单个变量上的非号, 在<sup>反演规则</sup>应保留。

基本SR触发器:  $\bar{S}, \bar{R}$  同时为1时, 打阴零3

$\bar{S}, \bar{R}$  同时为0,  $\bar{S}, \bar{R}$  上打"X"

时钟控制SR触发器: 当  $CP=1$ ,  $S, R$  同时为1时, 从CP结束到下一个CP

上升沿, 0 状态不定, 打阴零3

GAL 16V8

16: 最多有16个输入

8: 8 出

} 不同时满足

28个用固定输入

8 可编程

PLA: 与或可编程

PROM: 或可编程, 与一次

PAL: 与可编程