使用DWT等方法对Cortex-M上执行的指令进行计数。



developer.arm.com/documentation/ka001499/1-0

开发者文档

文章 ID: KA001499

适用于: Cortex-M33、Cortex-M4、Cortex-M55、Cortex-M7

保密性: 客户非保密

概括

有哪些方法可以帮助我了解 Cortex-M 处理器执行了多少条指令?

本文是针对 Cortex-M3 和 Cortex-M4 编写的,但同样的观点也适用于 Cortex-M7、Cortex-M33 和 Cortex-M55。具有较高性能的新型 Cortex-M 处理器 (例如 Cortex-M55) 可能包 含一个扩展的性能监控单元,可提供额外的性能测量功能,但这些不属于本文的讨论范 围。较小的 Cortex-M 处理器(例如 Cortex-M0、Cortex-M0+ 和 Cortex-M23)不包括此处 描述的 DWT 功能,并且除 Cortex-M23 之外,不包括 ETM 指令跟踪,但所有 Cortex-M 处理器为芯片设计者提供"tarmac"能力。

回答

该处理器包含一个可选的 DWT 单元,该单元提供多个周期计数器。

DWT CYCCNT当处理器未在调试状态下停止时,基本周期计数器在每个时钟周期递增。

提供了多种性能监视器计数器,它们对处理器偏离其每周期执行一条指令的通常行为的时 钟周期数进行计数。这些性能监视器中的大多数都会考虑由于以下原因之一而没有执行附 加指令的周期:

DWT CPICNT - additional cycles required to execute multi-cycle instructions, and instruction fetch stalls

DWT EXCCNT - cycles spent performing exception entry and exit procedures

DWT_SLEEPCNT - cycles spent sleeping

DWT LSUCNT - cycles spent waiting for loads and stores to complete

还有一个针对"折叠"指令保存的周期的性能监视器:

DWT_FOLDCNT - cycles saved by instructions which execute in zero cycles

请注意,其中一些处理器能够双发出某些指令对。在这些情况下,一个周期内可能会执行 两条指令,因此由于频繁偏离每周期一条指令的速率,DWT FOLDCNT 可能会快速增 加。

如果处理器配置包括 DWT 分析计数器,则指令计数可计算如下:

这个结果在架构上被定义为近似值。有关详细信息,请参阅 ARMv7-M 架构参考手册中的 "分析计数器精度"部分。

对于成品封装芯片,如果芯片包含用于指令跟踪的 ETM 模块,则连接到跟踪端口输出的调试器应该能够准确计数指令,因为每条指令都会在跟踪端口导出的流式跟踪中报告。然而,根据处理器时钟速度和跟踪通道带宽,由于跟踪通道容量过载,跟踪流中可能存在间歇性间隙。

对于使用处理器的 RTL 描述或使用设计仿真模型 (DSM) 运行芯片设计逻辑仿真的芯片设计人员来说,可以通过启用"tarmac"日志功能生成文本来观察准确的指令计数仿真运行期间处理器活动的日志文件历史记录,或者通过启用处理器的 ETM 接口(无论设计中是否实现了 ETM 选项)并对 ETMIVALID 信号置为高电平的周期进行计数。