1. 可以用 、 来改变集成计数器的模值。
2. FPGA的中文全名是 。
3. 并联比较性A/D转换器的优点是 。
4. 两个计数器的模数分别是M1、M2，把它们串联起来，总模数是 。
5. CPLD的中文全名是 。
6. 双积分AD转换器的优点是 。
7. 移位寄存器可以完成以下功能 。
8. 左移 B.右移 C.串入并出 D.并入串出
9. 用1M×4的RAM芯片通过 可以获得4M×8的存储器。
10. 字扩展 B.位扩展 C.复合扩展 D.字或位扩展

1. 双积分ADC的缺点是 。

A.转换速度慢 B.转换时间不定 C.对元件要求高 D.电路复杂

1. 8位D/A转换器的分辨率约等于 。

A. 1/8 B. 1/16 C.1/28 D.1/216

2. A/D转换器的步骤有 。

A.采样 B.保持 C.量化 D编码

3. 某ROM有10条地址线，8位数据线，存储容量是 。

A.10×8 B.210×8 C.28×10

2. 某ROM有13条地址线，8位数据线，它的存储容量是 位。

A.13×8 B.213×8 C.13×28 D.138

1. 555定时器的典型应用有 。
2. 施密特触发器 B.多谐震荡器 C.单稳态触发器
3. 用于鉴别脉冲信号幅度时，应采用 。

A.单稳态触发器 B.多谐震荡器 C.双稳态触发器 D.施密特触发器

2. 555定时器使用时不需要外接电阻电容。 （ ）

3. CPLD被广泛用于产品的原型设计和产品生产。 （ ）

4. 555定时器是数字-模拟混合集成电路。 （ ）

5. 存储阵列一般由与阵列和或阵列组成。 （ ）

4. CPLD是可编程交互连接阵列。 （ ）

5. 双积分A/D转换器的优点是速度快。 （ ）

5. A/D转换器的输出数字与输入模拟电压是相等关系。 （ ）

1. 用ROM实现函数y=x2，x是3位二进制。要求：（1）列出真值表；（2）根据真值表写出输出表达式；（3）用与阵列、或阵列实现函数，画连线图。
2. 用十进制加法计数器74160设计6进制计数器，计数状态是2~7，用置数法实现。写出步骤并在图上连线。



2．用两片二进制计数器74161设计一个46进制计数器，用置零法实现。在下图上连线，并说明它如何工作。

 

3．用D触发器设计000-001-010-100-101-110-000的同步状态转换电路。(1)画状态图；（2）用卡诺图化简，确定状态方程；（3）判断是否能自启动。不用画电路图。

3．用JK触发器设计100-101-110-001-111-011-100的同步状态转换电路。(1)画状态图；（2）用卡诺图化简，确定状态方程；（3）判断是否能自启动。不用画电路图。