



Ejercicios repaso 2° parcial

1. Se tiene una máquina con memoria principal de 4 Mbytes y bloques de 8 bytes. Si la memoria caché tiene 2048 renglones con organización de mapeo directo.

Tamaño MP: 4 MB $\rightarrow 2^{20} \times 2^2 = 2^{22}$

Cantidad de renglones: 2048 $= 2^{10} \times 2^{11} = 2^{21}$

Tamaño bloque: 8 bytes $\rightarrow 2^3$

$$\text{Número_bloques} = \frac{\text{tamaño_memoria_principal}}{\text{cantidad_renglones}}$$

$$\text{Número_bloques} = \frac{2^{22}}{2^{11}} = 2^{11}$$

$$\text{Número_bloques} = 2048$$

$$\text{Tamañocaché} = \text{númerobloques} \times \text{tamaño bloque}$$

$$\text{Tamañocaché} = 2048 \times 8 \text{ bytes} = 16384 \text{ bytes} = 16 \text{ KB}$$

$$\text{Tamaño caché: } 16 \text{ KB} \rightarrow 2^{10} \times 2^4 = 2^{14}$$

- $\text{Palabra en bits} = \text{Log2 tamaño bloque}$

$$\text{Palabra en bits} = \text{Log2 } 2^3 = 3$$

- $\text{Línea en bits} = \text{Log2 númerobloques}$

$$\text{Línea en bits} = \text{Log2 } 2^{11} = 11$$

- $\text{Etiqueta en bits} = \text{bits restantes}$

$$\text{Etiqueta en bits} = 22 - 3 - 11 = 9$$

Etiqueta (8 bits)	Línea (11 bits)	Palabra (3 bits)
Dirección 22 bits		

- a. Haz un dibujo que explique esta organización para este caso mostrando todos los campos con sus dimensiones

Línea (10 bits)	Bit de validez 1 bit	Etiqueta (9 bits)	Bloque (8 bytes)							
0X0F6	1	0X010	01	42	5A	3B	FF	01	20	46

- b. ¿En qué renglón de la caché se ubicará el dato DB que está en la dirección de memoria principal 0267C5?



Universidad Nacional de la Patagonia San Juan Bosco
Facultad de Ingeniería. Sede Puerto Madryn
ARQUITECTURA DE COMPUTADORAS

Dirección: 22 bits																						
Etiqueta: 8 bits									Línea: 10 bits										Palabra: 3			
0	0				9				5			F				8			5			
0	0	0	0	0	1	0	0	1	1	0	0	1	1	1	1	1	0	0	0	1	0	1
0		2			6			7			C			5								

c. Marca en el dibujo el dato tanto en memoria como en caché.

MEMORIA CACHE

Línea (10 bits)	Bit de validez 1 bit	Etiqueta (9 bits)	Bloque (8 bytes)							
0X5F8	1	0X009	00	00	DB	00	00	00	00	00

MEMORIA PRINCIPAL

00
00
0267C5 DB
00
00

d. Obtiene otra dirección de memoria principal que se ubique en el mismo renglón de la caché que la dirección anterior.



Dirección: 22 bits																			
Etiqueta: 8 bits								Línea: 10 bits										Palabra: 3	
0	0					9		5				F				8		2	
0	0	0	0	0	1	0	0	1	1	0	0	1	1	1	1	1	0	0	0
0		2		6		7		C		2									

Otra dirección puede ser: 0267C2

2. ¿Qué mejora en el tiempo de ejecución con respecto a un monoprocesador predice la Ley de Amdahl para un proceso que tiene un 6% de su tiempo como secuencial cuando se ejecuta usando 4 procesadores? ¿Y cuál sería la mejora si se utilizara un número infinito de procesadores?

La Ley de Amdahl se utiliza para predecir la mejora en el tiempo de ejecución de un programa como resultado del paralelismo. Esta ley se basa en el hecho de que una porción del programa es secuencial y no puede ser paralelizada, mientras que el resto puede ejecutarse en paralelo.

La fórmula de la Ley de Amdahl es:

$$S = \frac{1}{(1-P) + \frac{P}{N}}$$

- S es la aceleración o speedup,
- P es la fracción del programa que puede ser paralelizada,
- N es el número de procesadores.

Dado que el 6% del tiempo del programa es secuencial, esto significa que el 94% del programa puede ser paralelizado. Así, $P=0.94$ y la fracción secuencial es $1-P=0.061$ - $P = 0.06$

Mejora con 4 procesadores:

Usando la fórmula, para $N=4$

$$S = \frac{1}{(1-0.94) + \frac{0.94}{4}} \quad S = \frac{1}{0.06 + \frac{0.94}{4}} \quad S = \frac{1}{0.06 + 0.235} \quad S = \frac{1}{0.295}$$

$$S \approx 3.39$$

La mejora en el tiempo de ejecución con 4 procesadores es aproximadamente 3.39 veces.

Mejora con un número infinito de procesadores:

Para un número infinito de procesadores, $N \rightarrow \infty$, la fracción paralelizable se reduce a casi cero, y la Ley de Amdahl se simplifica a:

$$S = \frac{1}{(1-P)}$$

Usamos $P=0.94$:

$$S = \frac{1}{(1-0.94)} \quad S = \frac{1}{0.06}$$

$$S \approx 16.67$$

Por lo tanto, la mejora máxima en el tiempo de ejecución con un número infinito de procesadores es aproximadamente 16.67 veces.

3. Se desea comprobar los anchos de banda máximos de un bus síncrono y otro asíncrono. El bus síncrono tiene un tiempo de ciclo de reloj de 50ns, y cada transición de bus requiere un ciclo de reloj. El bus asíncrono requiere 40ns para el protocolo de handshaking. En ambos buses, la sección de datos tiene una anchura de 32 bits. Encuentre el ancho de banda de ambos buses cuando realizan lecturas de una memoria de 200ns. Suponga que las lecturas son siempre de una palabra.



Bus Síncrono

Para el bus síncrono, el tiempo total para una transferencia se compone del tiempo de ciclo del reloj y el tiempo de lectura de la memoria. Cada transición del bus requiere un ciclo de reloj, y cada ciclo de reloj dura 50 ns.

El tiempo total para una lectura de memoria en el bus síncrono es la suma del tiempo de ciclo del reloj y el tiempo de lectura de la memoria:

$$T_{\text{síncrono}} = T_{\text{ciclo}} + T_{\text{lectura}}$$

$$T_{\text{síncrono}} = 50\text{ns} + 200\text{ns} = 250\text{ns}$$

La cantidad de datos transferidos en cada ciclo es de 32 bits, que es igual a 4 bytes. El ancho de banda se calcula como la cantidad de datos transferidos por unidad de tiempo:

$$\text{Ancho de banda síncrono} = \frac{\text{datos transferidos}}{\text{tiempo total}}$$

$$\text{Ancho de banda síncrono} = \frac{4 \text{ bytes}}{250 \times 10^{-9} \text{ segundos}} = \frac{4 \times 10^9 \text{ bytes}}{250} \text{ segundos}$$

$$\text{Ancho de banda síncrono} = \frac{4 \times 10^9}{250} \text{ bytes/segundo} = 16 \times 10^6 \text{ bytes/segundo} = 16 \text{ MB/s}$$

Bus Asíncrono

Para el bus asíncrono, el tiempo total para una transferencia se compone del tiempo del protocolo de handshaking y el tiempo de lectura de la memoria. El protocolo de handshaking dura 40 ns.

El tiempo total para una lectura de memoria en el bus asíncrono es la suma del tiempo del protocolo de handshaking y el tiempo de lectura de la memoria:

$$T_{\text{asíncrono}} = T_{\text{handshaking}} + T_{\text{lectura}}$$

$$T_{\text{asíncrono}} = 40\text{ns} + 200\text{ns} = 240\text{ns}$$

La cantidad de datos transferidos en cada ciclo es de 32 bits, que es igual a 4 bytes. El ancho de banda se calcula de manera similar:

$$\text{Ancho de banda asíncrono} = \frac{\text{datos transferidos}}{\text{tiempo total}}$$

$$\text{Ancho de banda asíncrono} = \frac{4 \text{ bytes}}{240 \times 10^{-9} \text{ segundos}} = \frac{4 \times 10^9 \text{ bytes}}{240} \text{ segundos}$$

$$\text{Ancho de banda asíncrono} = \frac{4 \times 10^9}{240} \text{ bytes/segundo} = 16.67 \times 10^6 \text{ bytes/segundo} = 16.67 \text{ MB/s}$$

4. Se tiene una memoria principal con una capacidad de 8 Mbytes dividida en bloques de 8 bytes y una caché totalmente asociativa de 4096 renglones.
 - a. Hacer un esquema de la caché indicando largo /ancho en bits. Mostrar con un ejemplo su utilización
 - b. En el renglón 105 de la caché aparece 1 0C123 A9B7C6D5452F0013 ¿En qué dirección de memoria se encuentra el byte cuyo contenido es D5?
5. Una máquina posee una caché de 1 Mbyte con tiempo de acceso de 10 ns y una memoria principal de 1 Gbyte con tiempo de acceso de 100 ns. Si el 98% de los requerimientos de memoria son tomados de la caché. ¿Cuál es el tiempo promedio de acceso de la jerarquía?

$$T_{\text{promedio}} = (10\text{ns} \times 0.98) + (100\text{ns} \times 0.02) = 11.8 \text{ ns}$$

6. Una aplicación posee una parte secuencial del 10 % . ¿Qué mejora teórica se podrá obtener si se usan 5 CPU en vez de 1 CPU? ¿Qué límite predice Amdahl en la mejora si se usara infinitos procesadores?

$$S = \frac{1}{(1-0.90) + \frac{0.90}{5}} = \frac{1}{0.1 + 0.18} = \frac{1}{0.28} = 3.57$$

si se utilizaran infinitos procesadores la mejora se vería afectada por la parte secuencial.



7. Un computador tiene conectado un ratón que debe consultarse al menos 30 veces por segundo para poder actualizar su posición en la pantalla. La rutina que consulta su posición y vuelve a dibujar el puntero en la pantalla requiere 2000 ciclos para su ejecución. Si el computador tiene una frecuencia de 2.7GHz, ¿qué sobrecarga supone la mencionada rutina de tratamiento de interrupciones, es decir, qué porcentaje de tiempo dedica el computador a ejecutar esta rutina?

Para calcular la sobrecarga de la rutina de tratamiento de interrupciones del ratón, debemos determinar el porcentaje de tiempo que el computador dedica a ejecutar esta rutina en comparación con su tiempo total de procesamiento. A continuación, se detallan los pasos para calcularlo:

1. **Calcular el número de ciclos de reloj por segundo:**

$$\text{Frecuencia del procesador} = 2.7 \text{ GHz} = 2.7 \times 10^9 \text{ ciclos por segundo}$$

2. **Calcular el número de interrupciones por segundo:**

$$\text{Interrupciones por segundo} = 30 \text{ veces por segundo}$$

3. **Calcular el número total de ciclos dedicados a la rutina por segundo:**

$$\text{Ciclos por interrupción} = 2000 \text{ ciclos}$$

$$\text{Ciclos totales por segundo} = 2000 \text{ ciclos} \times 30 \text{ interrupciones por segundo} = 60000 \text{ ciclos por segundo}$$

4. **Calcular el porcentaje de tiempo que el procesador dedica a esta rutina:**

Primero, se calcula el total de ciclos por segundo del procesador:

$$\text{Ciclos totales del procesador por segundo} = 2.7 \times 10^9 \text{ ciclos por segundo}$$

Luego, el porcentaje de tiempo dedicado a la rutina es:

$$\text{Porcentaje de tiempo} = \left(\frac{60000 \text{ ciclos por segundo}}{2.7 \times 10^9 \text{ ciclos por segundo}} \right) \times 100$$

5. **Realizar el cálculo final:**

$$\text{Porcentaje de tiempo} = \left(\frac{60000}{2.7 \times 10^9} \right) \times 100$$

$$\text{Porcentaje de tiempo} = \left(\frac{60000}{2700000000} \right) \times 100$$

$$\text{Porcentaje de tiempo} \approx 0.222\%$$

Por lo tanto, la sobrecarga que supone la rutina de tratamiento de interrupciones del ratón es aproximadamente el **0.222%** del tiempo total del procesador.

8. Supongamos que tenemos un computador con 2 GB de memoria virtual y 32 MB de memoria física. El tamaño de página es de 8 KB y el número de páginas en la memoria principal es 4096. Se pide:

- a. Formato de las direcciones virtual y física.

$$\text{MV: } 2 \text{ GB} \rightarrow 2^{30} \times 2^1 = 2^{31}$$

$$\text{MF: } 32 \text{ MB} \rightarrow 2^{20} \times 2^5 = 2^{25}$$

$$\text{Tamaño de página: } 8 \text{ KB} \rightarrow 2^{10} \times 2^3 = 2^{13}$$

Direcciones virtuales:

$$\text{Tamaño total dirección virtual en bits} = \text{Log}_2 \text{ tamaño_memoria_virtual}$$

$$\text{Tamaño total dirección virtual en bits} = \text{Log}_2 2^{31} = 31$$

$$\text{Desplazamiento en bits} = \text{Log}_2 \text{ tamaño_pagina}$$

$$\text{Desplazamiento en bits} = \text{Log}_2 2^{13} = 13$$



Universidad Nacional de la Patagonia San Juan Bosco
Facultad de Ingeniería. Sede Puerto Madryn
ARQUITECTURA DE COMPUTADORAS

Direcciones físicas:

Tamaño total dirección física en bits = Log2 tamaño_memoria_física

Tamaño total dirección física en bits = $\text{Log}_2 2^{25} = 25$

Direcciones virtuales:

NPV= 18 bits	Desplazamiento: 13 bits
31 bits	

Direcciones físicas:

NPF= 12 bits	Desplazamiento: 13 bits
25 bits	

b. Número máximo de páginas virtuales.

$$N^{\circ} \max PV = \frac{2^{31}}{2^{13}} = 2^{18}$$

$$N^{\circ} \max PF = \frac{2^{25}}{2^{13}} = 2^{12}$$

c. Si la CPU emite la dirección virtual 7A3E9F12h, ¿a qué número de página virtual y a qué desplazamiento dentro de la página hace referencia?

Dirección virtual 31 bits																														
NPV 18 BITS																Desplazamiento: 13 bits														
2		D				1				F				6				1	F				1				2			
1	1	1	1	0	1	0	0	0	1	1	1	1	1	0	1	0	0	1	1	1	1	1	0	0	0	1	0	0	1	0
7		A				3				E				9				F				1				2				

NPV: 0x2D1F6

DESPLAZAMIENTO: 0x1F12

9. Un sistema con memoria caché tiene una tasa de aciertos (hits) del 90%, con un tiempo de acceso de 60 ns en los aciertos a la caché y un tiempo de acceso de 250 ns cuando la instrucción no se encuentra en la caché. ¿Cuál es el tiempo de acceso efectivo del sistema?

$$T_{\text{acceso efectivo}} = (60\text{ns} \times 0.90) + (250\text{ns} \times 0.10) = 79\text{ns}$$

10. Supongamos un subsistema de almacenamiento con los siguientes componentes y MTTF:

- 10 discos, cada uno con 900,000 horas MTTF
- 1 controlador NVMe con 500,000 horas MTTF
- 1 fuente de alimentación con 400,000 horas MTTF



Universidad Nacional de la Patagonia San Juan Bosco

Facultad de Ingeniería. Sede Puerto Madryn

ARQUITECTURA DE COMPUTADORAS

- 2 ventiladores, cada uno con 200,000 horas MTTF
- 1 cable NVMe con 1,000,000 horas MTTF

Asumiendo que los tiempos de vida están exponencialmente distribuidos y que las fallas son independientes entre sí, calcular el MTTF del subsistema completo.