

Análisis de instrucciones en el simulador RISC-V

- Ejemplo de tabla esperada:**

Etapa	Descripción del proceso
Fetch	Se recupera la instrucción de memoria en la dirección PC.
Decode	Se identifican el opcode y operandos en la instrucción.
ALU	Se realiza la operación aritmética.
Mem/Reg	Se accede a la memoria o registros.
PC	Se actualiza el contador de programa.

2. Se dispone de una computadora elemental, representada en la Figura 1.

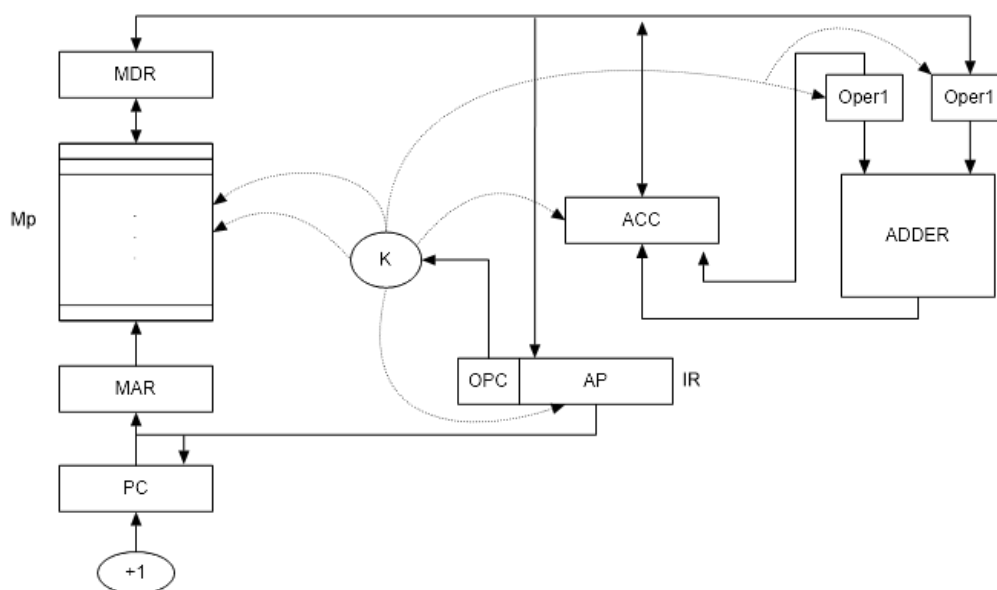


Figura 1. Máquina elemental



Universidad Nacional de la Patagonia San Juan Bosco
Facultad de Ingeniería. Sede Puerto Madryn
Arquitectura de Computadoras

OPC= código de operación de la instrucción <6 bits>.

AP = argumento.

IR = registro de instrucción.

K = unidad de control.

OPC	Mnemónico	Descripción	Operación entre registros
0	ADD	Sumar al Acc Mp[AP]	$Acc \leftarrow Acc + Mp[AP]$
1	LDA	Cargar el Acumulador	$Acc \leftarrow Mp[AP]$
2	STA	Almacenar el Acumulador	$Mp[AP] \leftarrow Acc$
3	SUB	Restar al Acumulador	$Acc \leftarrow Acc - Mp[AP] (*)$
4	CLDA	Cargar el Acc complementado	$Acc \leftarrow NOT (Mp[AP])$
5	JP	Salto incondicional	$PC \leftarrow AP$
6	JPZ	Salta si Acc=0	Si $Acc=0$ $PC \leftarrow AP$
7	JSR	Salto a subrutina	$Stack \leftarrow PC + 1, PC \leftarrow AP$
8	RET	Retorno de subrutina	$PC \leftarrow Stack$

Cuadro 1: Macroinstrucciones

(*) Operando en complemento a 2.

Se dispone de las siguientes microinstrucciones:

Nro. μ inst.	Descripción
1	$Acc \leftarrow MDR$
2	$Oper2 \leftarrow MDR$
3	$Oper2 \leftarrow NOT (MDR)$
4	$Oper1 \leftarrow Acc$
5	$Acc \leftarrow Oper2 + Oper1 + C$
6	$MDR \leftarrow Acc$
7	$IR \leftarrow MDR$
8	$MAR \leftarrow AP$
9	$PC \leftarrow AP$
10	$MAR \leftarrow PC$
11	$PC \leftarrow PC + 1$
12	READ ($MDR \leftarrow Mp[MAR]$)
13	WRITE ($Mp[MAR] \leftarrow MDR$)
14	$ACC \leftarrow 0$
15	$Oper1 \leftarrow 0$
16	$\mu MAR \leftarrow OPC$
17	IF $ACC = 0$ GO TO LABEL
18	IF $ACC < 0$ GO TO LABEL
19	GO TO LABEL
20	$C \leftarrow 0$
21	$C \leftarrow 1$

Cuadro 2: Microinstrucciones



Universidad Nacional de la Patagonia San Juan Bosco
Facultad de Ingeniería. Sede Puerto Madryn
Arquitectura de Computadoras

Utilizando **microprogramación vertical**, se debe realizar lo siguiente:

- Implementar las instrucciones de máquina (macroinstrucciones)** especificadas en el Cuadro 1, completando la secuencia de microinstrucciones correspondiente.
- Utilizar la tabla de microinstrucciones disponible** en el Cuadro 2, como referencia para la implementación.

Ubicación de instrucciones en el mapa de micromemoria

3. **Ubicar las instrucciones del ejercicio anterior en un mapa de micromemoria**, asegurando que se reflejen todas las rutinas necesarias.

Explicar detalladamente el proceso de decodificación de una instrucción, incluyendo la rutina de búsqueda (*fetch*) y la organización de las rutinas dentro de la Unidad de Control.

Transferencia entre registros en una Máquina Elemental

4. Usando la arquitectura de la máquina elemental provista en la Figura 2, describir detalladamente cómo realizan las transferencias entre registros las siguientes instrucciones:

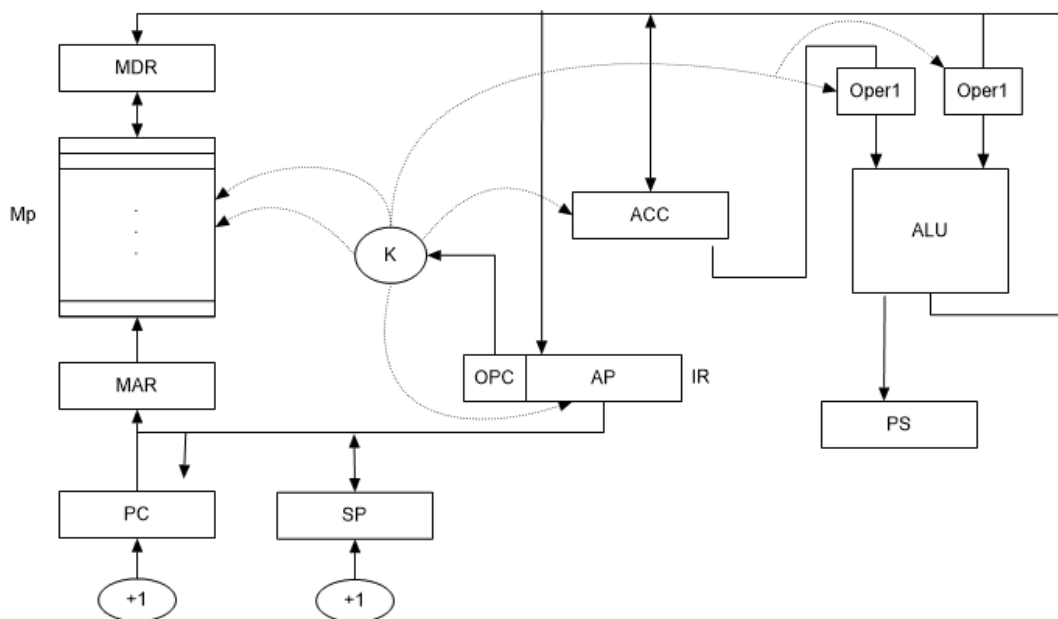


Figura 2. Máquina Elemental

1. Carga del ACC en modo de direccionamiento inmediato. (LDA dato).
2. Carga del ACC en modo de direccionamiento absoluto. (LDA dir_abs).
3. Almacenamiento del acumulador en modo de direc. absoluto. (STA dir_abs).
4. Salto incondicional en modo absoluto. (JP dir_absoluta).
5. Salto condicional en modo absoluto. (JPZ dir_absoluta si Z=1).
6. Salto a subrutina en modo absoluto. (JRS dir_absoluta).
7. Retorno de subrutina.

Para cada caso, se debe detallar:

1. **Registros involucrados en la transferencia de datos.**
2. **Modificaciones en los valores de memoria y registros internos.**
3. **Explicación detallada de los pasos del proceso.**