|  |  |
| --- | --- |
| 工程文档编号 |  |
| 版本号 | V1.0 |
| 作者 | 彭 鹏 |
| 日期 |  |
| 项目编号 |  |
| 表格号 |  |
| 模板版本 |  |

**网络测试仪控制平台方案**

**修订记录**

|  |  |  |  |
| --- | --- | --- | --- |
| 版本 | 日期 | 作者 | 备注 |
| 1.0 | 2013.04.02 | 彭鹏 | 创建文档 |
|  |  |  |  |
|  |  |  |  |

**目录**

[1 序言 4](#_Toc352691460)

[1.1 目的 4](#_Toc352691461)

[1.2 参考资料 4](#_Toc352691462)

[2 术语 4](#_Toc352691463)

[3 设计原则 4](#_Toc352691464)

[4 网络测试仪硬件结构 4](#_Toc352691465)

[5 网络测试仪软件层次 5](#_Toc352691466)

[6 控制平台流程 6](#_Toc352691467)

[7 总结与展望 6](#_Toc352691468)

## 序言

* 1. **目的**

为了推进网络测试仪样机的研制，指导后面网络测试仪控制平台的研发，本文档给出测试样机FPGA内部的硬件框图和软件框架。

* 1. **参考资料**
* 暂无

## 术语

暂无

## 设计原则

设计简单、稳定性高。

## 网络测试仪硬件结构

本章整理出网络测试仪的结构，并进行分析说明，为控制平台的设计提供依据。

网络测试仪的系统结构如图4.1:



图1 系统结构

图4.1是测试仪从控制平台角度看待的系统结构，其中数据平台使用Verilog HDL软核实现，保证系统性能，数据平台的设计参阅相关文档。

处理器：处理器是整个控制平台的核心，采用Xilinx MircoBlaze软核。

核内存储：MircoBlaze使用BlockRAM作为Cache，使用LMB总线与系统相连，这一部分对控制平台软件透明。

AXI4-Lite总线：Xilinx最新的嵌入式方案采用AXI4总线体系，其中AXI4-Lite总线是最简单的一种总线。为了减小系统的复杂度，在可以满足功能的条件下尽可能使用该总线，该总线上连接有看门狗、定时器、UART以及数据平台。

看门狗：为了保证程序由于意外(例如强干扰)跑飞时，能够自动回复使用该模块。

计时器：为了保证可以使用时间片调度，提高网络测试仪的扩展性使用该模块。

UART：用于研发期间的调试。

数据平台：这部分参考NetFPGA10G方案使用具有自主知识产权IP核，该部分完成包生成，比对和统计等高速信号处理。

AXI4总线：由于PCIe桥(Bridge)必须要DDR3模块的配合完成DMA操作，故这里我们的DDR3与PCIe模块都连接与AXI4总线。PCIe总线工作于从机模式，连接至PC(或工控机)PCIe插槽，完成和上位机的通信。

## 网络测试仪软件层次

控制平台采用如图5.1层次设计：



图5.1 控制平台层次设计

从上至下一共3层，最高层应用层可以细分为两层，下面对每层的功能分别说明：

调度框架：实现所有模块任务的整合，采用时间片轮转算法调用各模块的任务函数，完成控制任务；

模块任务层：使用抽象层代码实现该模块在系统中承担的任务；

抽象层：封装物理层驱动，统一化出错(异常)等处理，向上隔离驱动层的易变性，简化模块任务层代码；

驱动层：实现各硬件模块的驱动，其中数据通道的驱动需要和樊荣协商后设计，其他模块驱动Xilinx有支持，调研学习后可直接使用。

## 控制平台流程

控制平台流程如图6.1：



图6.1 流程图

整个程序为一个“死循环”。

初始化：首先，设置各模块(PCIe、看门狗、数据通道、定时器、串口)为默认工作模式；然后，将时间片设置为1，开启定时器中断；

喂狗：时间片1中将看门狗值设置为初始值，避免程序自动复位；

读取PCIe数据：时间片2读取工控机(PCIe)传来的配置信息；

配置数据通道：时间片3解析PCIe传来的配置信息，并写入数据通道寄存器，间接控制数据通道工作；

空闲：为了便于每轮调度的时间值为一个便于管理的值，将4、5时间片设置为忙等模式；

修改时间片：该功能在定时器中断中完成。

图6.1中，调度中时间片的长度必须大于四个任务中耗时最长的任务，每轮时间片的长度由式6-1计算：

式6-1

## 总结与展望

无