第一章:计算机系统概论

1、请指出机器语言、汇编语言和高级语言的区别与联系。

机器语言是由一些二进制代码表示的指令所组成的。不同的 CPU,其指令系统不同,因而由不同的 CPU 所构成的计算机系统,其机器语言也是不同的。

汇编语言是采用了助记符来代替二进制代码而产生的。

高级语言是一种语义上与自然语言接近,又能被计算机接受的语言。

2、请说明计算机系统的"结构"、"组成"和"实现"。

计算机系统结构: 指机器语言级的程序员所了解的计算机的属性即外特性。

计算机组成:是系统结构的逻辑实现。

计算机的实现:指计算机逻辑设计之后的物理实现。

- 3、冯. 诺依曼结构有哪些特点?
- 一般认为,冯.诺依曼计算机具有以下基本特点:

计算机的硬件由运算器、控制器、存储器、输入设备和输出设备构成。

程序预先存放在存储器中 , 计算机工作时能自动高速地从存储器中取出指令和数据加以执行。

数据采用二进制码表示。

指令由操作码和操作数组成。

指令按执行的顺序存放在存储器中 , 由程序指针 PC 指明要执行的指令 所在的位置。

以运算器为中心, I/O 设备和存储器之间的数据传送都通过运算器。

- 4、冯·诺依曼机工作的基本方式的特点是_ B__。
 - A 多指令流单数据流
 - B 按地址访问并顺序执行指令
 - C 堆栈操作
 - D 存贮器按内容选择地址
- 5、"解释程序"与"编译程序"的区别在哪里?
- "编译程序":先将用户程序翻译成机器语言程序(形成目标程序),然后执行。
 - "解释程序":是边翻译边执行。(不形成目标程序)

6、计算机 硬件由哪些部分组成?

计算机的硬件系统:由运算器、控制器、存储器、输入设备和输出设备五 大部分组成。

此题可能改为:计算机系统由哪些部分组成?或计算机软件有哪些组成部分?

计算机系统:包括硬件系统和软件系统 计算机软件:包括系统软件和应用软件

- 7、完整的计算机系统应包括 ___D__。
 - A 运算器、存储器、控制器 ;
 - B 外部设备和主机 ;
 - C 主机和实用程序 ;
 - D 配套的硬件设备和软件系统
- 8、如何正确理解计算机系统的层次结构?
 - 、计算机系统的结构是多层次的结构。
 - 、在硬件的基础上,配置不同的软件,可以构成不同的层次。
- 9、计算机系统具有哪些性能特点?

快速性 通用性

准确性逻辑性

10、按弗林(FLYNN)分类法,计算机系统可分为哪几类?

按弗林(FLYNN)分类法(按指令流和数据流的分类法),计算机系统可分为:

单指令流、单数据流(SISD) 结构

单指令流、多数据流(SIMD)结构

多指令流、单数据流 (MISD) 结构

多指令流、多数据流(MIMD)结构

第二章:数字化信息的编码与数据表示

1. 写出十进制数 24的 8421码、5211码、2421码、4311码、84-2-1 码、 余 3 码、格雷码。

8421 码 00100100 5211 码 01000111 00110111 2421 码 10000100 10001010 00100100 00101010 4311 码 00111000 00110110 00110101 84-2-1 码 01100100 余 3 码 01010111 格雷码 00110110

此题的十进制数数值会有变化

2. 写出下列各数的原码、反码、补码、移码表示(用 8位二进制数),其 中 MSB是最高位(又是符号位), LSB是最低位,如果是小数,小数点在 MSB之 后;如果是整数,小数点在 LSB之后。

-35/64

23/128 -127 用小数表示 -1

用整数表示 -1

	二进制数原码		反码	补码	移码
	-0.1000110	1 1000110	1 0111001	1 0111010	不存在
	0.0010111	0 0010111	0 0010111	0 0010111	不存在
	-1111111	1 1111111	1 0000000	1 0000001	0 0000001
-1	-1.0000000	不存在	不存在	1.0000000	不存在
-1	-0000001	1 0000001	1 1111110	1 1111111	0 1111111

机器数为 8位,其中 1位符号位,数值部分为 7位 移码只用来表示浮点数的阶码,所以只有整数形式的移码,不存在小数 形式的移码。

定点小数 -1 只存在补码形式 此题的十进制数数值会有变化

3、某机字长 32 位,其中 1 位符号位, 31 位表示尾数。若用定点小数表示, 则最大正小数为 __B__。

A + $(1 - 2^{-32})$ B + $(1 - 2^{-31})$ C 2^{-32} D 2^{-31}

4、8位定点字长的字,采用二进制补码表示时,一个字所能表示的整数范 围是__A__。

A.
$$-128 \sim +127$$
 B. $-127 \sim +127$

B.
$$-127 \sim +127$$

5、用64位字长(其中无符号位)表示定点整数时,所能表示的数值范围是 _A_。

A [0,
$$2^{64}$$
 - 1]

A [0,
$$2^{64}$$
 - 1] B [0, 2^{63} - 1]

C [0,
$$2^{62}$$
 - 1] D [0, 2^{63}]

6、设机器字长 32位,定点表示,尾数 31位,数符 1位,问:

(1) 定点原码整数表示时,最大正数是多少?最小负数是多少?

最大正数是 2^{31} -1 最小负数是 -(2^{31} -1)

(2) 定点原码小数表示时,最大正数是多少?最小负数是多少?

最大正数是 1 - 2⁻³¹ 最小负数是 -(1 - 2⁻³¹)

7、定点 16 位字长的字(其中 1 位符号位),采用二进制补码形式表示时, 一个字所能表示的整数范围是 ___A__。

A
$$-2^{15} \sim + (2^{15} - 1)$$

A
$$-2^{15} \sim +(2^{15} -1)$$
 B $-(2^{15} -1) \sim +(2^{15} -1)$

$$C - (2^{15} + 1) \sim +2^{15}$$
 $D - 2^{15} \sim +2^{15}$

D -2
15
 ~ +2 15

8、用32位字长(其中1位符号位)表示定点小数时,所能表示的数值范围 是_以下都不对 _。

A $[0, 1-2^{-32}]$ B $[0, 1-2^{-31}]$ C $[0, 1-2^{-30}]$ D [0, 1]

编码形式不同,所能表示的数值范围不同。

若采用补码形式,所能表示的数值范围是 [-1,1-2⁻³¹]

若采用原码、反码形式,所能表示的数值范围是 [- (1-2⁻³¹),1-2⁻³¹]

9、已知 X为整数,且[X] № = 10011011,则 X的十进制数值是 __B_。

A +155

B – 101 C – 155

D +101

10、将下列十进制数表示成浮点规格化数,阶码 3位,用补码表示;尾数 9 位,用补码表示。

27/64

$$27/64 = 0.01101100B = 0.1101100B*2^{-01}$$

 $[27/64] \approx 01101100111$

$$-27/64 = -0.01101100B = -0.1101100B*2^{-01}$$

[-27/64] \approx = 10010100 111

- 11、若浮点数用补码表示,则判断运算结果是否为规格化数的方法是_ C_。
 - A 阶符与数符相同为规格化数
 - B 阶符与数符相异为规格化数
 - C 数符与尾数小数点后第一位数字相异为规格化数
 - D 数符与尾数小数点后第一位数字相同为规格化数
- 12、"8421码就是十进制数"的说法对吗?为什么?

不对,"8421码"是一种 4位基 2码,常常用来表示 1位十进制数。二进制数是任意位基 2码。

13、设有效信息为 10101101 , 其偶校验的值为什么? 其偶校验的值为 1 此题的有效信息数值会有变化

14、设有效信息为 10101101 , 若要求海明码不仅具有一位纠错能力, 还要能发现两位错,请设计其海明码(设每个校验组均采用偶校验)。

根据对海明码的要求 r 取 5

海明码编排 P5 D8 D7 D6 D5 P4 D4 D3 D2 P3 D1 P2 P1

0 1 0 1 0 0 1 1 0 1 1 0 0

编码 P1 = D1 D2 D4 D5 D7 = 1 0 1 0 0 = 0

P3 = D2 D3 D4 D8 = 0 1 1 1 = 1

P4 = D5 D6 D7 D8 = 0 1 0 1 = 0

P5 = D1 D2 D3 D5 D6 D8 = 1 0 1 0 1 1 = 0

海明码为: 0101001101100

此题的有效信息数值会有变化

15、设有效信息为 10101101 ,选择生成多项式为 1011,求其 CRC码。

```
1011

1011

1011

0011

0000

0111

0000

1110

1011

1011

1011

1011

1011

CRC 码为: 10101101000
```

此题的有效信息数值会有变化

第三章:运算方法与运算部件

1. 已知 x 和 y , 用变形补码计算 x+y 和 x-y , 并对结果进行讨论。

x = 0.1101 y = -0.1110

x = -0.1011 y = 0.1111

x = -0.1110 y = -0.1100

[X] *\=001101 [Y] *\=110010

[X] ३→+[Y] ३→=001101+110010=111111 无溢出 [X+Y] ३→=111111 X+Y=-0.0001

[X] *+[-Y] *=001101+001110=011011溢出

[X] *=110101 [Y] *=001111

[X] ¾+[Y] ¾=110101+001111=000100 无溢出 [X+Y] ¾=000100 X+Y=0.0100

[X] *+[-Y] *=110101+110001=100110溢出

[X] *\=110010 [Y] *\=110100

[X] *+[Y] *=110010+110100=100110溢出

[X] ※+[-Y] ※=110010+001100=111110 无溢出 [X-Y] ※=111110 X-Y=-0.0010

此题 x y 的数值会有变化

- 2、在定点二进制运算器中,减法运算一般通过 __D_来实现。
 - A 原码运算的二进制减法器
 - B 补码运算的二进制减法器
 - C 原码运算的十进制加法器
 - D 补码运算的二进制加法器
- 3、已知 x=0.1011, y=-0.0100, 用下列各法求 x*y。

原码一位乘法

原码两位乘法

补码一位乘法(校正法)(一位判定法)

补码一位乘法(Booth 法)(两位判定法)

补码两位乘法

此题 x y 的数值会有变化,算法可以任选一种,应注意算法的过程。

4、已知 x=0.1011, y= - 0.1100, 用下列各法求 x/y。

原码一位除法 (恢复余数法)

原码一位除法 (不恢复余数法)

补码一位除法

此题 x y 的数值会有变化,算法可以任选一种,应注意算法的过程。

5、已知浮点数 $x=0.1011*2^{10}$, $y=-0.1100*2^{11}$, 尾数 6 位 (含 1 位符号位) 用补码 , 阶码 4 位 (含 2 位符号位) 用移码 , 求 x+y、x-y 、x*y 、x*y 。 此题 x y 的数值会有变化 , 算法可以任选一种 , 应注意算法的过程。

第四章:指令系统

1、什么是指令?什么是指令系统?

指令:指计算机的硬件能够直接识别的命令指令系统:计算机系统中全部指令的集合

2、指令字中有哪些字段,各有何作用?指令字中包含两个字段:操作码和地址码

操作码:用来指明操作的功能

地址码:用来确定操作的对象在哪里、 操作的结果存放在哪里、 下一条指令 在哪里

3、假设某计算机指令字长为 32 位,具有二地址、一地址、零地址 3 种指令格式,每个操作数地址规定为 8 位。若操作码字段规定为 8 位,现已设计出 K条二地址指令,L条一地址指令,问最多还能设计出多少条零地址指令?

28-K-L

此题的关键是"操作码字段规定为 8位",指令总数为 2⁸

4、假设某计算机指令字长为 20位,具有二地址、一地址、零地址 3种指令格式,每个操作数地址规定为 6位。当双操作数指令条数为最大值,单操作数指令条数也为最大值时,该计算机系统最多可有多少条指令?其中,3 种指令各有多少条?

双操作数指令 2⁸-1

单操作数指令 2⁶-1

零操作数指令 2⁶

最多可有指令 (2⁸-1)+(2⁶-1)+2⁶

此题的关键是"指令条数为最大值",需要进行操作码的扩展。

5、根据操作数所在位	置 , 指出其寻址方式	式: 操作数在寄存	器中 , 为
寻址方式;操作数地址在智			
令中,为	寻址方式; 操作数	地址 (主存)在指	令中 , 为
寻址方式。操作数的地址	,为某一寄存器中的内	内容与位移量之和则	川可以是
		寻址方式。	
寄存器	寄存器间接	立即	直接
基址	变址	相当	可互换

6、若基址寄存器的内容为 3000H, 变址寄存器的内容为 02B0H, 指令中的地址码为 1FH, 当前正在执行的指令地址为 3A00H, 问:基址寻址方式的访存有效地址为多少?变址寻址方式的访存有效地址为多少?相对寻址方式的访存有效地址为多少?

基址寻址方式的访存有效地址为 3000H + 1FH = 301FH 变址寻址方式的访存有效地址为 02B0H + 1FH = 02CFH 相对寻址方式的访存有效地址为 3A00H + 1FH = 3A1FH

- 7、变址寻址方式中,操作数的有效地址等于 ___C__。
 - A 基值寄存器内容加上形式地址(位移量)
 - B 堆栈指示器内容加上形式地址(位移量)
 - C 变址寄存器内容加上形式地址(位移量)
 - D 程序记数器内容加上形式地址(位移量)
- 8、寄存器间接寻址方式中,操作数处在 ___B__。
 - A. 通用寄存器 B. 主存单元 C. 程序计数器 D. 堆栈
- 9、程序控制类指令的功能是 ___D__。
 - A 进行算术运算和逻辑运算
 - B 进行主存与 CPU之间的数据传送
 - C 进行 CPU和 I / O设备之间的数据传送
 - D 改变程序执行顺序
- 10、指令系统采用不同寻址方式的目的是 ___B__。
 - A 实现存贮程序和程序控制;
 - B 缩短指令长度,扩大寻址空间,提高编程灵活性;
 - C 可直接访问外存;
 - D 提供扩展操作码的可能并降低指令译码的难度;

第五章:中央处理器 CPU

1、在 CPU中,指令寄存器的作用是 _	
程序状态字寄存器 PSW的作用是	,地址寄存器的作用是。
存放当前执行的指令	
存放要执行的指令的地址	
存放程序执行的某些状态标志	
存放主存操作数的地址	
2、微指令分为水平型微指令和	。 可同时执行若干个
微操作,所以执行指令的速度比	快。在实现微程序时,取下一条微
指令和执行本条微指令一般是 :	进行的,而微程序之间是
执行的。 实现机器指令的微程序一般是存放	在 中的,而用户可写
的控制存储器则由 组成。	
垂直型微指令 水平型	型微指令 垂直型微指令
并行(同步、同时) 顺序(串行) 只读存储器(ROM
可读写存储器 (RAM)	
D。 A 堆栈寻址; B 程序的条件转移; C 程序的无条件转移; D 程序的条件转移或无条件转移;	
4、以下叙述中正确描述的句子是:	<u>A D</u> 。
A 同一个 CPU周期中,可以并行执行	
B 同一个 CPU周期中,不可以并行抗	
C 同一个 CPU周期中,可以并行执行	
D 同一个 CPU周期中,不可以并行抗	双行的微操作叫相床性微操作
5、CPU从取出一条指令并执行这家	
各种指令的操作功能不同,各种指令的指令周 ************************************	
. 主存	不一定相同的
6、指令周期是指C。	
A CPU从主存取出一条指令的时间	;

- B CPU执行一条指令的时间 ;
- C CPU从主存取出一条指令加上 CPU执行这条指令的时间 ;
- D 时钟周期时间 ;
- 7、在 CPU中跟踪指令后继地址的寄存器是 ___B__。
 - A 主存地址寄存器 B 程序计数器

 - C 指令寄存器 D 状态条件寄存器
- 8、微程序控制器中,机器指令与微指令的关系是 ___B__。
 - A. 每一条机器指令由一条微指令来执行
 - B. 每一条机器指令由一段微指令编写的微程序来解释执行
 - C. 每一条机器指令组成的程序可由一条微指令来执行
 - D. 一条微指令由若干条机器指令组成
- 9、某机采用微程序控制器设计,已知每一条机器指令的执行过程均可分解。 成 8 条微指令组成的微程序(其中取指微指令是相同的),该机指令系统采用 6 位定长操作码格式,问控制存储器至少应容纳多少条微指令?

$$2^{6*7} + 1 = 449$$

控制存储器至少应容纳 449 条微指令

注意:取指微指令是相同的,设置为公共的。

10、某机采用微程序控制方式,共有 30个微命令,分成 4个互斥类(每类 中的各个微命令是互斥的)各包含 5个、8个、14个和3个微命令,采用水平型 编码格式的微指令格式,请设计出微指令的具体格式。

	下址			
	XXXX	字段		
5 个	8个	14 个	3 个	
微命令	微命令	微命令	微命令	

注意:每一组所需要的编码数应该是 微命令数 +1 (1个用来表示什么微 命令都不发的编码)

11、某计算机有 8条微指令 I1-I8 ,每条微指令所包含的微命令信号如下:

I1:abcde

12:a d f g

l3: b

14: c

 I5:
 c
 e
 g
 i

 I6:
 a
 h
 j

 I7:
 c
 d
 h

 I8:
 a
 b
 h

其中, a~j 为 10 种不同性质的微命令。假设微指令的控制字段为 8 位,请设计微指令的控制字段格式。

此题的重点是要找出互斥的微命令,采用编码来表示互斥的微命令

互斥的微命令有:a—i bfij bgj cfj dij efh efj fhi hi

由于每一组只能节省 1位,所以应选择 2组互斥的微命令用编码来表示, 这 2组互斥的微命令应该没有共同的元素。

可选择的互斥组对为: b i j --- e f h b g j --- e f h d i j --- f h i

选择其中的 1 对互斥组用编码来表示,其余的微命令采用直接控制方式。

微指令的控制字段格式为:

XX	XX	X	Y	Y	X
00 无	00 无	0 无	0 无	0 无	0 无
01 b	01 e	1 a	1 c	1 d	1 g
10 i	10 f				
11 j	11 h				

- 12、同步控制是_C_。
 - A 只适用于 CPU控制的方式
 - B 只适用于外围设备控制的方式
 - C 由统一时序信号控制的方式
 - D 所有指令执行时间都相同的方式

	13、	某机采用	两级流	流水线组织	,第一	级为取指	, 译码 ,	需要	200	ns 完成	┆操
作,	第二	级为执行厝	期,力	大部分指令	需要	180ns 🤻	完成操作	, 但有		令需要	<u>i</u>
360r	ns オ	能完成操作	,在科	呈序运行时	,这类	烂指令所占	比例为	5%	10%	由此,	机
器周	期 (即一级流水	《线时间	可)应选为		A ,	。两条抗	执行周期·	长的指	 令采用	1
	_B	的方法的	解决。								
	A 20	00ns									
	B 延	长机器周期	期 或	另行处理							

14、	CPU响应中	四断时需	要保	护断点和	现场,这里的	的断点指的是 _	A , 现
场指的是	B、	C_	_和_	D	中的内容,	它们通常被保存到	E ,

A 当前的程序计数器 PC 中的内容 B 程序状态字
C 中断屏蔽寄存器 D CPU 中某些寄存器 E 堆栈
15、堆栈结构往往用于中断处理中保护现场, 它的存取方式是。 先入后出
16、中断处理过程中保存现场的工作是A。保存现场中最基本的工作是保存断点和当前状况, 其它工作是保存当前寄存器的内容等。 后者与具体的中断处理有关,常在B 用C 实现,前者常在D 用E 完成。A 必需的 B 中断服务程序中 C 进栈指令 D 响应中断时 E 硬件
17、中断禁止与中断屏蔽有何区别? 中断禁止相对于所有的中断源起作用,中断屏蔽相对于具体的中断源起作 用
18、中断向量地址是:A。 A 子程序入口地址 C 中断服务例行程序入口地址的指示器 D 中断返回地址
19、为了便于实现多级中断,保存现场信息最有效的办法是采用B_。 A 通用寄存器 B 堆栈 C 存储器 D 外存
20、提高指令的执行速度的基本途径有哪些? 提高指令的执行速度是计算机系统结构设计的基本任务之一。有以下三种 途径:
提高处理机的工作主频。 采用 RISC 技术以减少指令执行的平均周期数。 采用指令级并行技术,使多条指令并行执行。这是目前和将来提高指令
执行速度的主要途径。
21、实现指令级并行技术的基本方法有哪些? 实现指令级并行技术的基本方法有三种: 采用流水线技术。 在一个处理机中设置多个独立的功能部件。
采用超长指令字技术

22、由于主存的速度比 CPU慢,不能及时提供 CPU所需要的指令和数据,现代计算机采取了哪些基本对策?

预取与缓冲技术、 Cache 技术、多体交叉存取技术

23、关于"数据相关",现代计算机有哪些基本对策?

24、指令的解释方式有哪几种? 指令的解释方式一般分为顺序、重叠和流水三种。

25、请解释流水线的主要技术指标:吞吐率、加速比和效率。

吞吐率: 指单位时间内能处理的指令条数或能输出的结果量。

加速比: 指采用流水线方式后的工作速度与等效的顺序串行方式的工作速度之比。

效率:指流水线中的各功能段的利用率。

26、请解释:多功能流水线和单功能流水线、静态流水线和动态流水线、线性流水线和非线性流水线。

多功能流水线: 通过各站间的不同联结方式可以同时或不同时地实现多种功能的流水线。

单功能流水线: 只能实现一种固定的专门功能的流水线。

静态流水线: 在同一时间内只能按一种运算的联结方式工作。

动态流水线: 在同一时间内允许按多种不同运算的联结方式工作。

线性流水线: 从输入到输出,每个功能段只允许经过一次,不存在反馈回路。

非线性流水线: 从输入到输出过程中,某些功能段将数次通过流水线

第六章:存储器件

1、半导体 SRAM和 DRAM的主要差别是什么?为什么 DRAM的地址一般要分两 次接收?

SRAM 在不断电的前提下,其中的数据不会丢失; DRAM 在不断电的前提 下,其中的数据也会丢失

为了减少 DRAM 的地址引脚数

2、某 8 位微型机地址码为 18 位 , 若使用 4K x 4 位的 RAM芯片组成模块板 结构的存储器,试问:

该机所允许的最大主存空间是多少?

若每个模块板为 32K x 8 位,共需几个模块板?

每个模块板内有几片 RAM芯片?

共有多少片 RAM芯片?

CPU如何选择各模块板?

 $2^{18} = 256 \text{ KB}$

 $256KB / 32KB = 8 \uparrow$

32KB/(4K*4b) = 16 片

16*8 = 128片

CPU采用最高 3 位地址线 (A17A16A15) 经译码器选择各模块板

- 3、存储单元是指_B__。
- A 存放一个二进制信息位的存贮元
- B 存放一个机器字的所有存贮元集合
- C 存放一个字节的所有存贮元集合
- D 存放两个字节的所有存贮元集合;
- 4、某计算机字长 32位,其存储容量为 4MB,若按半字编址,它的寻址范围 是__B__。

A 4MB B 2MB C 2M D 1M

5、相联存贮器是按_C_进行寻址的存贮器。

A 地址方式 B 堆栈方式

C 内容指定方式 D 地址方式与堆栈方式

6、某 SRAM芯片,存储容量为 64K× 16 位,该芯片的地址线和数据线数目为

_D__。

A 64, 16 B 16, 64 C 64, 8 D 16, 16

7、某计算机字长 16 位,它的存贮容量是 64KB,若按字编址,那么它的寻址 范围是B

A. 64K B. 32K C. 64KB D. 32 KB

8、某计算机字长 32位,其存储容量为 16MB,若按双字编址,它的寻址范围 是__B__。

A 16MB B 2M C 8MB D 16M

9、多体交叉存储主要解决什么问题?采用多体交叉存储器时 , 主要由地址的 高位部分还是低位部分来选择各个存储体?

多体交叉存储主要是为了解决主存的速度比 CPU慢的问题... 采用多体交叉存储器时 , 主要由地址的低位部分来选择各个存储体。

10、交叉存贮器实质上是一种 _____存贮器,它能 _____执行____独立的 读写操作。 A

A 模块式,并行,多个 B 模块式,串行,多个

C 整体式,并行,一个 D 整体式,串行,多个

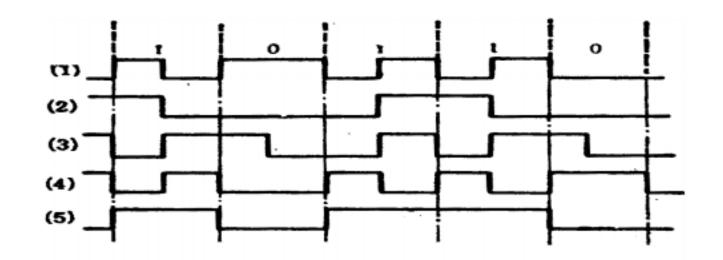
11、用归零制(RZ)、不归零制(NRZ)不归零制 1(NRZ1)、调相制(PM)、 调频制 (FM)、改进制调频制 (MFM)磁表面存储器记录方式,列出表示二进制 序列 11001011的各相应的写入电流波形。

此题二进制序列的数值会有变化,应注意各种电流波形的变化规则。

12、具有自同步能力的记录方式是_ C、D_。

A NRZ B NRZ C PM D MFM NRZ 和 NRZI 制记录方式是没有自同步能力的 PM , FM , MFM 记录方式是有自同步能力的。

13、试分析下图所示写电流波形属于何种记录方式。



调频制 (FM) 见 1 就翻的不归零制 (NRZ1) 调相制 (PM) 调频制 (FM) 不归零制 (NRZ)

14、一个完整的磁盘存储器由三部分组成。其中 __A___ 又称为磁盘机或磁盘子系统 , 是独立于主机的一个完整设备 , _B___ 是插在主机总线插槽中的一块电路板 , __C_ 是存储信息的介质。

A 驱动器 B 控制器 C 盘片

15、设磁盘组有 11 个盘片,每片有两个记录面;存储区域内直径 2.36 英寸,外直径 5.00 英寸;道密度为 1250TPI,内层位密度为 52400bpi,转速为 2400rpm。问:

- (1) 共有几个可用存储面?
- (2) 共有几个柱面?
- (3)每个磁道可存储多少字节?
- (4)整个磁盘组总容量是多少?
- (5)数据传输率是多少?
- (6) 如果每个扇区可存储 2KB数据,在寻址命令中如何表示磁盘地址?
- (7)如果某文件长度超出了一个磁道的容量,应将它记录在同一个存储面上,还是记录在同一个柱面上?
 - (1)22 个
 - (2)(5-2.36)/2*1250=1650 个柱面
 - (3) 2.36 * 3.14 * 52400/8 = 48538B = 47.4 KB
 - (4) 22 * 1650 * 48538 = 1761929400B = 1720634 KB = 1680 MB = 1.64GB
 - (5) 48538* 2400/60 = 1941520 B/s = 1896KB/s = 1.85MB/s
 - (6)磁盘地址格式为: 磁头号 柱面号 扇区号

磁头号 2^5 22 5 位 柱面号 2^{11} 1650 11 位 扇区号 2^5 24 5 位 (扇区数 47.4/2 = 24)

(7)应将它记录在同一个柱面上

16、某磁盘存储器的转速为 n 转/分,共有 4 个记录面,每道记录信息为 m 字节,每个记录面有 256 道,问:

磁盘存储器的存储容量是多少? 4*256*m

磁盘数据传输率是多少? m*n

平均等待时间是多少? 1/2n 分

第七章:存储系统

1、判断正误

多体交叉存储主要解决扩充容量问题.

在计算机中,存储器是数据传送的中心 ,但访问存储器的请求是由 CPU或 I/O 发出的 .

在 CPU中通常都设置有若干个寄存器 , 这些寄存器是与主存储器统一编址的. 访问这些寄存器的指令格式与访问寄存器的指令格式是相同的.

Cache与主存储器统一编址 ,即主存空间的某一部分属于 Cache.

× × ×

2、计算机系统中必不可少的存储器是主存,请分别说明辅存和 Cache 是为了解决什么问题而引入的?

辅存 是为了提高存储系统的容量而引入的 Cache 是为了提高存储系统的速度而引入的

- 3、计算机系统中的存贮器系统是指 ___D_。
 - A RAM存贮器
 - B ROM存贮器
 - C 主存贮器
 - D cache、主存贮器和外存贮器
- 4、主存贮器和 CPU之间增加 cache 的目的是 A。
 - A 解决 CPU和主存之间的速度匹配问题
 - B 扩大主存贮器容量
 - C 扩大 CPU中通用寄存器的数量
 - D 既扩大主存贮器容量,又扩大 CPU中通用寄存器的数量
- 5、主存容量为 4MB, 虚存容量为 1GB, 按字节编址,问:

虚拟地址和物理地址各为多少位?

根据寻址方式计算出来的有效地址是虚拟地址还是物理地址?

虚拟地址 30位 物理地址 22位

根据寻址方式计算出来的有效地址是虚拟地址。

6、具有辅存的虚拟存储系统与非虚拟存储系统有何差异?

具有虚拟存储系统:用户可以不考虑主存的空间大小,是在一个虚拟的空

间(逻辑地址所表示的范围)内操作。不具有虚拟存储系统:用户要考虑主存的空间大小,当用户的程序和数据所需的容量超过了主存容量时,需要考虑程序的分割和空间定位问题。

- 7、虚拟存储器系统的管理方式有哪几种? 段式管理、页式管理、段页式管理
- 8、计算机主存的速度比 CPU的速度慢很多,不能及时提供 CPU所需要的指令和数据,为了弥补这个缺陷,现代计算机采取了哪些措施?

预取与缓冲技术、 Cache 技术、多体交叉存取技术

9、设可供用户使用的主存容量为 100KB, 某用户的程序和数据所需的容量超过了 100KB, 但小于逻辑地址所表示的范围, 问具有虚拟存储系统和不具有虚拟存储系统对用户有何影响?

具有虚拟存储系统:用户可以不考虑主存的空间大小,是在一个虚拟的空间(逻辑地址所表示的范围)内操作。

不具有虚拟存储系统:用户要考虑主存的空间大小,当用户的程序和数据 所需的容量超过了主存容量时,需要考虑程序的分割和空间定位问题。

第八章:系统总线

1、什么是总线?连接在总线上的源部件有什么基本要求?

总线是一组信号线,连接了 2个以上的计算机部件,连接在总线上的源部件必须具有三态结构或集电极开路结构。

- 2、按系统传输信息的不同,总线有哪几类?地址总线、数据总线、控制总线
- 3、什么是总线标准?总线标准有哪四大特性? 总线连接的规范称为总线标准, 总线标准的四大特性是:机械特性、电气特性、功能特性和时间特性
- 4、请说明正式公布的标准和实际存在的工业标准。

正式公布的标准由 IEEE (电气电子工程师学会)或 CCITT (国际电报电话咨询委员会)等国际组织正式确定和承认,并有严格的定义。

实际的工业标准首先由某一厂家提出,而又得到其他厂家广泛使用,这种标准可能还没有经过正式、严格的定义,也有可能经过一段时间后提交给有关组织讨论而被确定为正式标准。

5、总线判优控制的作用是什么?常用的控制方式有哪几种?由于存在多个设备或部件同时申请对总线的使用权,为保证在同一时间内

常用的优先权仲裁方式为串行链接方式

6、什么是同步通信?什么是异步通信?各有何特点?

只能有一个申请者使用总线,需要设置总线判优控制机构。

同步通信。在同步方式下,通信双方由统一的时钟控制数据的传送,时钟通常是由 CPU 发出的,并送到总线上的所有部件。

异步通信。利用数据发送部件和接收部件之间的相互"握手"信号来实现总线数据传送的方式称作异步通信方式。

第九章:输入输出系统

1、计算机系统的输入输出接口	是与	之间的交换界面,
主机一侧通常是标准的	总线,一般这个接口就是各种	
主机 (CPU)、外部设备 (I/O)、系统级、设备适配器	

- 2、什么是 I/O 接口?什么是 I/O 端口? I/O 端口有哪几种编址方式?
- I/O 接口是指主机 (CPU) 与外部设备 (I/O) 连接的界面
- I/O 端口是指接口中可以被 CPU访问的寄存器
- I/O 端口的编址方式有两种:与主存统一编址、单独编址
- 3、接口电路按照数据传输的宽度可分为哪几种类型? 可分为并行传输总线和串行传输总线。
- 4、什么是程序控制方式?简述采用程序查询控制方式传输数据的过程。程序控制方式就是完全由程序来控制数据的传送。程序查询控制方式传输数据的过程如下: 首先,用指令启动外部设备; 然后,用指令不断地查询外部设备准备好了没有;

若准备好,则传送数据

5、什么是程序中断控制方式?简述采用程序中断控制方式传输数据的过程。程序中断控制方式就是采用中断的方式来控制数据的传送。程序中断控制方式传输数据的过程如下:

首先,用指令启动外部设备,然后 CPU 继续作原来的工作; 在外部设备准备好以后,发出中断请求;

CPU 响应中断,在中断服务程序中传送数据

- 6、DMA控制器在微机系统中起什么作用?它有哪几种工作方式? DMA控制器用于控制 I/O 设备与主存之间进行数据交换 DMA 有三种工作方式
 - 、CPU 暂停方式
 - 、CPU 周期窃取方式
 - 、直接访问存储器工作方式
- 7、什么是 I/O 通道?通道与 DMA的主要区别在哪里?

I/O 通道是计算机系统中代替 CPU 管理控制外设的独立部件,是一种能执行有限 I/O 指令集合——通道命令的 I/O 处理机。

DMA 与通道的重要区别:

DMA 完全借助于硬件完成数据传送 , 而通道则是通过一组通道命令与硬件 一起完成数据传送。

8、I/O 通道的种类有哪些?

可将通道分为三类:字节多路通道、选择通道和数组多路通道