



ΑΘΗΝΑ 7 - 4 - 2017

2^η ΟΜΑΔΑ ΑΣΚΗΣΕΩΝ
ΓΙΑ ΤΟ ΜΑΘΗΜΑ "Συστήματα Μικροϋπολογιστών"

Παράδοση 30/4/2017

Ασκήσεις προσομοίωσης (να υλοποιηθούν και να δοκιμαστούν στο πρόγραμμα προσομοίωσης του εκπαιδευτικού συστήματος μ LAB)

1^η ΑΣΚΗΣΗ: Σε ένα μ Υ-Σ 8085 να γραφεί σε assembly που να επιτελεί τις παρακάτω λειτουργίες:

(α) Να αποθηκευθούν οι αριθμοί 0-255 με αύξουσα σειρά στις διαδοχικές θέσεις της μνήμης με αρχή τη διεύθυνση 0900 H (να απενεργοποιηθεί η προστασία μνήμης– εκτέλεση της εντολής IN 10H). Οι αριθμοί να αποθηκευθούν όχι χειροκίνητα αλλά μέσω προγράμματος και να ελέγξετε αν έγινε η ζητούμενη λειτουργία σωστά.

(β) Υπολογίστε τον αριθμό των μονάδων (δυναδικών ψηφίων 1) των παραπάνω δεδομένων. Το αποτέλεσμα να αποθηκευθεί στον διπλό καταχωρητή BC.

(γ) Υπολογίστε το πλήθος από τους παραπάνω αριθμούς (0-255) που είναι μεταξύ των αριθμών 10H και 60H περιλαμβανομένων ($10H \leq x_n \leq 6FH$) και φυλάξτε το αποτέλεσμα στον καταχωρητή D.

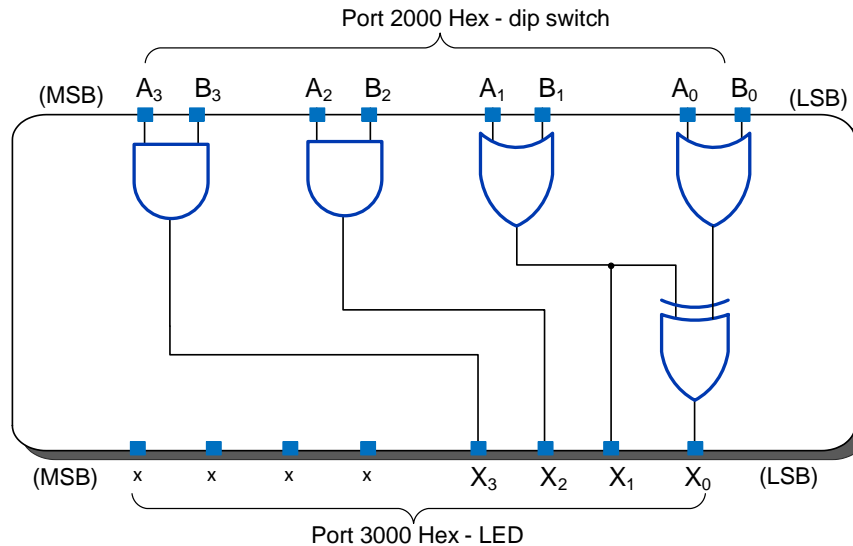
Σημείωση: Τα αποτελέσματα για τα (β) και (γ) είναι από πριν γνωστά. Έτσι διευκολύνεται η επιβεβαίωση της ορθότητας των αντίστοιχων προγραμμάτων σας.

(δ) Όταν γίνεται ON το LSB της θύρας εισόδου dip switch (θέση μνήμης 2000 Hex) να εμφανίζεται στη θύρα εξόδου των LED (που αντιστοιχεί στη θέση μνήμης 3000 Hex) η τιμή του καταχωρητή B, αν γίνει ON το επόμενο από το LSB των dip switches ο καταχωρητής C και με τον αμέσως επόμενο διακόπτη (ο 3^{ος}) ο καταχωρητής D. Στον έλεγχο των διακοπών, προτεραιότητα να έχει κάθε φορά το υψηλότερης αξίας bit (π.χ. αν είναι ενεργοποιημένοι ταυτόχρονα ο 1^{ος} και ο 3^{ος} διακόπτης στα LED να εμφανίζεται ο καταχωρητής D).

2^η ΑΣΚΗΣΗ: Δίνεται ένα μ Υ-Σ 8085 που ελέγχει τα LED της πόρτας εξόδου (3000 Hex) εξομοιώνοντας με αυτά τα φώτα ενός χώρου. Να γραφεί πρόγραμμα Assembly, που όταν το MSB της θύρας εισόδου dip switch (θέση μνήμης 2000 Hex) από OFF γίνει ON και ξανά OFF τότε να ανάβει όλα τα LED της πόρτας εξόδου. Αυτό να παραμένει ανοιχτό για περίπου 30 sec και μετά να σβήνει. Αν όμως ενδιάμεσα ξαναενεργοποιηθεί το push-button (OFF - ON - OFF το MSB των dip switch) να ανανεώνεται ο χρόνος των 30 sec.

Να γίνει χρήση των ρουτινών χρονοκαθυστέρησης του εκπαιδευτικού συστήματος μ LAB. Θεωρήστε ότι το σύστημα παρακολουθεί με διακριτική ικανότητα όχι μικρότερη του 1/5 sec.

3^η ΑΣΚΗΣΗ: Να εξομοιωθεί η λειτουργία ενός υποθετικού I.C. που περιλαμβάνει 5 πύλες όπως φαίνεται στο σχήμα. Τα bits εισόδου πρέπει να αντιστοιχούν ακριβώς όπως φαίνονται στο σχήμα με τα dip switches της πόρτας εισόδου 2000 Hex, και οι εξόδοι με τα LEDs που πρέπει να είναι τα τέσσερα LSB της πόρτας εξόδου 3000 Hex. Οι πύλες, όπως φαίνεται στο σχήμα, είναι 2 AND, 2 OR και 1 XOR. Η αντιστοιχία των led με τις λογικές στάθμες έχει ως εξής: αναμμένο led \Rightarrow '1' και σβηστό led \Rightarrow '0'. Οι αδιάφορες θέσεις της εξόδου να έχουν μόνιμα σβηστά led.



Παρατήρηση: Τα προγράμματα να συνοδεύονται υποχρεωτικά στα κυριότερα σημεία τους από πολύ σύντομα σχόλια.

Θεωρητικές Ασκήσεις

4^η ΑΣΚΗΣΗ: Να δοθεί η εσωτερική οργάνωση μια μνήμη SRAM 256×4 bit αντίστοιχης με αυτήν που φαίνεται στο σχ. 3.2 (βιβλίο θεωρίας). Να εξηγηθεί μέσω ενός παραδείγματος με ποιο τρόπο γίνεται η ανάγνωση και εγγραφή στη μνήμη αυτή (ποια σήματα ενεργοποιούνται, ποιοι διακόπτες και πύλες ανοίγουν ή κλείνουν κλπ.). Θεωρήστε ότι πέραν των (CS)['] και (WE)['] ότι διαθέτει ξεχωριστό σήμα για την ανάγνωση (RD)['].

Αντίστοιχα να δοθούν τα ίδια στοιχεία για μια μνήμη DRAM 512K×1. Επιλέξτε ένα σχήμα που να συνδυάζει την οργάνωση κατά bit και την ανάγκη για διευθυνσιοδότηση με το σχήμα Διεύθυνση-Γραμμής και μετά Διεύθυνση-Στήλης του πίνακα μνήμης.

5^η ΑΣΚΗΣΗ: Να σχεδιασθεί ένα σύστημα μνήμης που να περιλαμβάνει χώρο μνήμης 10KBytes ROM ακολουθούμενη χωρίς κενό διευθύνσεων από 6KBytes RAM. Η ROM ξεκινά από τη διεύθυνση 0000H και υλοποιείται χρησιμοποιώντας 2 ολοκληρωμένα μνήμης 4K×8 bit και 1 ολοκληρωμένο μνήμης 2K×8 bit (3 ICs). Θεωρήστε ότι οι ROMs έχουν δύο εισόδους ελέγχου \overline{CE} (chip enable) και \overline{OE} (output enable). Η RAM να υλοποιηθεί με χρήση μιας μνήμης 2K×8 και μιας 4K×8 SRAMs (2 ICs). Να κατασκευαστεί ο χάρτης μνήμης. Οι μνήμες SRAMs έχουν δύο τις εισόδους ελέγχου \overline{CE} (chip enable), \overline{OE} (output enable) και επιπλέον πρόσθετη γραμμή ελέγχου \overline{WE} . Η αποκωδικοποίηση να γίνει χρησιμοποιώντας ένα ή περισσότερα κυκλώματα επιλογής σας από τα παρακάτω: αποκωδικοποιητής 3:8 (74LS138) και λογικές πύλες (φυσικά και συνδυασμό τους). Να σχεδιασθεί το λογικό διάγραμμα της μνήμης και η συνδεσμολογία με τα απαιτούμενα σήματα από το system bus του 8085.

Ασκήσεις στην Γλώσσα περιγραφής υλικού Verilog

(χωρίς κώδικα επαλήθευσης ορθότητας – Testbench)

Να επιλυθούν τα παρακάτω προβλήματα από το βιβλίο: “Ψηφιακή Σχεδίαση” του Morris Mano & Michael Ciletti (5^η έκδοση):

6^η ΑΣΚΗΣΗ: Τα προβλήματα: 4-37, 4-40 και 4-47

7^η ΑΣΚΗΣΗ: Τα προβλήματα: 6-38, 6-39 (και σχεδιάστε το με τη χρήση D flip-flops) και 8-10 (χωρίς επαλήθευση ορθότητας)