

# 扩展汉明码的编解码器设计及其 FPGA 实现

王爱珍

(忻州师范学院 山西 忻州 034000)

**摘 要:**采用扩展汉明码,实现了对汉明码纠、检错功能的扩展,使其功能扩展至一位纠错、两位检错。并且利用 Verilog 硬件语言对该编、解码方法进行了程序设计及仿真,最后下载至 FPGA 实现。结果证明,这种扩展汉明码的编、解码方法在不显著增加硬件资源的基础上,提高了传输数据的可靠性,具有非常现实的意义。

**关键词:**硬件语言;差错控制编码;扩展汉明码;FPGA

**中图分类号:** TN911.7

**文献标识码:** B

**文章编号:** 1004-373X(2008)19-187-02

## Design of Expansion Hamming Coder/Decoder and Its FPGA Realization

WANG Aizhen

(Xinzhou Teachers University, Xinzhou, 034000, China)

**Abstract:** This paper realizes expansion of the function of check and rectification for the Hamming codes by using the extended Hamming codes. This design makes use of Verilog HDL. After emulating, the codes are downloaded to the FPGA to realize. The results prove that the expansion coding and decoding methods improve the reliability of data transmission on the basis of hardware increasing not markedly which has much actual significance.

**Keywords:** VHDL; error-control coding; expansion hamming code; FPGA

汉明码是一种线性分组码,所谓分组码就是一组固定长度的码组  $(n, k)$ ,有  $k$  个信息位,  $r = n - k$  个监督位。通常汉明码用于前向纠错,在分组码中,监督位被加到信息位之后,形成新的码。在编码时,  $k$  个信息位被编为  $n$  位码组长度,而  $n - k$  个监督位的作用就是实现检错与纠错。当分组码的信息码元与监督码元之间的关系为线性关系时,这种分组码就称为线性分组码。最小码距  $d_{\min} = 3$ ,码长  $n$  与监督位个数  $r$  之间满足关系式  $n = 2^r - 1$  的线性码称为汉明码。汉明码是一种能纠正单比特差错且监督位利用最充分的线性分组码,由于其容易通过简单的电路实现而得到广泛的应用。可是汉明码只能纠正单比特错误,这限制了汉明码的进一步应用。为了改善汉明码的纠错功能要对其进行改进,常用的两种方法就是扩展汉明码和缩短汉明码。本文采用扩展汉明码实现了一位纠错、两位检错的功能,并且利用硬件语言进行了编、解码仿真,最后下载至 FPGA 实现。

### 1 扩展汉明码的编码原理

汉明码由信息位和监督位两部分组成,可以表示为  $(n, k)$ ,其中码长  $n$  与监督位个数  $r$  之间满足关系式  $n = 2^r - 1$  而  $k = n - r = 2^r - r - 1$ ,在汉明码字中其监督位的排列也遵循一定的规律,即比特位从最左边位(位

号为 1) 开始依次编码,位号为 2 的幂的位(1, 2, 4, 8 等)是  $r$  个监督位(也称汉明比特),其余位(3, 5, 6, 7, 9 等)是  $k$  个信息位。例如:当  $r = 3$  位,则  $k = 4$  位,汉明码长为  $n = 4 + 3 = 7$ ,由此构造出  $(7, 4)$  汉明码。其中在位号为 1, 2, 4 的为监督码,其他位的为信息码。汉明码码位排列如图 1 所示。

1	2	3	4	5	6	7
$P_1$	$P_2$	$D_1$	$P_3$	$D_2$	$D_3$	$D_4$

图 1 汉明码码位排列

依据汉明码的定义我们知道其码距为 3,可以纠正单比特差错,当一个码字出现 2 位错误时,就会发生错误的纠正动作。这样的话差错控制的效果就不够好。如果采用其他的编码方式在能实现多位纠错功能的前提下其编解码和电路的实现都比较复杂,且编码效率明显降低。本文采用的扩展汉明码方法实现了纠正单比特差错,提高到纠正 1 位错误或同时检测 2 位错误。即在不增加硬件资源和编码复杂性的情况下提高了纠错能力,在应用中有很重要的意义。

扩展汉明码的实现通常有两种方法。一种方法是扩展汉明循环码,原理简单但是实现起来比较麻烦;另一种就是通过对汉明码的整体奇偶校验来实现纠、检错功能。后一种理解简单,编码解码电路通过硬件语言也好实现。本文就是基于后者实现的。下面以  $(7, 4)$  汉明码的扩展为例来说明。

依据汉明码的编码规律,一个  $(7, 4)$  汉明码通过加

一个总体的校验位后扩展为 (8,4), 而第 8 位则是对前 7 位的偶校验, 如图 2 所示。

1	2	3	4	5	6	7	8
$P_1$	$P_2$	$D_1$	$P_3$	$D_2$	$D_3$	$D_4$	$P_4$

图 2 扩展汉明码

扩展汉明码纠错码产生如下所示:

$$P_3 = D_2 \quad D_3 \quad D_4;$$

$$P_2 = D_1 \quad D_3 \quad D_4;$$

$$P_1 = D_1 \quad D_2 \quad D_4;$$

$$P_4 = P_1 \quad P_2 \quad D_1 \quad P_3 \quad D_2 \quad D_3 \quad D_4$$

## 2 扩展汉明码编码程序设计及其仿真

按照上述思路采用 Verilog 硬件语言进行设计, 并实现扩展汉明码编码的仿真。

其中, data\_in 为数据输入, rset 为使能段, data\_out 为输出端, 也就是汉明码的校验位, pa\_out 为总体的奇偶校验位, 这里采用的是偶校验。汉明码的校验位满足以上编码规律。

编码器部分程序设计如下:

```
module code_ham (data_in, clk, data_out, pa_out,
rset);
    input rset;           // 使能端
    input clk;            // 时钟信号
    input [3:0] data_in;  // 输入数据
    output [2:0] data_out; // 生成的纠错码
    output pa_out;        // 生成总体奇偶校验位
    .....
endmodule
```

编码器的仿真波形如图 3 所示。

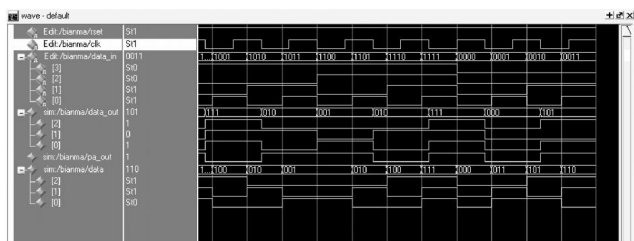


图 3 扩展汉明码编码仿真

由仿真波形可以清楚地看到实现了对数据的正确编码。

## 3 扩展汉明码解码原理及其设计仿真

以扩展汉明码 (8,4) 为例来说明扩展汉明码解码器原理。解码器接收 4 个信息位和由其在编码器生成 3 个监督位和 1 个总体校验位; 通过对接收到的信息位再编码产生本地校验位和一位总体校验位, 然后再与接收到的编码器发送来的原监督位和总体校验位进行比较 (分别异或), 其值用变量 temp 和 pa\_news 表示, 通过对产生的结果进行分析, 从而判断是否有误, 并且通过变量 error 的取值来确定错误的类型。

通过变量取值的不同确定错误类型如表 1 所示。

表 1 通过取值判断错误类型

pa_news	temp	error	说 明
= 0	= 0	= 0	无错误
= 0	0	= 2	有 2 位错误
= 1	0	= 1	有 1 位错误且纠正
= 1	= 0	= 3	有 3 位错误 (特殊情况只对该例子有效)

对程序变量定义如下: data\_in 为数据输入, ham\_in 为编码的汉明码校验码, error 提供了错误类型, data\_out 为数据的输出, pa\_in 为编码器生成的总体奇偶校验码。

解码器的部分程序设计如下:

```
module decode_hm (data_in, ham_in, pa_in, data_out,
error, reset);
    input reset;           // 使能端
    input [3:0] data_in;  // 数据输入
    input [2:0] ham_in;   // 编码器生成的纠错码
    input pa_in;          // 编码器生成的总体校验位
    output [3:0] data_out; // 数据输出
    output [1:0] error;    // 错误类型
    .....
endmodule
```

解码器仿真波形如图 4 所示。

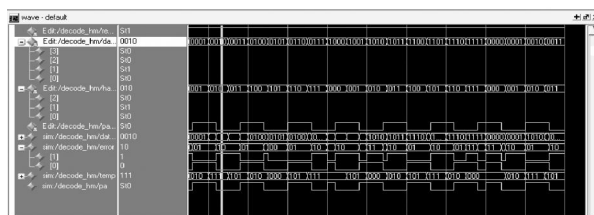


图 4 扩展汉明码译码仿真

由仿真波形可以看出该扩展汉明码能够很好地实现纠正 1 位错误或检测 2 位错误的逻辑功能。该设计下载至 FPGA 后完全可以实现预期的功能——纠正 1 位错误、同时检测 2 位错误。

## 4 结 语

通过在 FPGA 上验证本设计, 可以看出在不明显占用硬件资源、使用简单电路的情况下, 由于采用了总体奇偶校验位, 提高了汉明码的纠、检错能力, 这对于提高数据传输的可靠性和效率都具有现实意义。

## 参 考 文 献

- [1] 阎华, 范宇. 差错控制编码技术应用研究[J]. 航空兵器, 2005(4): 30-34.
- [2] 甘家宝. 汉明码校验原理解析[J]. 微型电脑应用, 2007, 23(1): 58-60.
- [3] 阮宜武. 汉明码检验系统的电路实现[J]. 网络安全技术与应用, 2005(8): 53-55.
- [4] [美] 斯维尼. 差错控制编码[M]. 俞越, 张丹, 译. 北京: 清华大学出版社, 2004.

(下转第 191 页)

明显的振动峰值。

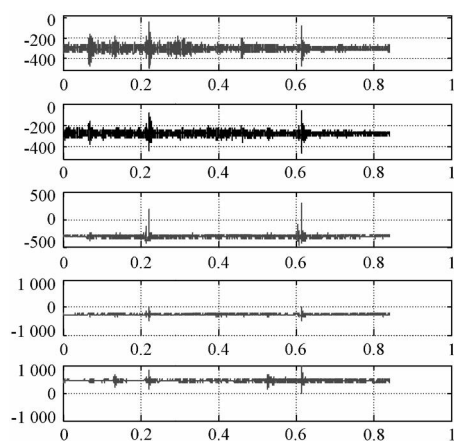


图 4 原始波形图

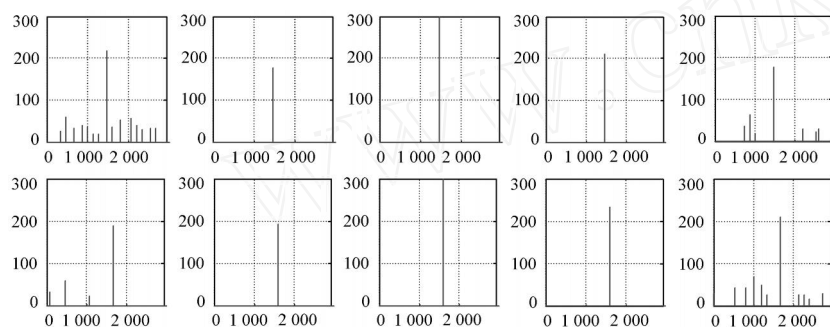


图 5 处理结果图

图 5 中,通过对原始波形进行一系列的处理,包括预处理、频谱分析、低通滤波、多重阈值判定、数据分离与截断、剔除邻轮干扰等。最后以单元阵列的形式将同一转向架前后两轮的振动信号分开表示,其中第一行为同一转向架前轮的 5 通道的处理结果,第二行为后轮 5 个通道的处理结果。每一行中,第一和第五个通道为辅助判断通道,主要用来判断邻轮干扰,不作为最后结果表示。而二、三、四通道作为主要检测通道,用来表示最后的检测结果。从二、三、四通道可以看出前后两车轮均检测到一处擦伤,而且在三通道上方振动信号最大。这是由于前后两轮均通过垫片处,所以在上下两行都检测并提取出来一个较大的振动信号,而且我们是在三通道上方放置

的垫片,故三通道的振动信号最大。通过以上的分析与处理证明系统能够检测出车轮擦伤,达到设计要求与目的。

## 5 结 语

通过前期的大量原理性实验和现场的初步实验,表明检测系统能够实现车轮踏面擦伤检测功能。DSP 在本系统中能够实时地采集车轮振动信号,再通过后续的分析与数据处理可以检测出擦伤信号。而且本系统具有安装方便,能够在车速较高的情况下进行检测,可以适用于地铁以及其他正线的安装使用。

## 参 考 文 献

- [1] Texas Instruments Incorporated. TMS320C28X 系列 DSP 的 CPU 与外设(上、下)[M]. 张卫宁,译. 北京:清华大学出版社,2004.
- [2] 马庆春,倪然,郭丹英,等. DSP 技术在列车安全检测系统中的应用[J]. 铁道运输与经济,2006,28(3):61-62.
- [3] 倪然,马庆春,迟宝全,等. 车轮踏面擦伤检测技术及数据分析方法[J]. 自动化技术与应用,2006,25(5):59-61,70.
- [4] 靳庆贵. 基于小波变换的实时平轮检测系统[D]. 哈尔滨:哈尔滨工程大学,2004.
- [5] 杨建明. 铁路车辆踏面擦伤智能定量检测系统[D]. 成都:西南交通大学,2006.
- [6] 翟婉明. 铁路车轮扁疤的动力学效应[J]. 铁道车辆,1994(7):1-5.
- [7] 王肃伟,杨学友. 基于 DSP 的数据采集与处理系统的设计[J]. 科学技术与工程,2007,7(15):3 943-3 945,3 949.
- [8] TI. TMS320F28x DSP CPU and Instruction Set Reference Guide (Rev. C) [Z].
- [9] TI. TMS320F28x External Interface (XINTF) Reference Guide (Rev. B) [Z].
- [10] TI. TMS320F28x Serial Communications Interface (SCI) Reference Guide (Rev. A) [Z].

作者简介 杨光宇 男,1983 年出生,硕士研究生。主要研究方向为光电检测及数据采集与数字信号处理。

(上接第 188 页)

- [5] 任艳丽,王斌著. IC 设计基础[M]. 西安:西安电子科技大学出版社,2003.
- [6] 周贤伟. 差错控制编码与安全[M]. 北京:国防工业出版社,2004.
- [7] 潘松,王国栋. VHDL 实用教程[M]. 成都:电子科技大学出版社,2000.
- [8] 王秉钧,窦晋江. 通信原理及其应用[M]. 天津:天津大学出版社,2000.
- [9] 胡振华. VHDL 与 FPGA 设计[M]. 北京:中国铁道出版社,2003.
- [10] 王传新. FPGA 设计基础[M]. 北京:高等教育出版社,2007.