

華東理工大學  
EAST CHINA UNIVERSITY OF SCIENCE AND TECHNOLOGY

# 《 计算机体系结构 》 实验报告

班 级： 计 182  
学 号： 10182468  
姓 名： 马毅鸣  
指导教师： 梁建宁

信息科学与工程学院

2020 年 12 月

实验名称 FIFO 存储器实验

实验地点 信息楼 418 实验日期 2020.11.12

## 一、实验目的

掌握 FIFO 存储器的工作特性和读写方法

## 二、实验设备

- 1、实验硬件：PC、唐都实验箱（布局如图所示）
- 2、实验软件：CMX，QuartusII8.0 Web Edition

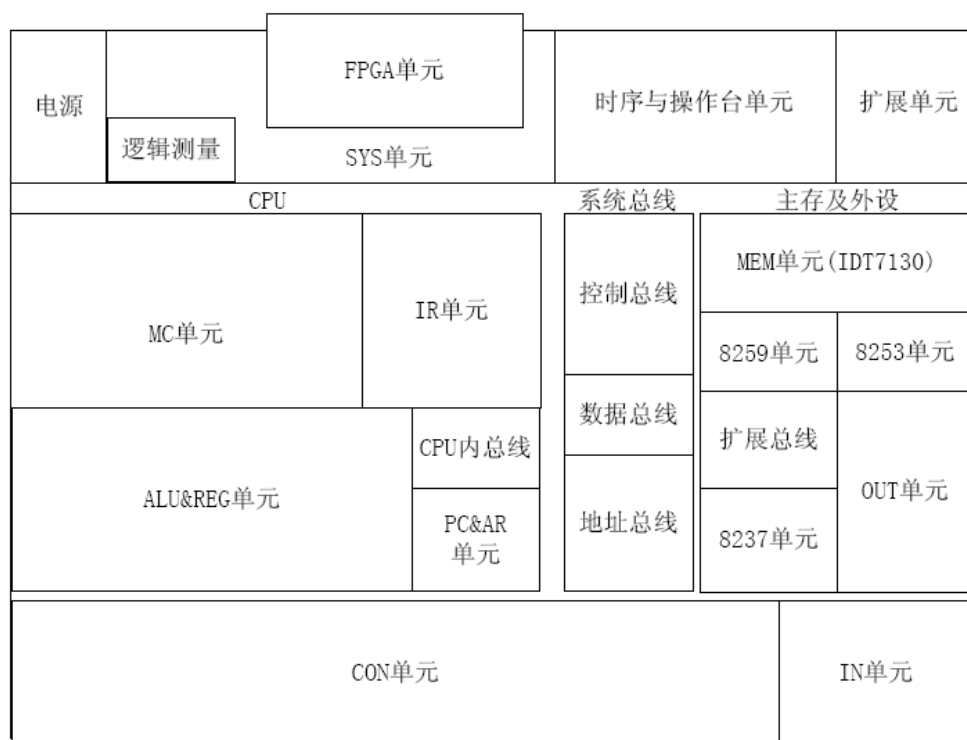


图 3-1 TD-CMX 系统布局图

## 三、实验原理

先输入的数字先被 FIFO 存储器存入，读取的时候先输出队列的队头数字

## 四、实验操作及运行结果

- 1、按实验连接图接线。

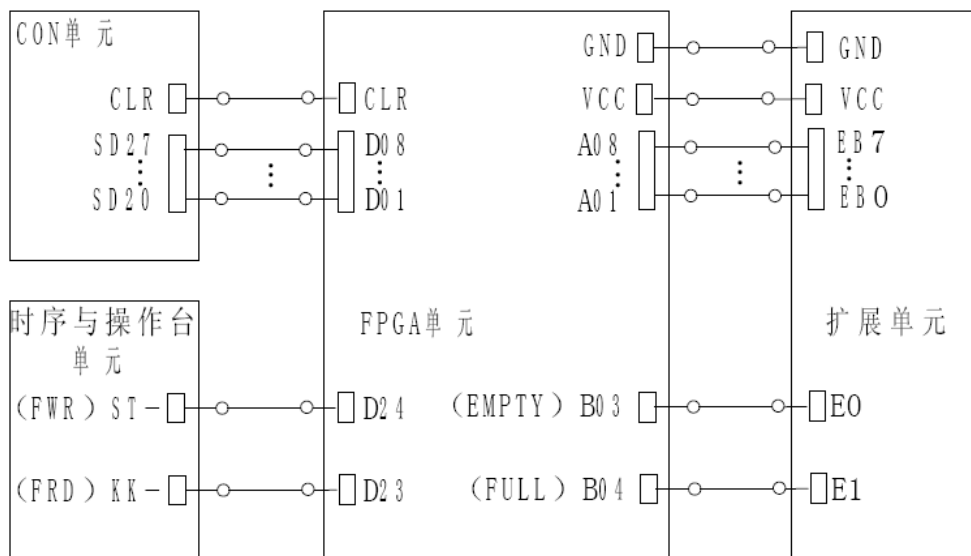


图 3-2-5 FIFO 实验接线图

2、确保接线正确后，将实验箱连到电脑：电源线+串口电缆（com 口）+并口 Jtag 下载线（打印机口），并打开实验箱电源。

3、在软件 Quartus II 8.0 中选择“File->Open Project”选项，按照以下路径查找实验过程中需要下载到 FPGA 中的数据“C:\TangDu\CMX\FPGA\FIFO\FIFO.qpf(.sof)”（该路径为“FIFO 实验”的全路径，以后每次试验都需要用到的公共路径名为“C:\TangDu\CMX\FPGA”），打开该文件后，单击软件中的“Programmer”选项，单击“Start”完成下载。如果下载成功在界面 Progress 中可以看到 100%的标志字样。

4、实验观察：

接线图中B03 和B04 是FIFO 空状态、满状态指示信号，分别接到扩展单元指示灯E0、E1 上，用来反映FIFO 当前的状态。

1) 实验时，按动系统右下脚的CLR 清零开关可使读、写信号计数清零。这时指示灯E0 亮，表示FIFO 为空。

2) 使用CON 单元编号为SD27 到SD20 的开关模拟输入总线给出一个数据，按动时序与操作台单元的开关ST，可将该数写入到FIFO 中。这时指示灯E0 灭，表示FIFO 中已经有数据存在，说明当前FIFO 的输出是有效的；依次写四次后，满标志置位，这时指示灯E1 亮。

3) 然后连续按动开关KK，给出读信号，将顺序读出所存的四个数，扩展总线的数据显示灯EB7 到EB0 显示所读出的数据，四个数全部读出后，空标志置位，E0灯亮。检查执行是否与理论值一致。

5、运行结果：输入二进制数00001011，10101101，00000001，01101101后连续按KK，依次输出00001011，10101101，00000001，01101101，与理论一致

## 五、实验中出现的問題和解决方法

安装驱动时，按教程选择驱动目录之后安装失败，选择该目录的子目录之后安装成功。

实验名称 多通路运算器和寄存器堆实验

实验地点 信息楼 418 实验日期 2020.11.26

## 一、实验目的

掌握多通路的运算器与寄存器堆的工作原理及设计方法

## 二、实验设备

- 1、实验硬件：PC、唐都实验箱
- 2、实验软件：CMX，QuartusII8.0 Web Edition

## 三、实验原理

根据指令要求，得出用时钟进行驱动的状态机描述，即得出其有限状态机

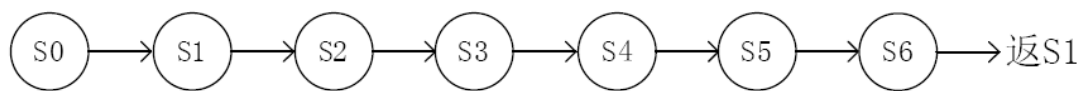
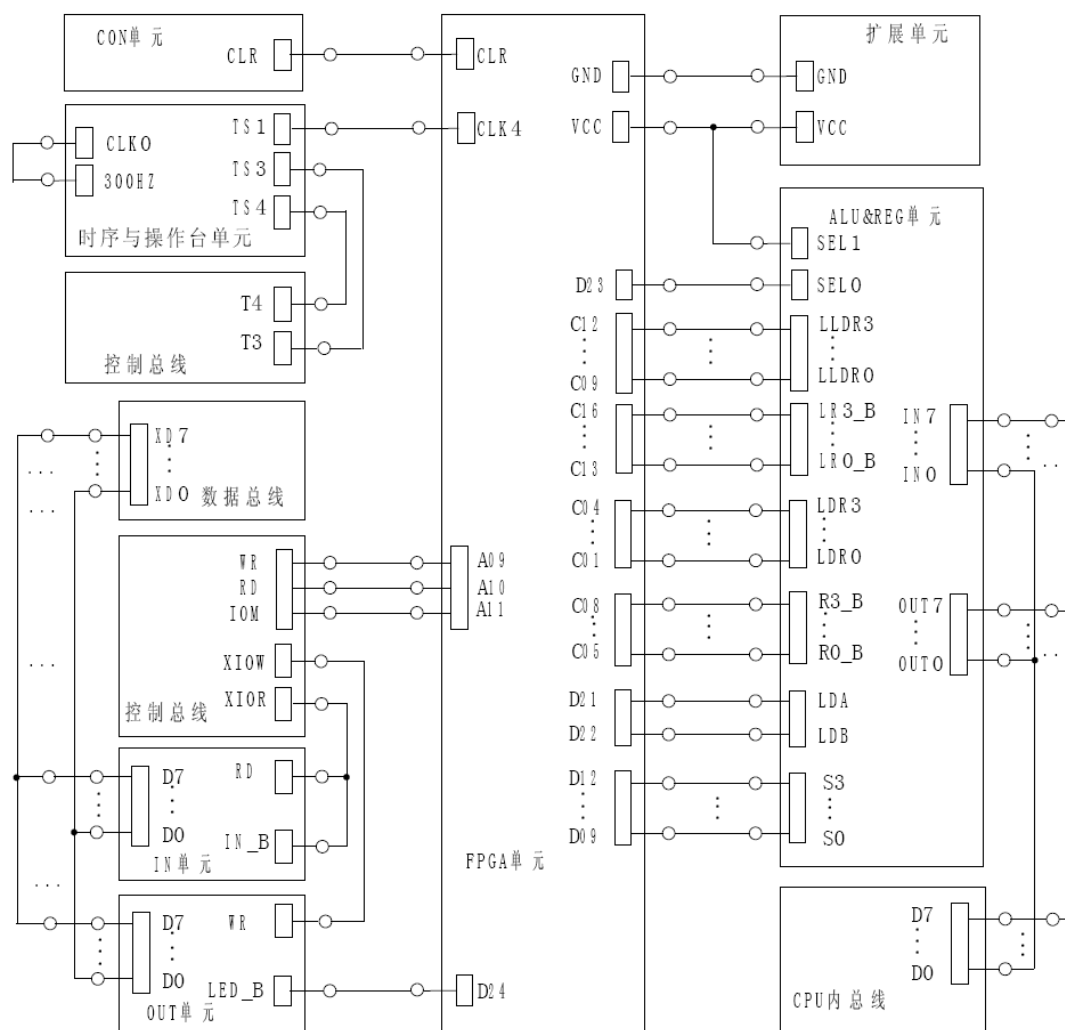


图 1-2-4 状态机描述

- S0: 空操作，系统复位后的状态  
S1: IN->R0;从IN 单元往R0 中打一个数  
S2: IN->R1; 从IN 单元往R1 中打一个数  
S3: R0 ->A, R1 ->B;同时把R0、R1 中的数打入暂存器A、B 中  
S4: A+B->R0;将A+B 的结果送往R0  
S5: A+B->R3, A+B->A; 增加暂存器旁路，将A+B 的结果送往R3 的同时打入暂存器A中  
S6: R0->OUT;把R0 中的数送入输出单元显示

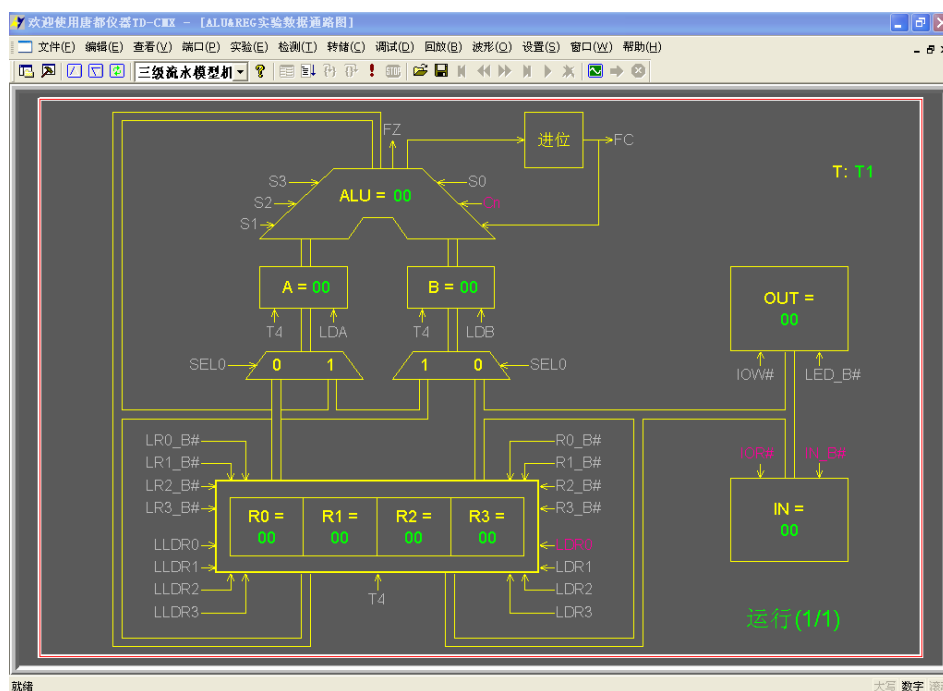
## 四、实验操作及运行结果


- 1、把时序与操作台单元的“MODE”短路块插上，使系统工作在四节拍模式，按实验连接图接线。



实验连接图

- 2、确保接线正确后，将实验箱连到电脑：电源线+并口 Jtag 下载线（打印机口），并打开实验箱电源。
- 3、在软件 Quartus II 8.0 中选择“File->Open Project”选项，按照以下路径查找实验过程中需要下载到 FPGA 中的数据“C:\TangDu\CMX\FPGA\ALU&REG\ALU&REG.qpf(.sof)”，打开该文件后，单击软件中的“Programmer”选项，单击“Start”完成下载。如果下载成功在界面 Progress 中可以看到 100%的标志字样。
- 4、用串口电缆连接实验箱和电脑打印机口，接通电源，打开软件 CMX，进行串口测试（如果串口线未连接或者串口线故障则自动弹出错误信息对话框）：端口→串口选择→COM1 或者 COM2；然后，测试串口通讯是否成功：端口→串口测试。
- 5、如果串口通讯成功，在 PC 机上运行 TD-CMX，进入联机软件界面，选择菜单命令“【实验】—【ALU&REG 实验】”，打开数据通路图。



6、首先按 CON 单元的 C L R 开关进行系统清零，状态机为 S 0 态。然后，采用单节拍运行方式来观察数据流通。

1) 用连接成的双通道双端口运算器和双端口寄存器堆的结构实现以下一段程序：从 IN 单元读入一个数据，存入 R0；从 IN 单元读入另一个数据，存于 R1；将 R0 和 R1 相加，结果存于 R0；将 R0 和 R1 相加，结果存于 R3，同时打入暂存器 A 中；再将 R0 的值送 OUT 单元显示

2) 根据指令要求，得出用时钟进行驱动的状态机描述，即得出其有限状态机

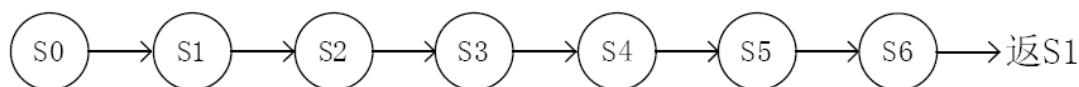


图 1-2-4 状态机描述

S0: 空操作，系统复位后的状态

S1: IN->R0;从 IN 单元往 R0 中打一个数


S2: IN->R1; 从 IN 单元往 R1 中打一个数

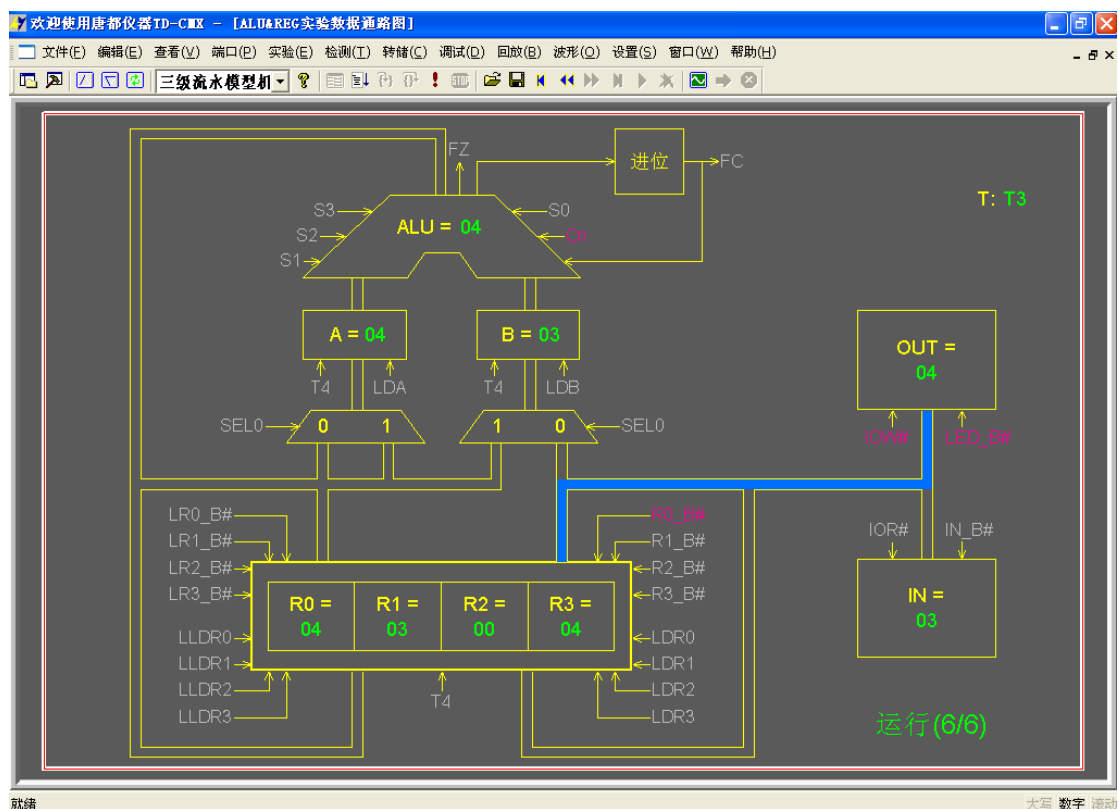
S3: R0 ->A, R1 ->B;同时把 R0、R1 中的数打入暂存器 A、B 中

S4: A+B->R0;将 A+B 的结果送往 R0

S5: A+B->R3, A+B->A; 增加暂存器旁路，将 A+B 的结果送往 R3 的同时打入暂存器 A 中

S6: R0->OUT;把 R0 中的数送入输出单元显示

3) 每个状态运行 4 个周期 (T1—T4)，即每个状态按 4 次单节拍运行按钮。请在 S1 和 S2 状态，通过 I N 单元的开关分别输入两个数（比如 1 和 3）。观察数据通路图中数据的变化，并检查是否与状态的描述相符合。最后观察 OUT 液晶单元是否显示正确（如果从 IN 单元输入的两个数分别为 1 和 3，则 OUT 单元输出应该为 4）。



7、运行结果：按 4 下单节拍运行按钮后，在输入单元设定输入为 04，再按 4 下单节拍运行按钮，在输入单元设定输入为 13，再按 16 下单节拍运行按钮后，输出单元显示输出为 17，与理论一致

## 五、实验中出现的問題和解决方法

- 1、CMX 提示未检测到端口，重新检测两次后成功检测到。
- 2、电脑与实验箱连接端口插错，更换端口后成功连接。

实验地点 信息楼 418 实验日期 2020.12.10

## 掌握 RISC 处理器的指令系统特征和一般设计原则

- 1、实验硬件：PC、唐都实验箱
- 2、实验软件：CMX，QuartusII8.0 Web Edition

利用精简指令集中的指令完成加法操作

1、把时序与操作台单元的“MODE”短路块拔掉，使系统工作在三节拍模式，按实验连接图接线。





2、确保接线正确后，将实验箱连到电脑：电源线+并口 Jtag 下载线（打印机口），并打开实验箱电源。

3、在软件 Quartus II 8.0 中选择“File->Open Project”选项，按照以下路径查找实验过程中需要下载到 FPGA 中的数据“C:\TangDu\CMX\FPGA\RISC \ RISC.sof”，打开该文件后，单击软件中的“Programmer”选项，单击“Start”完成下载。如果下载成功在界面 Progress 中可以看到 100%的标志字样。

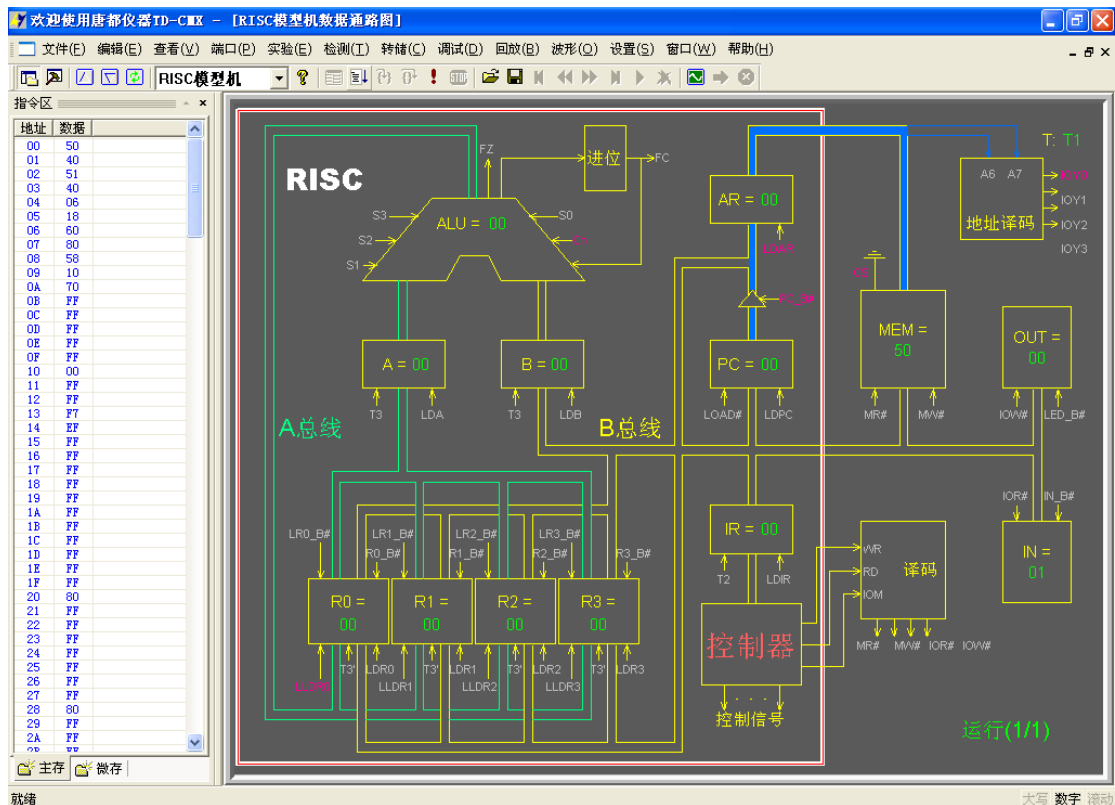
4、用串口电缆连接实验箱和电脑打印机口，接通电源，打开软件 CMX，进行串口测试（如果串口线未连接或者串口线故障则自动弹出错误信息对话框）：端口→串口选择→COM1 或者 COM2；然后，测试串口通讯是否成功：端口→串口测试。

5、如果串口通讯成功，在 PC 机上运行 TD-CMX，进入联机软件界面，选择菜单命令“【实验】—【RISC 实验】”，打开数据通路图。

6、在 CMX 软件界面中，通过选择【转储】—【装载】将文件 C:\TangDu\CMX\Sample\RISC 模型机设计实验.txt 装入指令区。数据装载成功会在输出区有提示信息。

7、上述 txt 文件将以下程序段读入指令区：


地址（H）	内容（H）	助记符	说明
00	50	LOAD	IN→R0
01	40		
02	51	LOAD	IN→R1
03	40		
04	06	MOV	R1→R2
05	18	ADD	R0+R2→R0
06	60	SAVE	R0→OUT
07	80		
08	58	LOAD	[10]→R0
09	10		
0A	70	JMP	R0→PC
10	00		



实验数据流程图

8、采用两种方法来观察数据流动：

1) 将时序与操作单元的开关 KK1、KK3 置为‘运行’档，开关 KK2 置为‘单拍’档。先按动 CON 单元的总清零开关 CLR，程序从 00H 地址开始运行。按动 ST 按钮单步运行，每按动一次 S T 按钮，观察数据流程图，分析数据与控制信号是否正确（是否实现了第 7 步的程序段功能）。在执行程序时，需要在 IN 单元输入两个数据（对应最开始的两条 LOAD 指令，IN 输入的数据分别送入 R0、R1）。

2) 采用单节拍运行方式  来观察数据流通。每条指令运行三个周期。观察数据流程图，分析数据与控制信号是否正确。

9、实验结果：数据流动与理论一致

## 五、实验中出现的問題和解决方法

无